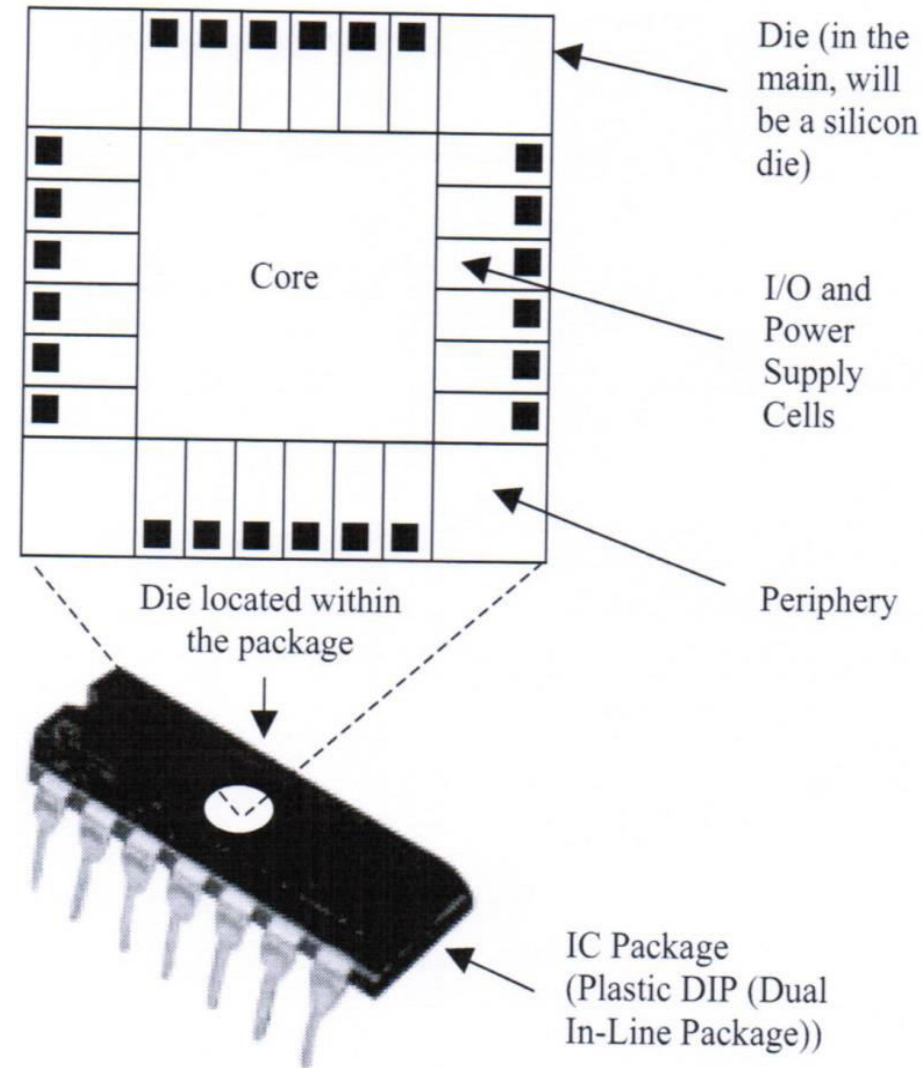


Структурата на всеки чип има две обособени области – периферия и ядро:

Ядрото включва основната (същинската функционална) част на интегрираната електронна схема;

Периферията включва клетки, в които се разполагат:

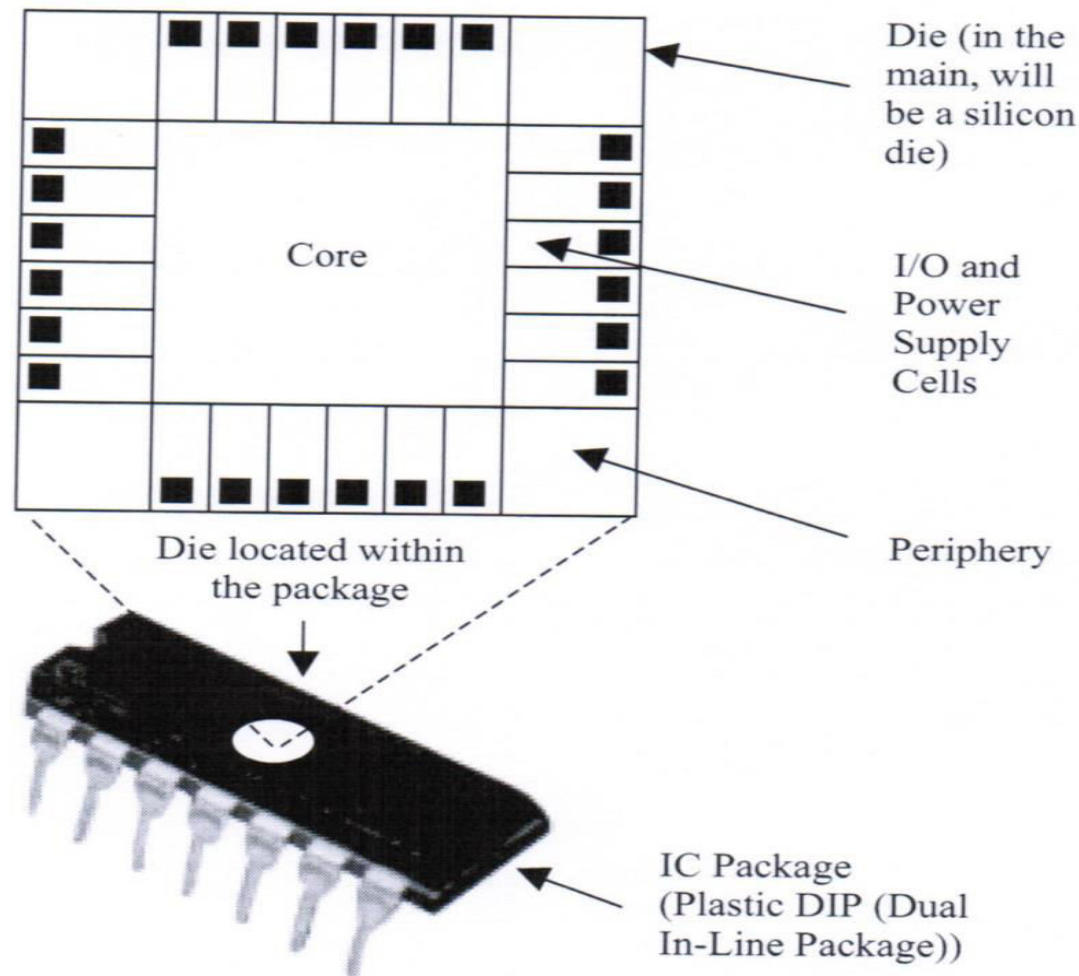
- контактните площадки на входове, изходи и на захранващите напрежения
- входно/изходни съгласуващи и филтриращи схеми
- схеми за защита от електростатични потенциали и от електромагнитни и други смущаващи сигнали.



Обикновено общата площ на тези клетки е по-голяма от площта на ядрото.

Контактните площадки се използват, за да се свърже схемата с изводите на корпуса.

При избора на корпус трябва да се отчитат електрическите, механичните и термичните изисквания за работа на ИС.



При цифровите схеми основният компонент е транзисторът и процесът на проектиране е оптимизиран в съответствие с това.

При аналоговите схеми и при схемите със смесени сигнали освен транзистори и диоди се използват и прецизни по стойност съпротивления, кондензатори и индуктивности.

Съществуват различни технологии за реализиране на микроелектронни елементи:

- Биполярни;
- CMOS;
- BiCMOS;
- SiGe BiCMOS (Silicon germanium BiCMOS);
- GaAs (Gallium arsenide).

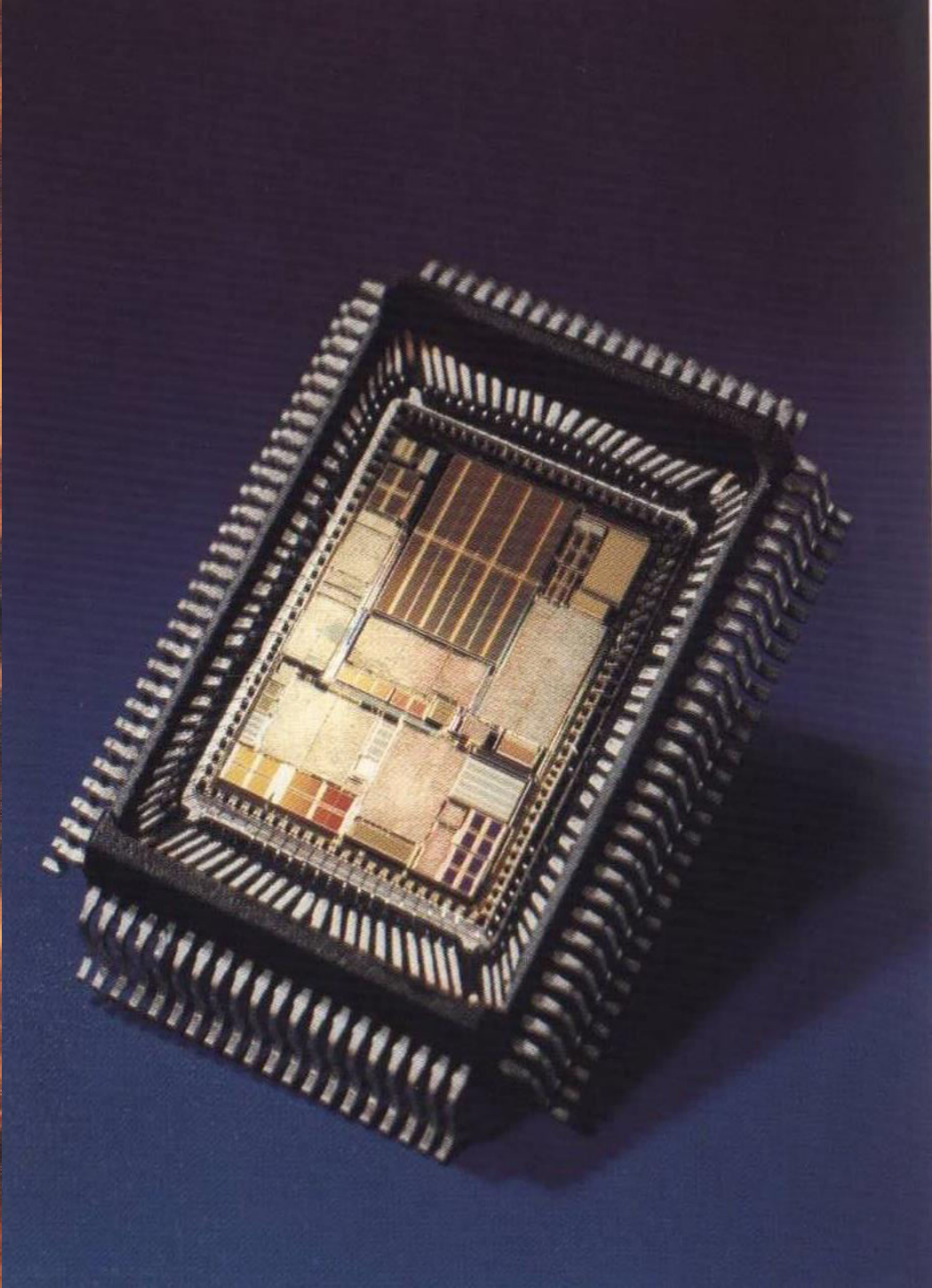
Технологичните процеси се използват, за да се реализират специфичните компоненти, които изграждат електронните схеми, както и връзките между тях.

Първите интегрални схеми са създадени през 1959 г.

Днес на пазара се предлагат ИС, които имат десетки и стотици милиони транзистори и повече в чипа и изпълняващи сложни, комплексни функции, включващи:

- мощна цифрова обработка;
- огромна по обем памет;
- прецизна аналогова електроника;
- системи за цифрова обработка на сигнали;
- специализирана периферия, включително високоволтова или силнотокова.

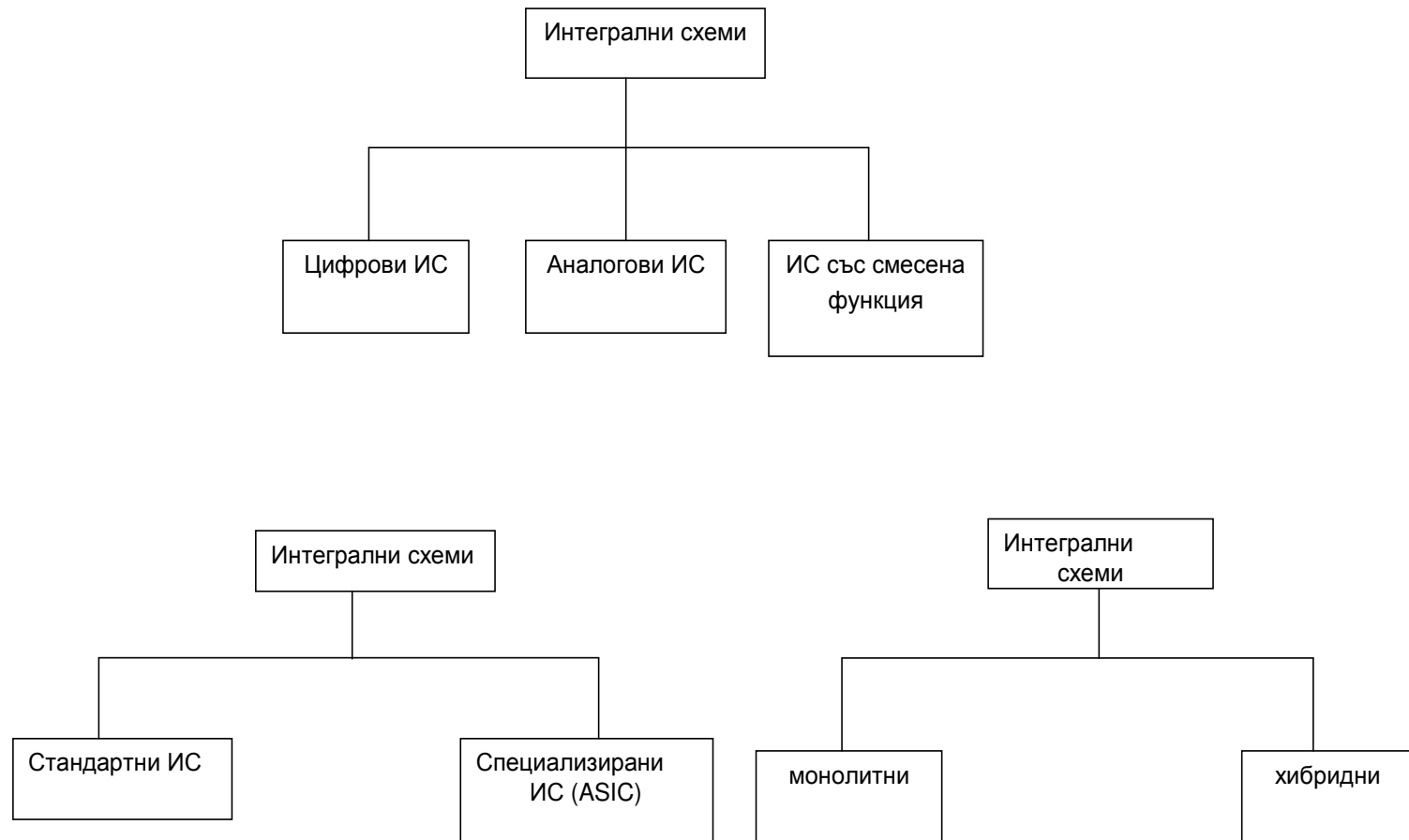
В много модерни ИС са включени оптични елементи, микромеханика, химични, а вече и биоелементи.



На фигурата е показана класификация на ИС според:

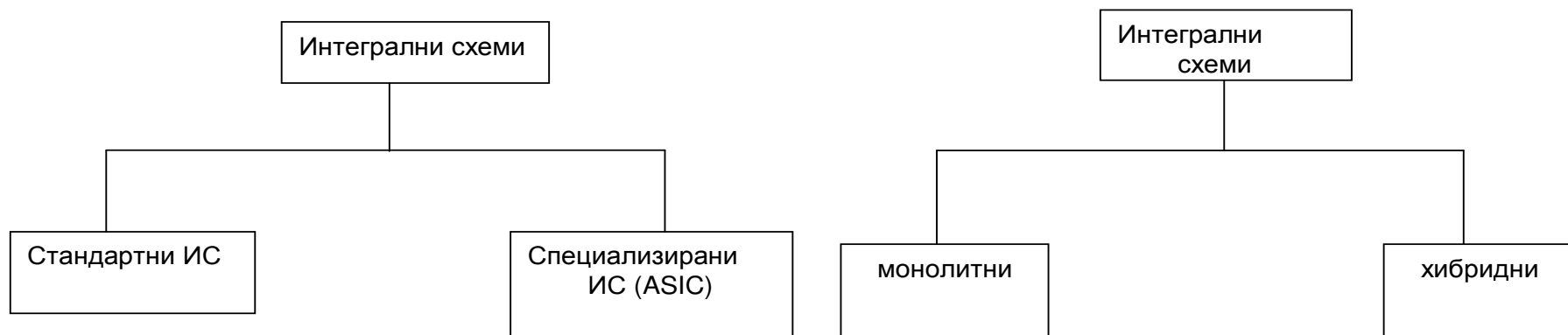
- типа на изпълняваната функция (*цифрови, аналогови и със смесени функции*);
- според областта на приложение (*стандартни и специализирани*);

Класификация на ИС



Стандартните ИС реализират известни функции и са достъпни за всеки купувач.

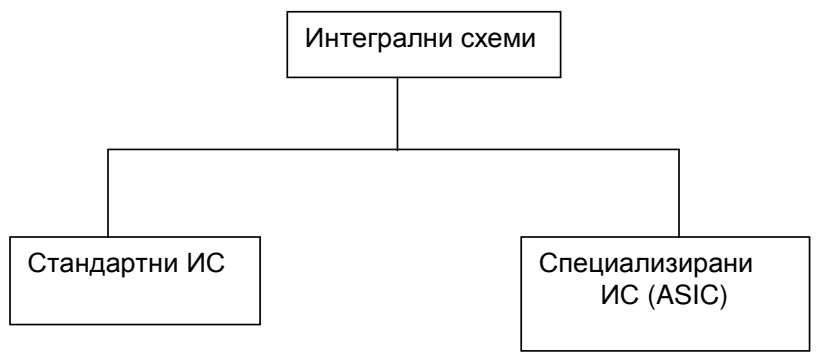
Специализираните ИС се правят по клиентска поръчка и съдържат функции, които са интелектуална собственост на даден клиент, т.е. не могат да се ползват от друг, без негово разрешение.



- според начина на реализирането им.

монолитни – когато транзисторите са реализирани в обема на ПП материал и

хибридни - когато активните елементи (транзистори и чипове на ИС) се монтират върху повърхността на подложка, а връзките между тях се реализират в няколко слоя от всяка страна на подложката.



CMOS интегрална схемотехника

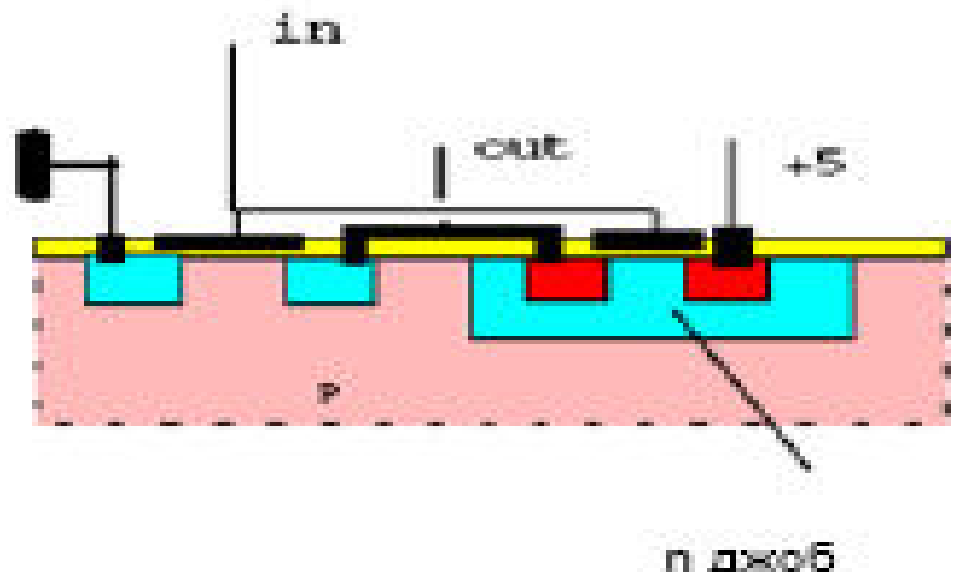
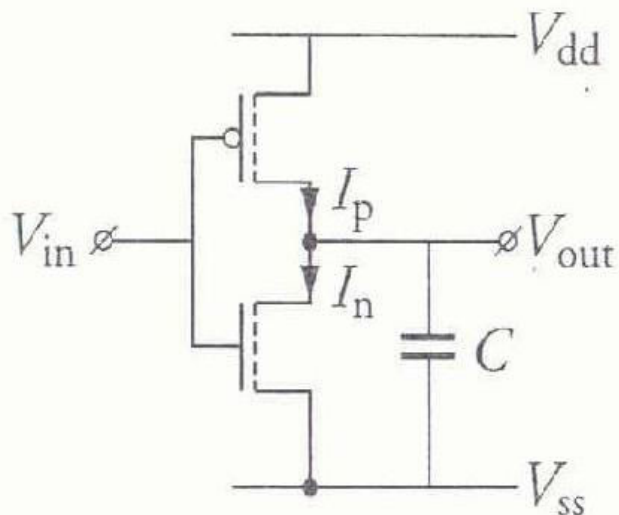
Интегралните CMOS схеми имат най-ниска консумация на енергия и най-малко топлоотдаване в процеса на работа.

Съвременните свръхголеми ИС се произвеждат предимно чрез **CMOS технологии**.

Всяка CMOS логическа схема се състои от два типа MOS транзистори: p и n -канални.

N -каналните транзистори се реализират директно в подложката, която е силициев кристал от p тип.

В същата подложка се създават изолиращи области (n джоб), в които се реализират p -транзисторите.

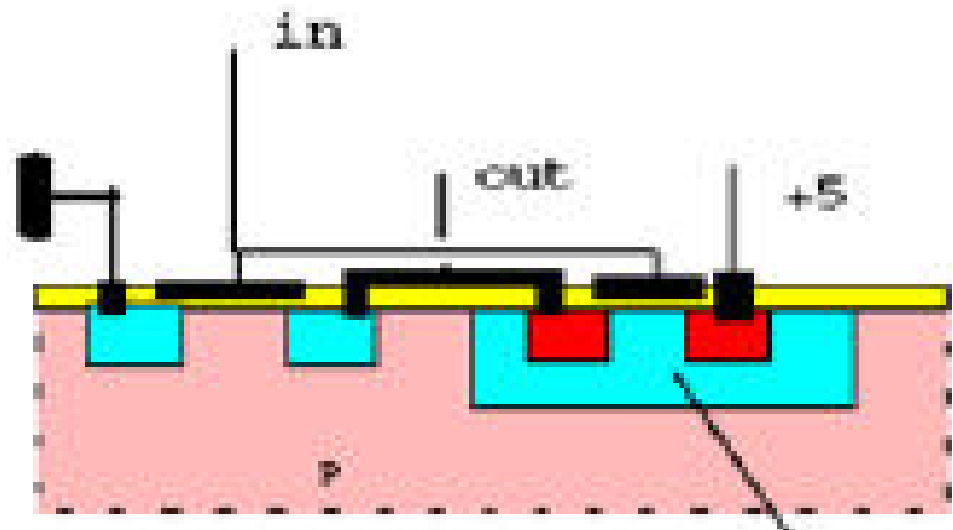
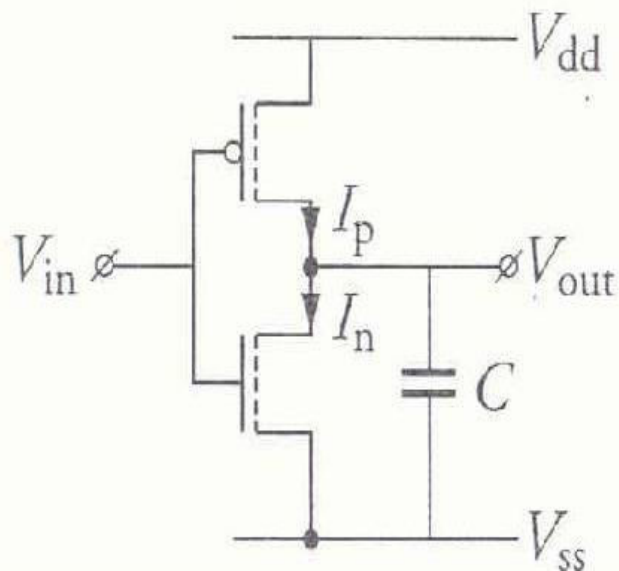


За да се осигури противоположна поляризация на преходите подложка-сорс и подложка-дрейн, n джобът се свързва към най-положителния потенциал, а подложката, която е от p тип се свързва към най-отрицателния потенциал на схемата.

Подвижността на електроните е около три пъти по-висока от тази на дупките.

При еднаква площ на транзисторите това прави p MOST значително по-бавен от n -MOST.

Затова функционално определящите транзистори (активните транзистори) в CMOS схемите са n -MOST.



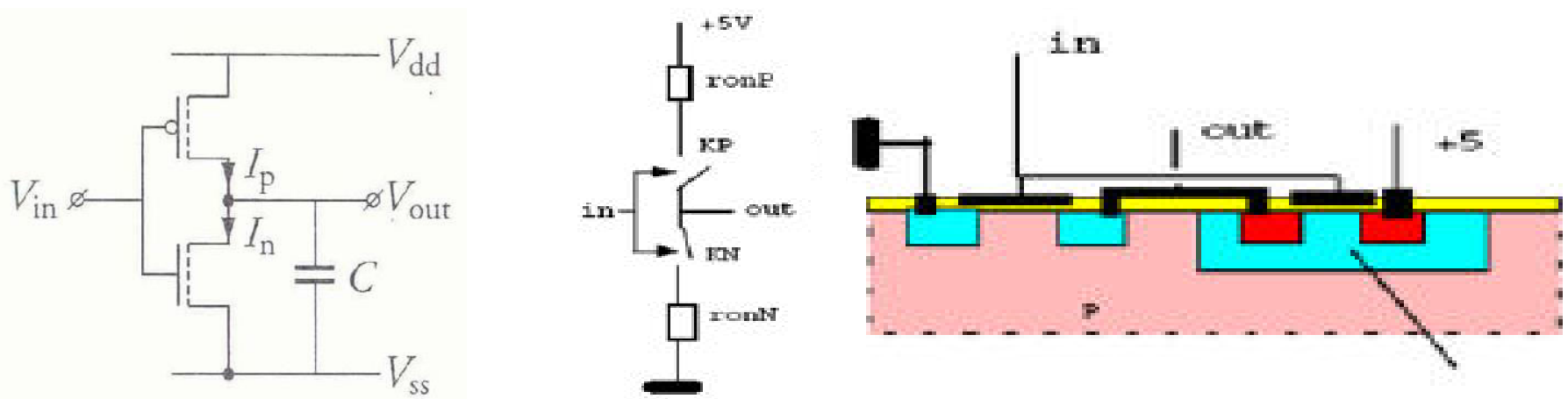
CMOS схемите са: напълно комплементарни, домино схеми, буферни и хибридни.

При напълно комплементарната схема всеки вход се разклонява и управлява гейтовете (управляващите електроди) на два транзистора: n- и p-тип.

При ниско напрежение на входа p-каналният транзистор е отпушен, а n-каналният е запушен и обратно.

В статичен режим токът на консумация е ток на утечка (ниска консумирана мощност).

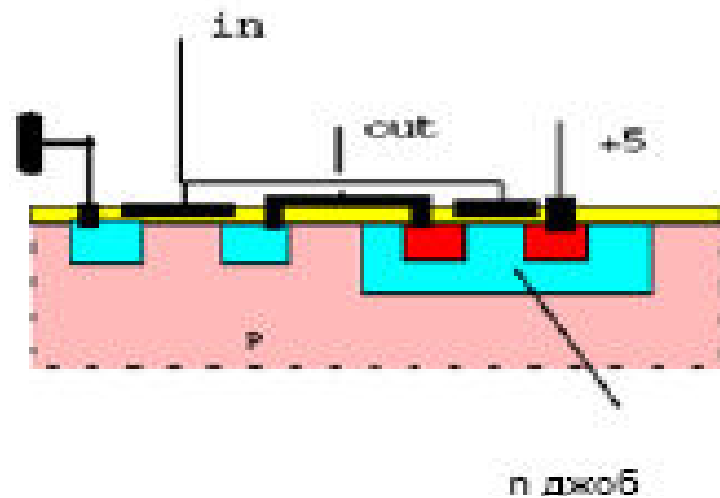
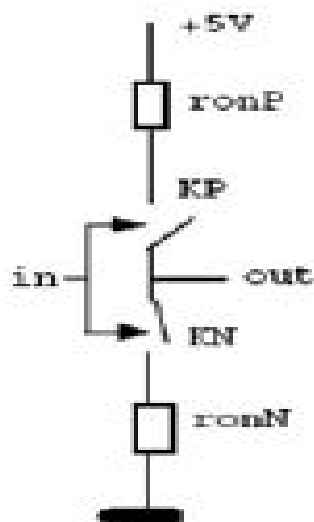
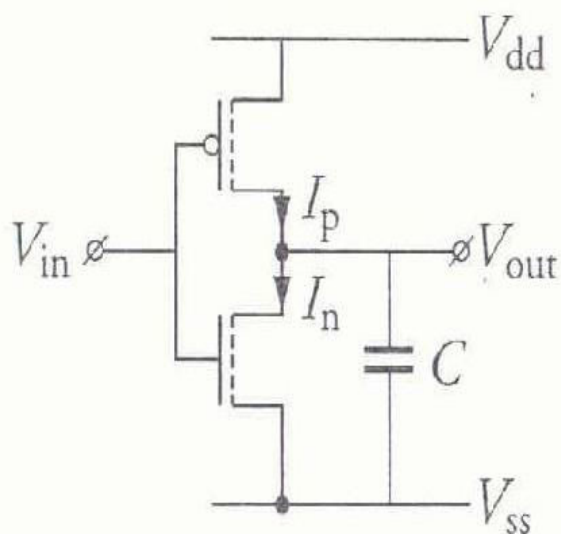
В динамичен режим (при промяна на входния сигнал) сумарният паразитен капацитет на изхода на схемата трябва да се зареди или разрежи.



Основният логически елемент е инверторът (NOT функция), като логическите функции:

- **AND** се реализират чрез **последователно** свързване на активните nMOS транзистори,
- **OR** функциите - чрез **паралелно** свързване на активните nMOS транзистори.

Затова *изходният сигнал* при CMOS комбинационен елемент винаги е **инверсен** на функцията, която е заложена схемно в него съгласно горните правила, т.е. един CMOS елемент винаги е NAND, NOR, NOT или инверсия на сложна AND-OR функция на входните променливи.



Основни коментари по DRAM архитектурата

Има няколко важни различия между работата на класическия DRAM и SRAM.

И двата типа памети имат подобни вторични и третични усилватели във входно/изходните си пътища.

Времето за достъп на DRAM е приблизително 2 до 4 пъти по-дълго от това на SRAM.

Това е защото повечето SRAM се проектират за скорост, докато DRAM проектантите се концентрират върху цената.

DRAM по правило се произвеждат в огромни обеми.

Минимизирането на броя на изводи при DRAM чрез мултиплексиране на адресите по редове и колони прави работата му по-бавна, но при по-ниска цена като резултат от намалената площ и брой изводи.

Силно уплътнената площ на чипа води до значителни утечки особено при високи температури, което изисква по-висока честота на опресняване на записаната информация.

ТЕХНОЛОГИИ ЗА ПРОИЗВОДСТВО НА CMOS СГИС

Съвременните технологии за производство на MOS прибори включват голям брой технологични операции, като:

- литография;
- ецване;
- окисляване;
- отлагане на материал чрез имплантация и/или дифузия;
- планаризация.

При производството тези операции често се повтарят, като общият им брой понякога надвишава няколко стотици.

Повечето операции използват фотомаски за получаване на изискваните топологични чертежи (рисунки) на дифузионните области и на междусъединителни слоеве на интегралните структури.

При CMOS технологичните процеси се използват между 20 и 30 различни маски, които се използват над 100 пъти в технологичния процес.

Стандартните и субмикронните (с дължина на канала под $0.350\mu\text{m}$) CMOS технологии се различават по:

- Размерите на топологичните детайли;
- Дебелината на подгейтовия окис;
- Брой слоеве (нива) на реализация на междусъединенията;
- Материалът на подложката. (Използват се n- и p-тип силициеви пластини с епитаксиален слой и изолиращи подложки);
- Изборът на проводящ материал за управляващия електрод (гейт) на транзисторите; Първоначално се използваха металите алуминий и молибден.

Съвременните CMOS процеси използват *поликристален силиций (полисилиций)* независимо от по-високото му специфично съпротивление.

Основните причини са, че полисилициев гейт спомага за образуването на самоцентрирани области на сорса и дрейна, и че този материал позволява да се осъществи прецизно управление на формирането на подгейтовия окис, чиято дебелина при сегашните ИС е 1 nm ;

- Методът на изолиране на транзисторите-основната разлика е между процесите, които използват така наречените LOCOS изолации или изолации от тип плитък канал (STI).

За намаляване на площта, заемана от един MOST (MOS транзистор), първоначално се използваше мащабиране на размерите му с коефициент s ($s > 1$).

Ако всички размери и напрежения се редуцират с коефициент s , а плътността на легиране на основни носители се увеличи с s , то интензитетът на електрическото поле в прибора остава непроменен.

В резултат се получава по-висока плътност на гейтовете с (s^2), намалено закъснение на логически елемент с $1/s$ и намалено разсейване на мощност с $1/s^2$.

Този подход на мащабиране при постоянен интензитет на електрическо поле обаче не винаги е възможен.

Например много от присъщите за транзистора напрежения, които физически са свързани с използваните материали, могат да се мащабират, докато други като праговото напрежение не могат да се мащабират със същия коефициент.

Затова при модерните субмикронни технологии се използва подход, при който размерите на транзисторите и напреженията се мащабират с различни коефициенти.

Реализирането на една интегрална схема представлява превръщане на нейното техническо задание и на спецификациите към него в описание на отделните слоеве, необходими за производството ѝ.

Тези слоеве се представят чрез *топологични чертежи*.

Генерирането на общата топология, която е комбинацията от чертежите на отделните слоеве се прави чрез:

- използване на интерактивен графичен дисплей (ръчно проектиране) или
- синтез и използване на средства за пълно автоматизирано изчертаване или
- най-често чрез комбинация от двата подхода.

Тази топология подлежи на проверки за изпълнение на правилата за функционално, логическо и топологично проектиране.

Ако проверката е успешна, топологията се съхранява като база данни в компютърен файл.

Специализиран набор от програмни средства превръща тази база данни в последователност от команди.

Тези команди управляват специални генератори на изображения:

- *електроннолъчев генератор на изображения;*
- *генератор на изображения, използващ лазерен лъч,*

чрез които се създава изображението на топологичния чертеж, наричано *маска* или *шаблон*, за всеки слой на топологията на интегралната структура.

Това изображение се създава върху специална фотолиито-графска пластина, наречена *ретикъл*, която е изготвена от кристално стъкло, покрито с тънък, равномерен слой от хром, който се ецва, за да се реализира изображението.

CMOS СГИС - ОСНОВНИ ТЕХНОЛОГИЧНИ ПРОЦЕСИ

ЛИТОГРАФИЯ

Литографията е в основата на производството на СГИС.

Възможността от носител да се възпроизведе топология на елемент даже с нано-размери върху повърхността на силициева подложка (пластина), направи реално производството на съвременните СГИС.

Принципът на стандартния (фотолитографски) процес е прост – фоторезист (фотолак), който е чувствителен към определено лъчение, се нанася като тънък слой върху повърхността на полупроводникова пластина (ПП).

В зависимост от вида на литографията фотолакът трябва да е чувствителен към светлина, електронен лъч или към рентгеново лъчение (X-ray).

При негативните фоторезисти след експониращо облъчване разтворимостта му в осветените части намалява, а при позитивните се увеличава.

Степента на разтворимост се определя от енергията на експониращото облъчване.

При производството на голяма част от съвременните СГИС се използва фоторезист, който е чувствителен към светлина в дълбоката ултравиолетова област.

Фоторезистът се експонира през шаблон, след което неполимеризиралите участъци от него се отстраняват.

Останалите върху повърхността на пластината участъци от полимеризирал фоторезист се използват като маска за ецване на лежащите под него диелектрични, проводящи или полупроводникови слоеве, а чрез тях и като маска за йонна имплантация или дифузия.



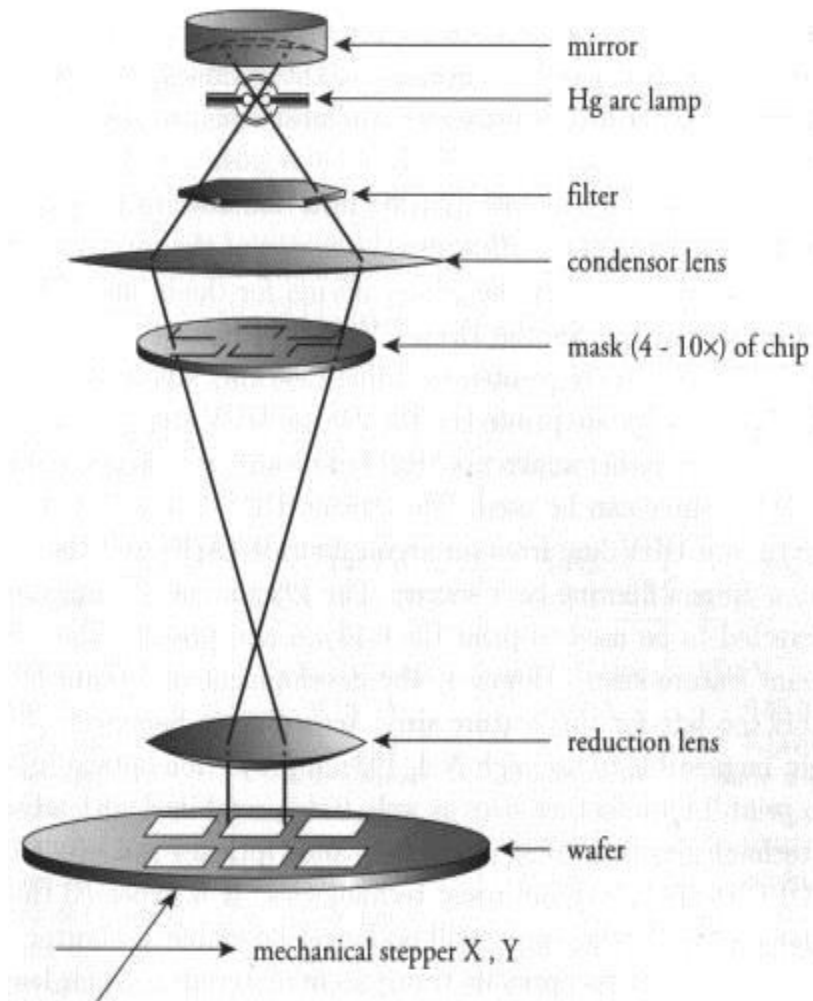
Въпреки че принципът на литографския процес е прост, изпълнението му е твърде скъпо и сложно. Това се определя от изискването за:

- получаване на локални топологични елементи върху повърхността на пластината с размери от микро и нанометри и с точност до части от един нанометър;
- висока повтаряемост на размерите на тези елементи в: самия чип, в отделните чипове върху пластината и в отделните партиди от пластини при производството на интегралните схеми;
- висок рандеман (добив) на литографските процеси;
- съвместимост и висока точност на съвместяване на отделните топологични чертежи (технологичният процес на съвременна СГИС преминава през не по-малко от 25 - 30 литографии);
- плътност и разпределение на дефектите.

Приблизително около една трета от производствената цена на пластина с готови, но не измерени чипове, се определя от литографските процеси.

Основният метод за пренасяне на топологичния чертеж от ретикъл (фотошаблон) върху Si-пластина е проекционната фотолитография, осъществявана чрез редуциращи фотолитографски системи, наричани *степери*.

За CMOS технология с минимален топологичен размер на канала $0,250\ \mu\text{m}$ обикновено се използва редукция четири към едно (4x) и сканиране на топологията на чипа по повърхността на пластината.



Източниците на светлина при фотолитографските установки най-често използват различни видове живачни лампи, излъчващи в определени дължини на светлинния спектър.

При MOS технологиите с минимален фотолитографски размер (топологична норма) от $0,350\mu\text{m}$ най-често се използват степери с дължина на вълната 365nm , докато за технологии с минимален размер $0,250\mu\text{m}$ се използват степери с дължина на вълната 248nm .

Степерите с източници с дължина на вълната 193nm и 157nm се използват съответно при технологии с норма $0,130\mu\text{m}$ и под $0,100\mu\text{m}$.

На фигурата е посочена принципна схема на пренасяне на образа от фотошаблон върху пластина чрез фотолитографски процес.

Най-общо фотолитографският процес преминава през следните основни етапи:

- Нанасяне на фоторезист. Фоторезистите са негативни или позитивни;
- Изсушаване на фоторезиста с цел отделяне на разтворителя от него и увеличаване на адхезията на фоторезиста към повърхността на пластината;

Термообработката след проявяването подобрява адхезионните свойства на слоя фоторезист със получената в него топологична картина към долу лежащите слоеве.

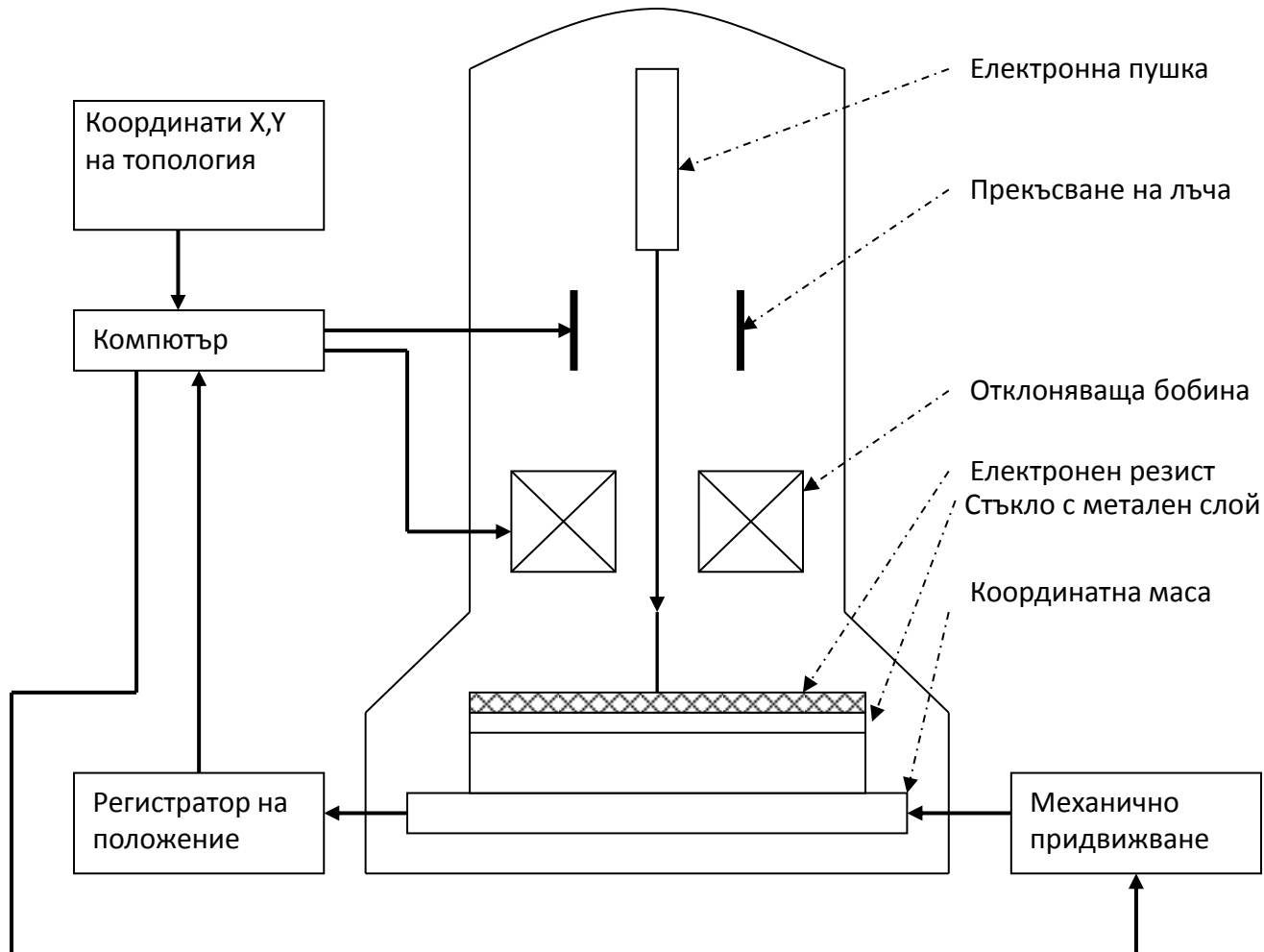


- Това е необходимо за предотвратяване на въздействието на ецващите разтвори върху фоторезиста;
- Експониране (облъчване на фоторезиста с ултравиолетова светлина) през фотошаблон, който предварително е съвместен;
 - Проявяване на изображението, измиване на пластината от проявителя и изсушаване.
 - Контрол за наличието на дефекти във фоторезиста и размерите на топологичната картина.



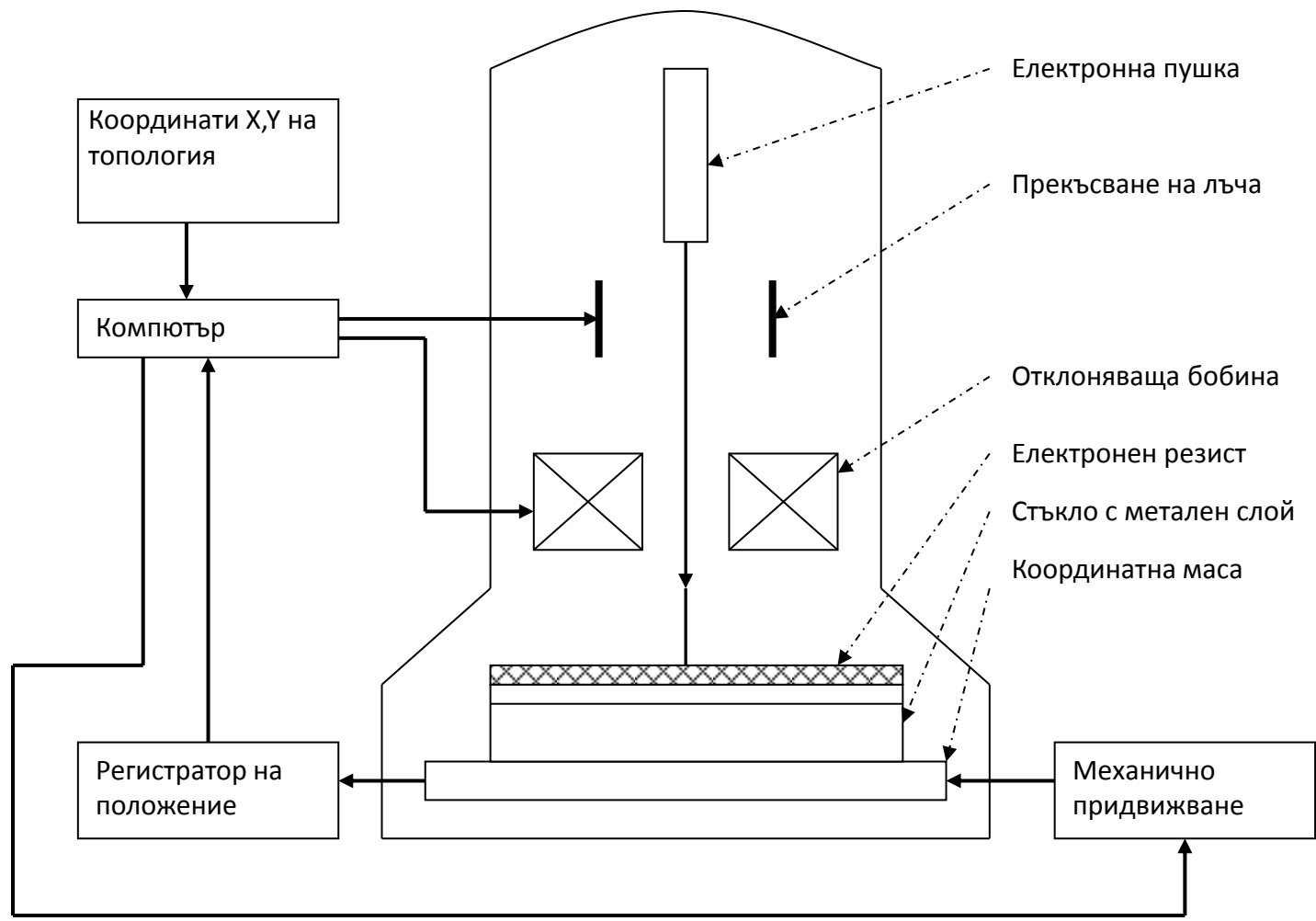
Алтернативни процеси на фотолитографията са електроннолъчевата и рентгеновата литографии.

Електроннолъчевата литография се използва за реализиране на микроелектронни изделия с малки топологични размери, понеже електронният лъч може да бъде фокусиран в петно по-малко от 0,1 nm.



Електроннолъчевата литография има редица предимства спрямо фотолитографията:

- Топологията на схемата може да се формира непосредствено върху пластината без използване на шаблон;



- Електронния лъч има голямо фокусен обхват в сравнение с този на оптичните литографски системи;
- Използва се слой резист с дебелина по-малка от $1\mu\text{m}$, с което се позволява получаването на по-малки размери;
- Висока степен на автоматизация на технологията на създаване на топологичната картина;
- Електронния лъч може да бъде използван за откриване на реперите за съвместяване на топологията върху силициевата пластина, което дава възможност за много точно съвместяване на отделните литографски картини.

Недостатъците на електроннолъчевата литография са ниската производителност и високата цена на оборудването.

Рентгеновата литография по принцип е подобна на литографските безконтактни системи, но е с малка дължина на вълната на експониращото излъчване (диапазон 0.4 - 5 nm).

Влиянието на дифракционните ефекти е намалено допълнително за сметка на малката величина на дължината на вълната на рентгеновото излъчване.

Рентгеновата апаратура включва електронна пушка, генерираща електронен сноп под напрежение 25 kV и мощност 4 – 6 kW, който се фокусира върху охладена паладиева мишена.

Мишената изпуска рентгенови лъчи с дължина на вълната 0,437 nm, които през берилиево прозорче преминават в експонираща камера, напълнена с хелий (с него се избягва поглъщането на рентгеновите лъчи от въздуха).

Шаблонът и силициевата пластина са позиционирани върху подвижни маси, поставени на разстояние около 40 μm .

Основната причина за разработването на рентгеновата литография е възможността за получаване на висока разрешаваща способност при висока производителност.

Поради малката величина на енергията на излъчване се намаляват ефектите на разсейване в резиста и подложката.

Поради ниското поглъщане на рентгеновите лъчи от резиста, е възможно сравнително дебел слой резист да се експонира еднородно по цялата му дебелина.

Така се формира топологична картина с вертикални стени в резиста.

Получаването на шаблони за рентгенова литография е специфичен и сравнително скъп процес.

Те се състоят от метален слой, поглъщащ рентгеновите лъчи (най-често злато или волфрам) с формиран топологичен чертеж.

Този слой е нанесен върху тънка мембрана, пропускаща рентгеновите лъчи.

Мембраната се изработва от Si, SiC, Si₃N₄ или от BN.

ESD модели и процедури за тестване

Има различни методи за имитиране на ESD източници.

Някои производители използват “метод нула съпротивление”, при който кондензатор, зареден до 300V се включва директно (без последователно включено съпротивление) и се разрежда през извод на тестваната ИС.

Най-често за извършване на ESD тестове върху ИС се използва методът на “човешкото тяло”.

Модел на този метод е специфициран в международно приетия военен стандарт на САЩ MIL-STD-883C.

На пазара има различни тестери, които реализират този метод.

Идеята на тестването по този стандарт е следната.

Изводите А и В на тестваната ИС (DUT) се свързват към положителната и към отрицателната клеми на тестера.

Тези изводи са входове, изходи или захранващи изводи на тестваната ИС.

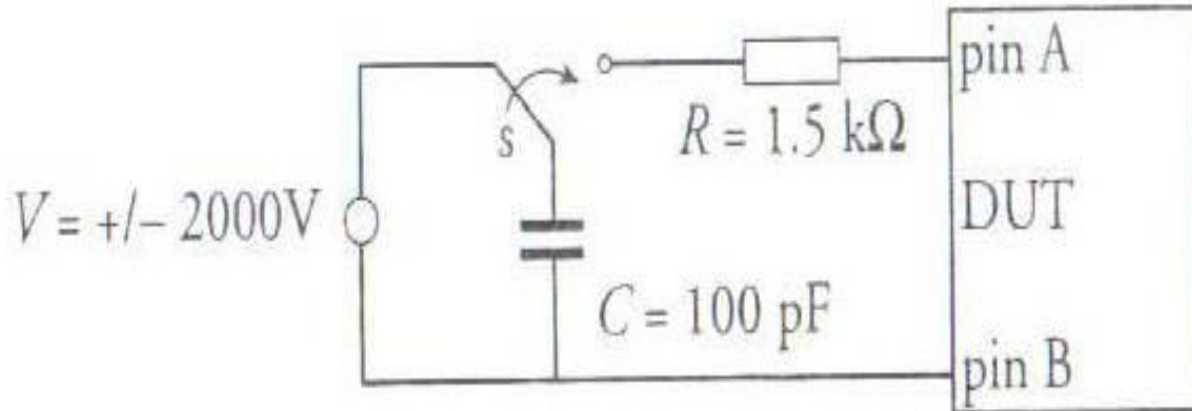
Всички изводи на ИС, които не се тестват в даден момент, се остават свободни, т.е. да не са свързани, където и да е било.

Кондензаторът се зарежда до определена стойност, след което се разрежда през веригата от резистора R и изводите A и B , като три положителни следвани от три отрицателни импулси се подават през интервал от 1 секунда на всяка тествана двойка изводи.

Отрицателни импулси се получават, като се размени свързването на изводите на ИС към клемите на тестера.

Така може да се ползва само източник на еднополярно напрежение за зареждане на кондензатора.

В таблицата е дадена тестовата ESD последователност за изводите на ИС.



State	DUT	
	pin A	pin B
1	input	V_{ss}
2	V_{ss}	input
3	input	V_{dd}
4	V_{dd}	input
5	output	V_{ss}
6	V_{ss}	output
7	output	V_{dd}
8	V_{dd}	output
9	input	output
10	output	input
11	V_{dd}	V_{ss}
12	V_{ss}	V_{dd}

Започва се с входен извод

последователно тестван спрямо извод за общия потенциал на схемата - земя (V_{ss}) и извод за захранващото напрежение (V_{dd}).

Тестването продължава до изчерпване на входните изводи, след което се преминава към тестване по същия начин на изходните изводи, следвано от тестване на комбинацията входен – изходен извод и накрая се тестват изводите на захранващото напрежение.

Пълната последователност на теста трябва да обхване всички изводи на ИС.

State	DUT	
	pin A	pin B
1	input	V_{ss}
2	V_{ss}	input
3	input	V_{dd}
4	V_{dd}	input
5	output	V_{ss}
6	V_{ss}	output
7	output	V_{dd}
8	V_{dd}	output
9	input	output
10	output	input
11	V_{dd}	V_{ss}
12	V_{ss}	V_{dd}

Натоварените изводи се тестват след прилагането на всяка серия от ESD импулси.

Ако не се открие грешка, нивото на ESD напрежението се повишава с 100 V и теста се повтаря.

Процесът продължава, докато се открие грешка или се стигне до 2000 V.

За някои приложения се изисква ESD устойчивост до 3000 – 4000 V.

ESD тестът приключва, когато се открие грешка или когато всички изводи на тестваната ИС се натоварят до приетото максимално напрежение на зареждане на кондензатора.

Използват се следните критерии за определяне на грешка:

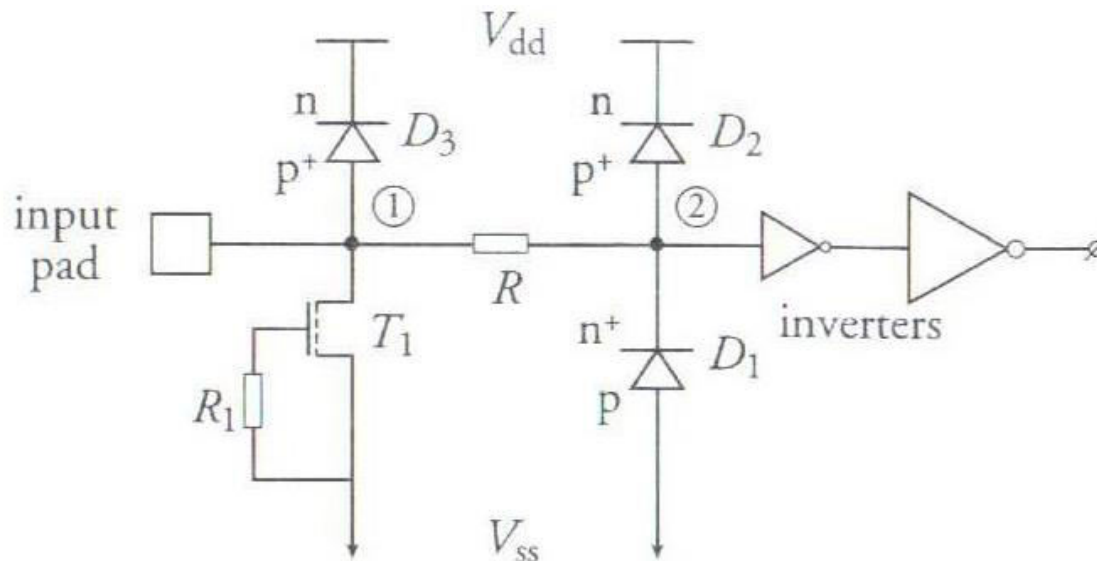
- Увеличаване с 100 mV на пада на напрежението върху съпротивлението R при протичане на 5 mA ток през него;
- Промяна с повече от 5 % на положителния пад на напрежението или на напрежението на пробив на диодната характеристика;
- Увеличаване с повече от 10 % на тока на утечка I_{ddq} ;
- Некоректно функциониране или нарушаване на спецификациите на тестваната ИС.

Схеми за защита на входовете на ИС

Входните схеми за защита на MOS ИС обикновено се състоят от филтър за отскоци на напрежението (бързи и остри импулси) и от диоди за фиксиране на входното напрежение

Ефективният капацитет на кондензатора във възел 2 се състои от паразитните капацитети на връзките към възела и тези на pn преходите на диодите.

Този кондензатор и резистора R образуват филтър, който пропуска само сигнали до определена честота и така защитава вътрешните схеми от бързи и остри отскоци на входното напрежение.



Електромиграция

Увеличаването на плътността на тока в съвременните ИС е свързано преди всичко с намаляване на размерите на елементите, увеличаване на плътността им и на скоростта на превключването им и указва влияние върху надеждната им работа.

Протичането на токове с висока плътност увеличава количеството на металните йонни, които се транспортират през междусъединенията.

Електромиграцията представлява преместване на метални йонни в проводниковия материал под влияние на протичащия през него ток.

В резултат на това преместване електромиграцията води до формирането на отвори на някои места на метална връзка или на “издадени области” в други участъци.

Така могат да се образуват:

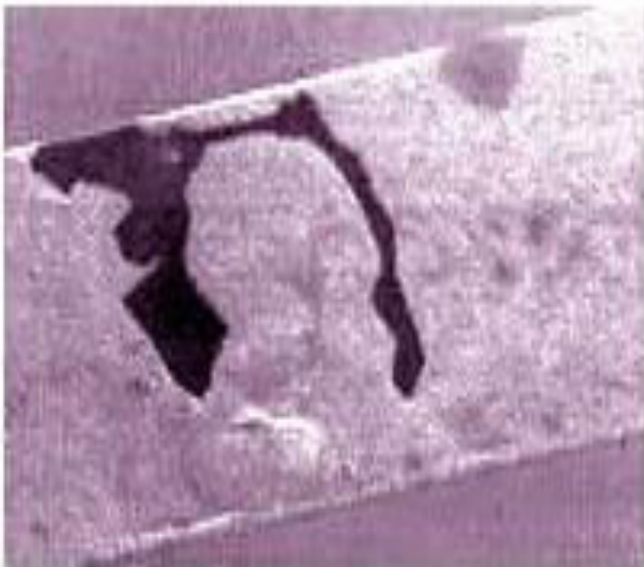
- 1) отворена верига, ако формираният отвор е достатъчно широк, за да прекъсне металната връзка или
- 2) къси съединения, ако някой от издадените участъци се получи достатъчно дълъг, за да послужи като мост между засегнатата метална връзка и някоя от съседните.

Ефектът на “електромиграция” поврежда междусъединенията и води до дефекти във работата на ИС.

Този тип дефекти се формират за неизвестен период от време и затова трудно се откриват при тестването на произведените ИС.

Поради тази причина е необходима превенция още в етапа на проектиране и изграждане на схемата, която се състои в:

- ограничаване на плътността на тока;
- използване на специални структури (bamboo) ;
- прецизна селекция и разполагане на пасивиращ слой над металния слой.



Надеждността на металната връзка е обратно пропорционална на квадрата на плътността на тока J и се изменя като експоненциална функция на температурата T .

За изследване на механизмите на електромиграция в даден тип ИС се правят специални, ускорени тестове. На фигурата е показан ефект от електромиграция върху метална връзка при провеждането на ускорени тестове за електромиграция в продължение на 1, 5 и 9 минути съответно.

Електромиграцията може да се сведе до разумни размери, ако се спазват изискванията за допустима плътност на тока през връзките.

Просто практическо правило е, че максималната плътност на тока при Al връзки трябва да е по-малко от $1\text{mA}/\mu\text{m}^2$ при 125°C .



Зато в зависимост от дебелината на връзката различни максимални стойности на тока са разрешени за междусъединенията, реализирани в различните слоеве на ИС.

Например дебелината на металните слоеве при технология 0,250 μm CMOS са:

- Метал 1 – 600 nm;
- Метал 2 до метал 5 – 700 nm;
- Метал 6 – 1000 nm.

Дискутираните по-горе ограничения са за постоянни токове.

При променливи и върхови токове електромиграционният ефект е по-слаб.

Въпреки това максимално разрешените пикови стойности на тока в ИС са до 25 пъти спрямо средния максимум на съответния ток.

Има и ограничения и на тока през контактните отвори и преходи.

При технология 0,250 μm CMOS отворите са с размери 0,4 X 0,4 μm и максималния ток през тях се ограничава до 0,5 mA/ μm^2 при 125°C.

КОРПУСИРАНЕ

За тестване на чиповете на всяка пластина се използват устройства, наречени пробери.

Върху всеки чип, определен като негоден, това устройство нанася капка магнитно мастило.

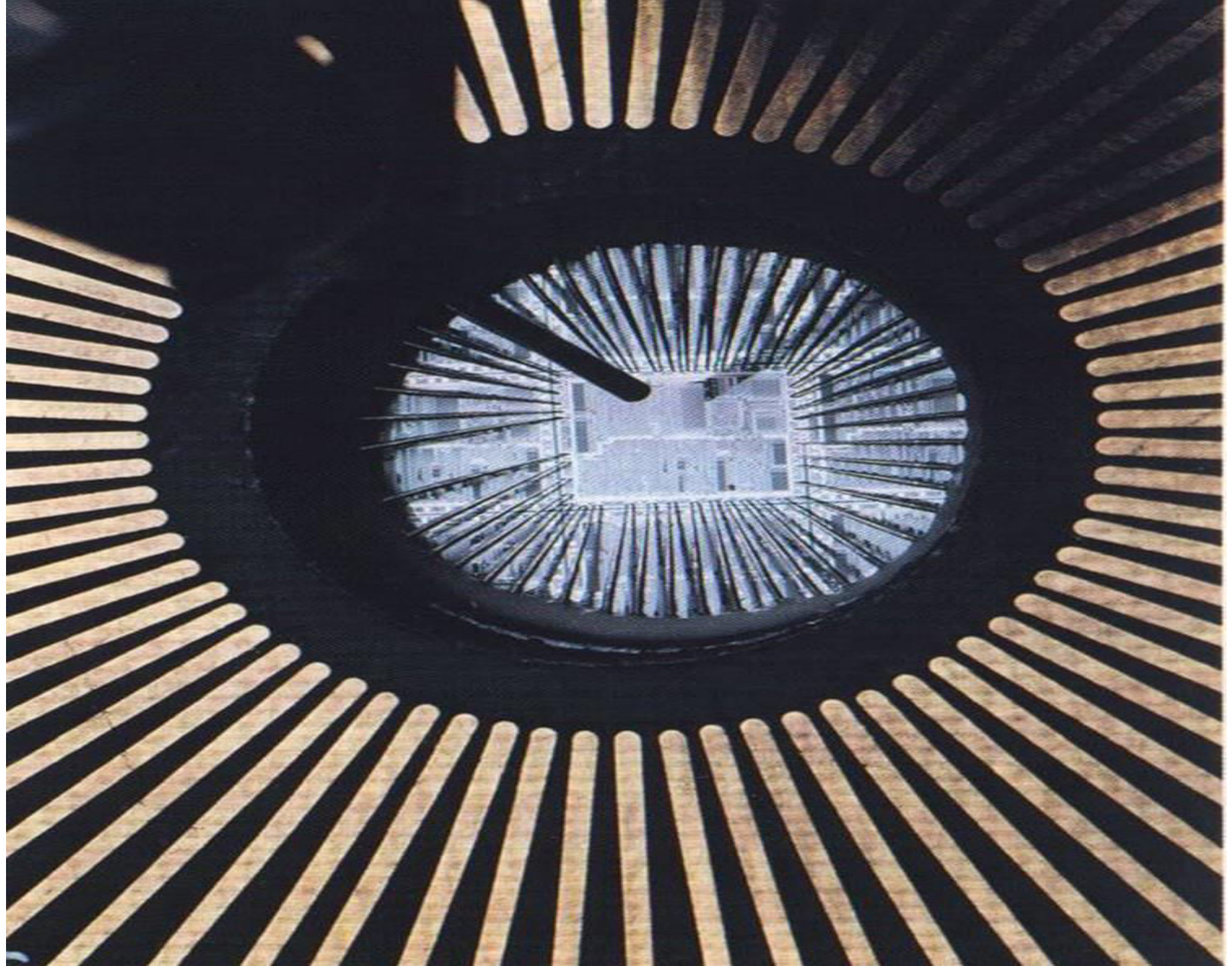
След тестването на цялата пластина чиповете се разделят, като пластината се нарязва с използването на лазерен лъч или с диамантени режещи инструменти.

За целта около всеки чип се оставят линии за рязане с ширина от $40\mu\text{m}$ до $100\mu\text{m}$.

При някои пластини тези линии предварително са изрязани до определена дълбочина, така че да се запази целостта на пластината.

След това пластината се прекарва през гумени валяци със сравнително голям диаметър, за да се начупи на отделните чипове.

Изборът на корпус е важен за качествата на ИС, понеже от него директно зависят фактори като разсейването на топлина, честотната зависимост и защитата от вредното влияние на околната среда.



Развитието на корпусите е динамичен процес.

Много приложения, които преди няколко години бяха непостижими, сега са стандартни благодарение на това развитие.

Мобилните комуникации, сателитни връзки, космически и автомобилни приложения и много други приложения налагат специфични изисквания към корпусите на интегралните схеми.

Класификация на корпусите

Корпусите могат да се класифицират по методите на техния монтаж върху подложките (печатни платки, керамични и метални подложки за хибридните интегрални схеми), по конструкцията им и по възможностите им за монтаж на мощни елементи.

Последните предполагат високо разсейване на топлина, което позволява използването на ИС в много търсени области на приложение.

Има три основни категории корпуси според методите на техния монтаж върху подложките:

- Корпуси за проходен монтаж (*Through-hole package*), чийто изводи се вкарват в отвори на подложката (печатната платка);
- Два- и четириредови корпуси за повърхностен монтаж (*SMD dual/quad packages*), чийто изводи се запояват върху повърхността на подложките;
- Корпуси за повърхностен монтаж с матрично разположение на изводите (*SMD array packages*), чийто изводи се намират от долната страна на корпуса и също се запояват върху повърхността на подложките.

На пазара се предлагат различни варианти на даден тип корпус: тънки (T), намалени (S), с повишено разсейване на топлина (H), за мощни схеми (P), които се използват при различни приложения.

Непрекъснато увеличаваната компютърна мощност изисква увеличаване на броя на връзките между чип и периферия.

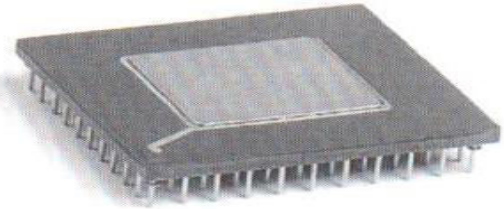
По тази причина корпусите за повърхностен монтаж с матрично разположение на изводите (типичен представител корпусът тип Ball-Grid Array - BGA) започнаха да се налагат на пазара като корпуси за модерните едночипови микрокомпютри и микроконтролери.



CDIP



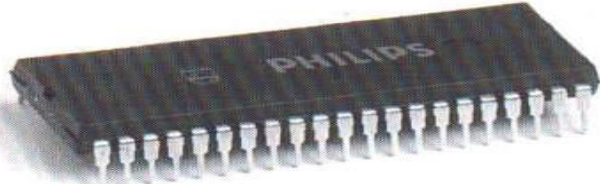
CDIL



CPGA



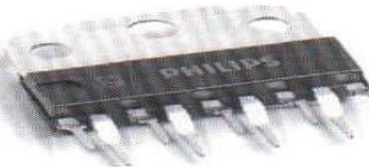
**DIP
HDIP**



SDIP



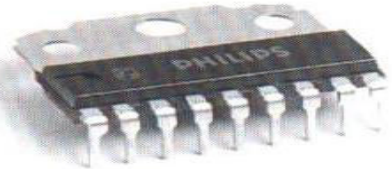
SIL.MPF



DBS.MPF



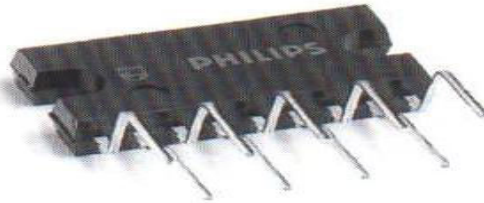
SIL.MP



RBS.MPF



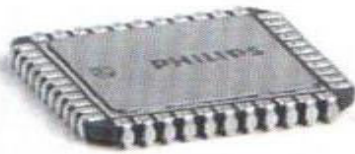
SIL.P



DBS.P



CLLCC



CLCC



CQFP



CSO



SO



VSO



SSOP



TSSOP



HSOP



PMFP



QFP



SQFP



**LQFP
TQFP**



PLCC



BGA

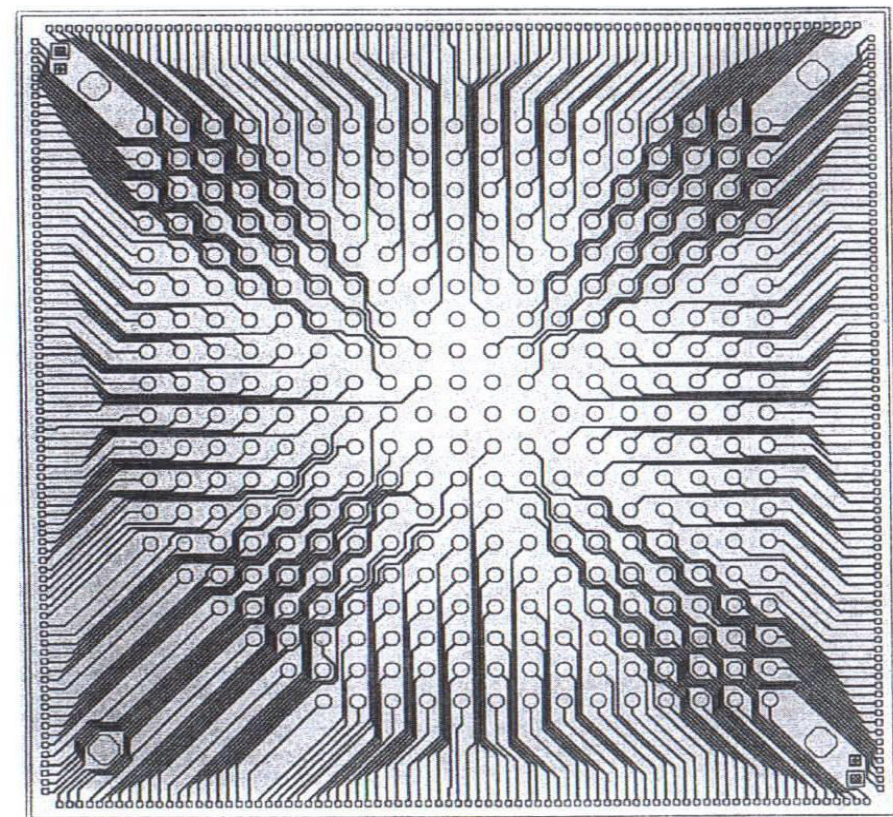


**LFBGA
TFBGA**

Изводите на корпуса BGA са малки полусфери от спояващ материал, разположени от долната му страна.

Така корпусът BGA позволява много голям брой изводи на чипа да се свържат със съответните контактни площадки върху подложката. Този брой може да варира до над хиляда извода.

Големият брой изводи облекчава и разсейването на топлина от работещия чип.



Монтаж на чип в корпус и връзки между чип и изводите на корпус

Трите основни техники, използвани за създаване на връзки между контактните площадки на чип и съответстващите им изводи на корпус, са *жично бондиране*, *автоматизиран монтаж върху лента* и *Flip-chip монтаж*.

Жично бондиране: Чипът се залепва със смес от епоксидна смола и метал (Al, Au или сребро) в кухината на корпуса, за да се осигури ниско електрическо и термично съпротивление между него и корпуса.

След това се извършва последователно заваряване на тънък метален проводник с диаметър 12 – 30 μm между всяка контактна площадка на чипа и съответстващата ѝ контактна площадка на изводите на корпуса.

Заварката е чрез термокомпресия или с ултразвук.

ПЕЧАТНИ ПЛАТКИ

Видове печатни платки, Материали и технологии

Печатните платки (PCB) се използват практически във всички електронни системи. Те могат да се разделят на четири основни групи:

- Твърди печатни платки;
- Гъвкави печатни платки;
- Платки на метална основа;
- Платки, формирани чрез впръскване.

Печатните платки са :

- Едностранны;
- Двустранни;
- Многослойни.

При едностранните печатни платки всички междусъединения са разположени на една от страните на платката.

При двустранните платки междусъединенията са разположени на двете страни на платката и е възможна връзка между двете страни без необходимост от специални преходници, наричани джъмperi (jumpers).

За целта се използват метализирани проходни отвори в обема на печатната платка.

- Нарастващият брой на изводите на СГИС увеличава изискванията към трасирането, което води до използване на многослойни печатни платки.
- Високите изисквания при използването на модерните СГИС се постигат при спазване на строги правила за:
 - импеданс за високоскоростните връзки;
 - байпас капацитети;
 - ниски импедансни нива на захранващите вериги и на техните слоеве и особено на тези на общия потенциал.

При многослойните печатни платки проходния отвор е:

- Покрит (за междусъединения между вътрешни слоеве);
- Полупокрит (за междусъединения от един или повече вътрешни слоеве към един от външните слоеве);
- Открит (за междусъединения между двата външни слоя).

При избор на материал за печатна платка от значение са нейните механични, електрически, химически и термични качества.

За производство на печатни платки се използват високотемпературни епоксидни смоли, полиамиди, тефлони и други.

Понастоящем, най-използваната смола за направата на печатни платки, е полифункционалната епоксидна смола тип FR-c4 с температурен обхват T_g до 125° - 150°C .

Металът, който се използва при производството на печатни платки, е мед.

Готовите печатни платки се предават на клиента не само с реализираната топология на електронната схема, но поради възможността за лесно окисляване на метала и с нанесена маска за запояване и опаковани във вакуумирани пакети.

Маските за запояване, които представляват химически и топлинно устойчив органичен пласт, покриват повърхността на печатните платки, за да определят местата (проходни отвори и контактни площадки), където ще се нанася спояващата паста.

Същевременно те предпазват останалата част от повърхността на платката от вредното въздействие на влага, прах, замърсявания, от механични повреди (особено при транспортиране), както и медта от окисляване.

Използваните материали са термично втвърдена епоксидна смола или втвърдени акрилати – втвърдяване чрез облъчване с ултравиолетова светлина.

Добавят се материали за подобряване на адхезията към платката. Поради нейния типичен цвят се нарича „зелена маска“.

Стандартният процес на производство на печатни платки включва следните главни технологии:

1. *Машинна обработка* – пробиване, щанцоване, изрязване.

Пробиването на отвори с по-малки диаметри струва по-скъпо.

Отклонение от отношението A (дебелина на платката към диаметър на отвор в нея) създава производствени проблеми и води до понижаване на надеждността.

Модерните технологии на пробиване са свързани с използване на лазерен лъч или на силна водна струя.

2. *Създаване на изображения* – използват се технологии за създаване на топология на електрическата схема върху печатната платка и на преобразуване на тази топология в отделни топологични слоеве.

За реализация на топологията върху печатната платка се използват методи за печат през маска на изображение или фотолитографски методи.

При първите, проблем е постигането на минимални широчини на междусъединенията и на разстояния между тях. При вторите проблем е стойността.

3. *Ламиниране* – използва се при създаване на многослойни печатни платки. Това е технологичната операция и при създаване на основата на едно- и двуслойните печатни платки.

Ламинирането се извършва чрез студено или горещо пресоване на платно от стъклени нишки, импрегнирано с епоксидна смола.

4. *Метализиране* – използват се мокри химически процеси като електролитно напластяване или сухи плазмени процеси (химическо отлагане при парна фаза или разпрашаване).

5. *Ецване* – отстраняване на метал и диелектрик чрез сухи и мокри химически процеси.

Медта може да се отстрани лесно с меден сулфид, но трябва да се спазва ограничението - ширината на метална връзка да не бъде по-малка от удвоената дебелина на медния слой.

Типичните ограничения на параметрите на стандартните печатните платки са дадени в таблицата.

Параметър	Ограничения
Мин. ширина на връзка, mm	0.05 – 0.15
Мин. разстояние м/у връзки, mm	≈ 0.25
Мин. диаметър на отворите, mm	0.2 – 0.85
Точност на позициониране на дупки, mm	0.015 – 0.05
Макс. отношение A	3.5 – 15.0
Макс. Брой слоеве	≥ 20
Макс. дебелина на печатна платка, mm	≥ 7.0

Проектиране на печатни платки

Използвана терминология

Правила за проектиране: Комплект от електрически и механични правила, спазването на които гарантира успешно производство и експлоатация на печатната платка.

Тези правила могат да включват:

- минимална широчина на метални връзки и на минимални разстояния между тях;
- отношение между широчина на метална връзка и максимален ток, протичащ през нея;
- максимална дължина на верига на тактовия сигнал и т.н.

Електромагнитна съвместимост:

Способността на продукт да съществува в планирано електромагнитно обкръжение без да е причиняващ или страдащ от повреда или от функционална деградация.

Електромагнитно смущение:

Процес, при който разрушителна електромагнитна енергия се предава от един електронен прибор на друг, чрез излъчващ или проводим път или по двата.

Нетлист:

Файл с връзки между компонентите, генериран от електрическата схема.

Файлът описва имената и изводите на компонентите, които са част от всяка система в проекта.

Тестов купон:

Малки участъци по протежение на печатната платка със специална топология, използвана за контрол, включително чрез разрушителен контрол.

Междусъединение:

Метална връзка (шина) в печатната платка.

Има начална точка, крайна точка или крайни точки, широчина и височина и слой, където се намира.

Метализиран отвор:

Отвор през един или повече слоя на печатната платка, през който не минава извод на компонент.

Използва се за галванична връзка между метална шина върху един слой на печатната платка и метална шина върху друг слой на печатната платка.

Съвременни технологии за повърхностен монтаж на елементи

Използвана терминология

Коефициент на термично разширение (СТЕ или TCE).

Мярка за отношението между размер на материал и неговото разширение при увеличаване на температурата.

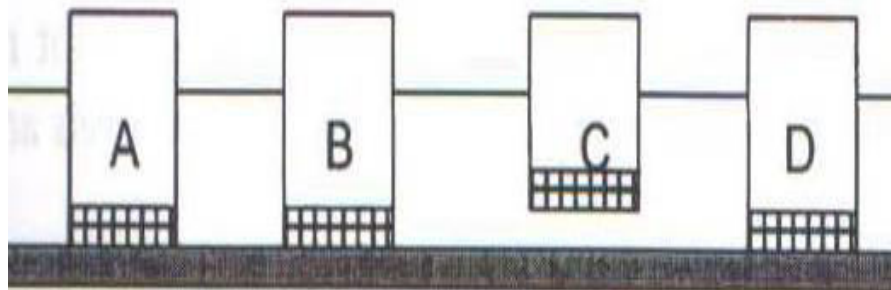
Може да бъде различен по осите x , y и z .

Това е критерий за сравнение на материали, които ще се съединяват.

Планарност на изводи на корпус.

Планарността на изводите на корпус на ИС се определя чрез разликата във височината на изводите спрямо равнина.

По-лесно се измерва липсата на планарност (непланарност) на изводите, което е разликата между най-високия и най-ниския извод на корпуса при поставяне на последния върху гладка повърхност.



SMOBC. Абревиатура на спояваща маска върху гола мед при техника за производство на печатни платки, при която медните междусъединения не се калайдисват преди поставянето на спояващата маска върху платката.

Основни технологични процеси за монтаж на компоненти

Съвременните технологични процеси за монтаж на електронни модули включват:

- нанасяне на спояваща паста и/или на лепило;
- повърхностен монтаж на компоненти (SMD);
- запояване на компоненти с използване на пещи за запояване (Reflow Soldering - RS);
- запояване на компоненти чрез спойка вълна (Wave Soldering - WS);
- други.

Технологичната последователност и процесите за монтиране на компоненти в дискретното електронно производство при двуслойна печатна платка с through-hole компоненти са следните:

1. Нанасяне на спойваща паста.
2. Разполагане на SM компонентите.
3. Визуален контрол.
4. Предварително нагриване и спояване на елементите (Reflow).
5. Почистване.
6. Поставяне на through-hole компонентите, ако има такива.
7. Проверка за двустранен монтаж. Ако да - следва 8. Ако не – 13.
8. Нанасяне на лепило.
9. Разполагане на SM компонентите.
10. Визуален контрол.
11. Втвърдяване на лепилото.
12. Обръщане на платката.
13. Запояване с RS или със спойка вълна (Wave), ако това се налага.
14. Почистване.
15. Краен контрол и тестване.

SMD монтаж на компоненти:

Технология с паста за спояване (Reflow).

Reflow е прецизна технология, най-широко прилагана в масовите производства за монтаж и запояване на електронни компоненти върху печатни платки и върху подложки за хибридни интегрални схеми (ХИС).

Позволява висока степен на автоматизация и интеграция при малки възможности за грешки.

Недостатък е, че при допускане на грешки, последните силно се мултиплицират.

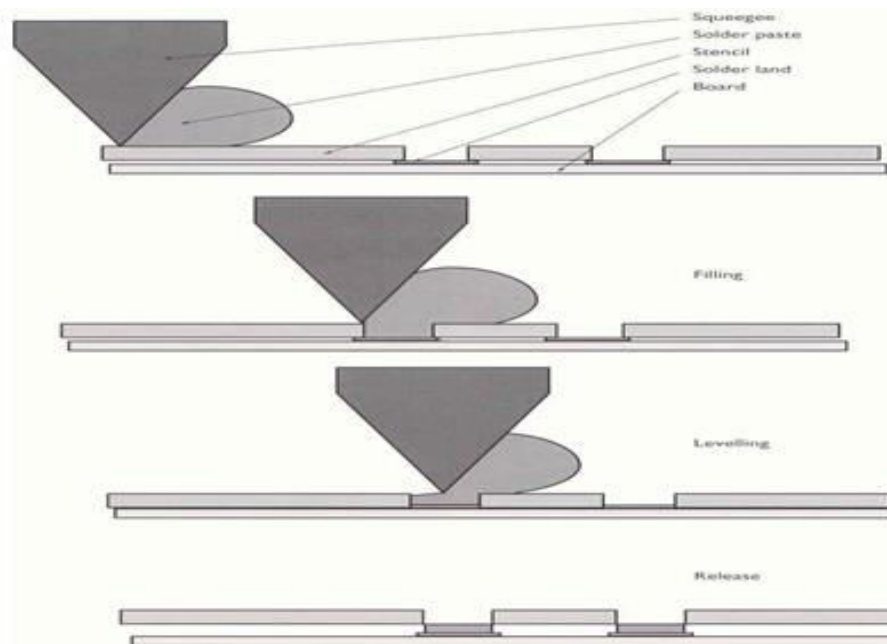
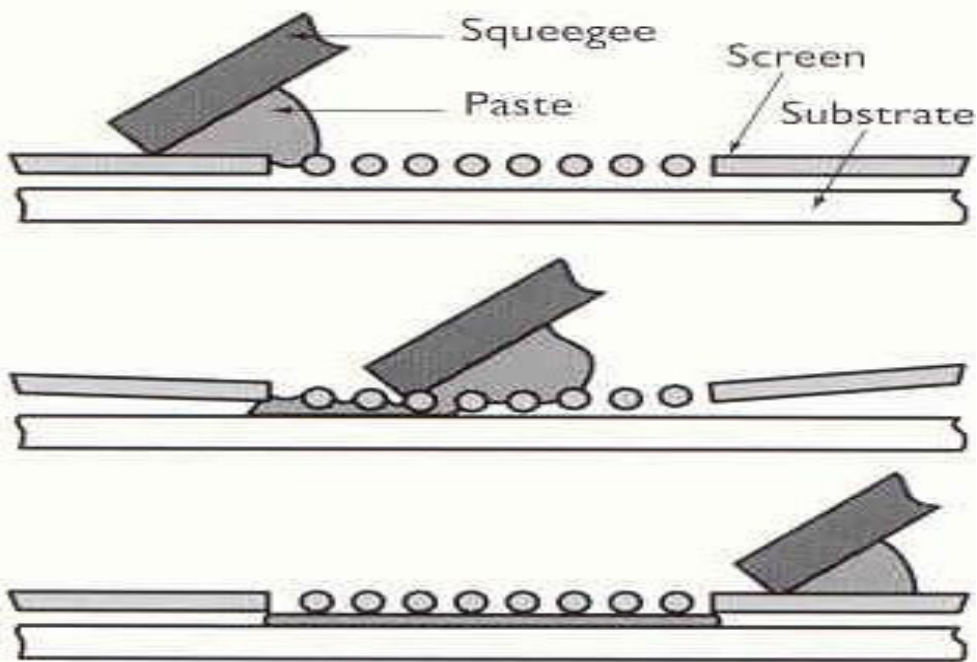
Едностранныят SMD монтаж се използва при по-прости изделия, където компонентите са разположени от едната страна на печатната платка.

Двустранныят SMD монтаж се използва при сложни изделия, които са реализирани върху двуслойни или многослойни печатни платки с разположение на компонентите от двете страни.

При двустранныя монтаж се използват по-сложни спояващи пещи с по-голям температурен градиент между основата и върха на температурата в зоната за спояване.

Спояваща паста

За нанасяне на спояващата паста се използва процесът „ситопечат“, при който чрез шаблон и ракел се нанася спояваща паста върху проходните отвори на печатната платка и върху площадките на платката, където ще се запояват изводите на компонентите.



В основата на ситопечата лежи разнасянето на спояващата паста. Пастата се подава на въздействието на сложна система от параметри:

- сила на тежест,
- сила на повърхностно напрежение на границата между шаблон и печатна платка,
- скорост на движение на ракела и други.

Формата и качеството на печата зависи основно от равновесието на тези параметри.

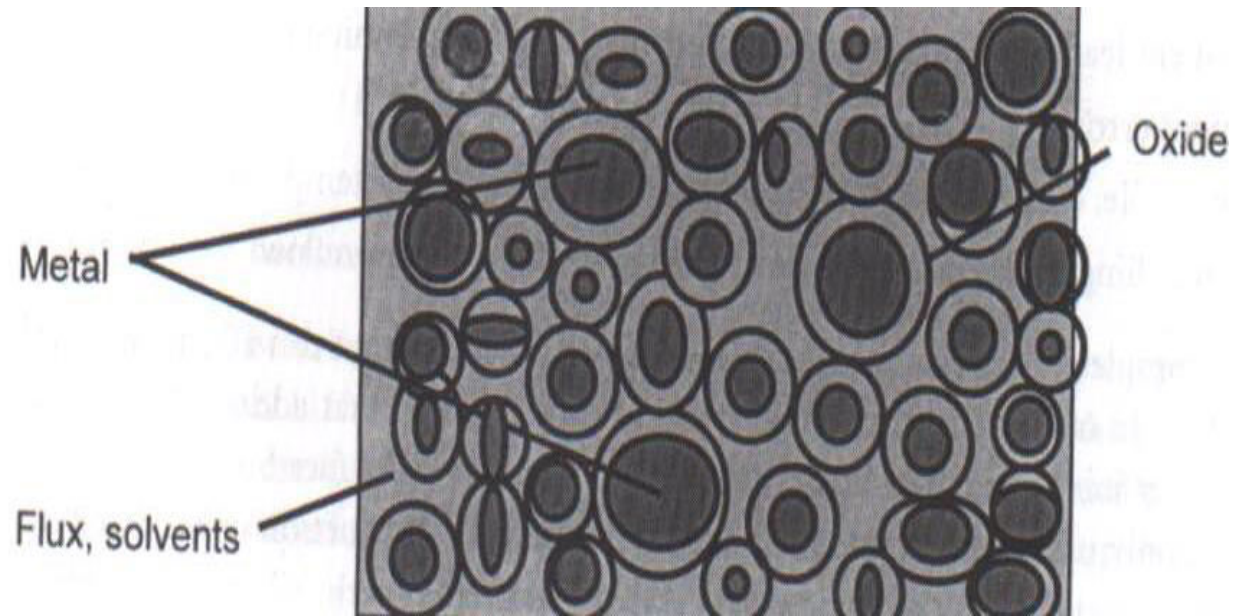
Спояващата паста се състои от микроскопични топчета от спояващите метали, най-често:

- калай-олово, калай-сребро и т.н.,
- флюс,
- активатори и
- разтворители.

Флюсът:

- Отстранява повърхностното окисляване на метала;
- Предпазва от окисляване при високите температури преди запояване;
- Подпомага прехвърлянето на топлина;
- Подобрява мокрещата способност на запояваните повърхности.

Независимо от доставчика, периодични тестове на спояващата паста са препоръчителни, особено когато спояващата паста е била съхранявана дълго време преди да се ползва.

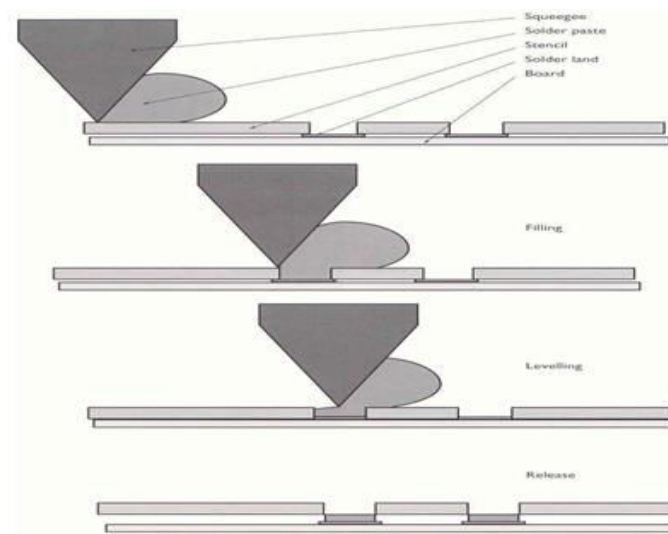
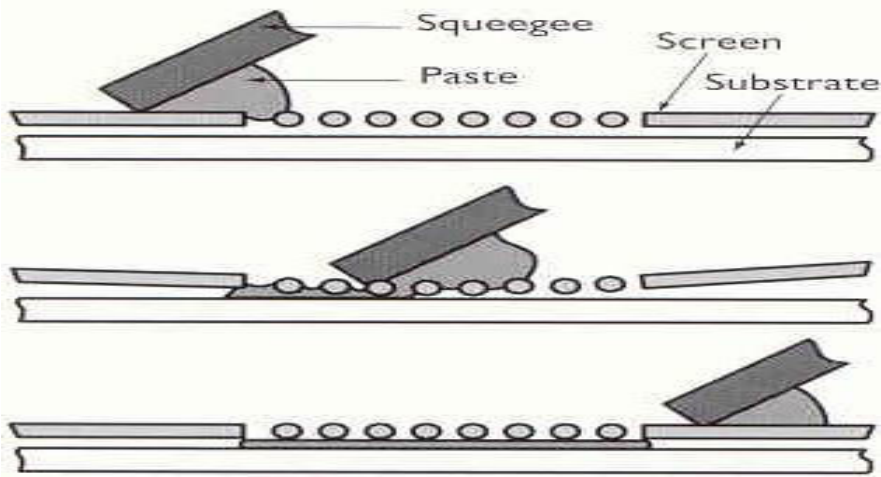


Спояващите паста се нанасят чрез *шприцване* или чрез *техника на повърхностно нанасяне през шаблон*, който може да бъде реализиран върху мрежа или като стенсил.

Стенсилът се използва масово при производството, независимо от недостатъка, че за всеки проект на печатна платка трябва да има специфичен шаблон.

Техниката на шприцване се използва, когато върху печатната платка има вече монтирани компоненти.

Чрез ракел (*Squeegee*) спояващата паста се премества, за да попадне в отворите на шаблона, чиито форма, големина и местоположение трябва да съвпадат с тези на съответстващите им контактни площадки и проходни отвори върху платката.



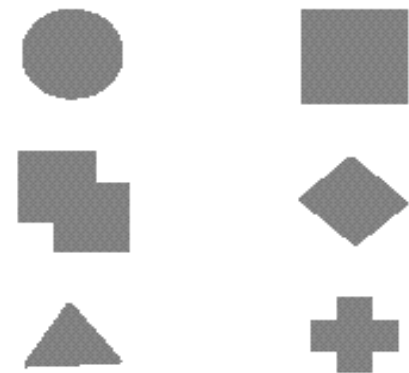
Репери върху шаблона и върху печатната платка подпомагат визуалната инспекция.

Печатната платка се центрова и задържа на определено място си чрез вакуумен патронник и центроваци щифтове, които влизат в кореспондиращи отвори в платката или правят контакт с нейните краища и/или със специални площадки в нея.

В модерните системи за асемблиране автоматизираната визуална система проверява всяка печатна платка и прави допълнително настройване преди всеки печат.

Ракелите са достъпни в различни размери и степен на твърдост и се монтират в държатели, така че само един техен ръб да контактува с маската или стенсила.

Реперите се покриват с метал, чийто цвят трябва да се различава от цвета на медта при осветяване от произволен ъгъл и имат типично следната форма:



Ако T е дебелината на спояващата паста, C е максимално допустимата непланарност и P е проникването в пастата (като процент от средната дебелина на пастата), тогава:

$$P = C/T \cdot 100\%$$

Запояване в пещ

След като изводите на SMD компонентите бъдат поставени в спояващата паста, следва монтажът чрез запояване.

Последният се извършва в специални пещи, които са с конвейеризиран непрекъснат режим на работа.

Повечето от тях имат инфрачервено (IR) или конвекционално нагряване, или и двете.

В IR пещите източникът на топлина е IR панел, кварц или друг IR източник.

Трябва да се отчита различната степен на поглъщане на топлина от спояващата паста, лепилото, компонентите, като функция на цвят и материали.

Например, метализираните краища на чип-резисторите и на чип-кондензаторите са лъскави и затова са добри отражатели на IR енергия, докато черната епоксидна херметизация на ИС е идеален абсорбер на IR енергия.

Докато IR пещите могат успешно да се профилират по температура, то те не могат да осигурят постоянен профил, когато се сменя платка или компонент.

Това създава ограничения за производство с постоянно качество.

Конвекционалните пещи са насочени по-добре към вариации в цвят и термична маса върху печатната платка.

Всички пещи са зонирани, за да се получи температурния профил, необходим за успешно запояване на SMD.

Конвекционалните пещи с конвейеризиран непрекъснат режим на работа типично са с 3 до 10 зони на загряване, както отгоре, така и отдолу на метализирания конвейер.

Един проблем, който се отнася директно до качеството на запояването на компоненти с фина стъпка (25mils и по-малко), е запояване в инертна среда.

Инертен газ, покриващ тунела на пещта, подчертано намалява окисляването при високите температури в пещта.

Конструкцията на пещта включва:

- Конвейер – верижен или мрежов, на който може да се променят геометрия и скорост на придвижване.



Допълнителни устройства са: подпирачи механизми, стопери и сензори на автоматиката;

- Зони на подгриване, спояване и охлаждане.

Параметрите, които могат да се променят, са: температура, разпределение на температурата от дъно към връх, както и дебит и температура на въздушни или на газови потоци;

- Аспирация.

Параметрите, които могат да се променят, са поток и налягане;

- Газо-подаваща система.

Параметрите, които могат да се променят, са вид и количество на газ;

- Управление.

Профилът на температурата в пещта трябва да има сложна конфигурация, за да се получат качествени спойки.

Създаването на желаня профил е въпрос на програмиране.

На фигурите съответно са дадени профили на температурата за оловен и за безоловен припой.

При безоловните технологии температурите са по-високи.

Фазите на запояване включват:

- *Предварително нагриване.*

Предварително се нагриват подложката, компонентите и спояващата паста;

- *Изсушаване:*
 - солвентите се изпаряват.

Флюсът се активира, намалява окиса и се изпарява.

- Двата вида компоненти (с ниска и висока маса) имат достатъчно време да се намокрят до достигане на температурата на равновесие.

- *Стопяване.*

Спояващата паста надвишава температурата на стопяване, намокряйки изводите на компонентите и контактните площадки върху печатната платка.

Получават се повърхностни напрежения, които намаляват размера на мокренето.

- *Охлаждане.*

Спояващата паста се изстудява под точката на разтопяване, формирайки приемлива (лъскава и с подходящ размер) спойка.

Времето за предварително загряване и да изсушаване са особено важни при предпазването на спояващите топчета.

Ако спояващите топчета се стопят преди разтворителите в пастата да са имали време да се изпарят, то те ще кипят и ще изхвърлят количество от пастата, оформяйки спояващи топчета извън контактните площадки.

От друга страна, ако времето да изсушаване е твърде дълго, пастата ще се изсуши, деоксидните качества на флюса ще влошат, и ще се оформят спояващи топчета с лоша пригодност за спояемост.

Установяването на профила на спояване е не тривиално.

Той ще варира от типа на използвания флюс, от сместа от ниска и висока термична маса на компонентите и от това как тези компоненти са поставени върху платката.

Профилът трябва да превишава температурата на стопяване на спояващата паста с 20 до 25⁰С.

Профилът, който е показан, е профил на температурата разработен за печатната платка.

Реалният профил в пещта може да е различен, поради термичната инерция на продукта в пещта и характеристиките на нагряване на пещта, която се използва.

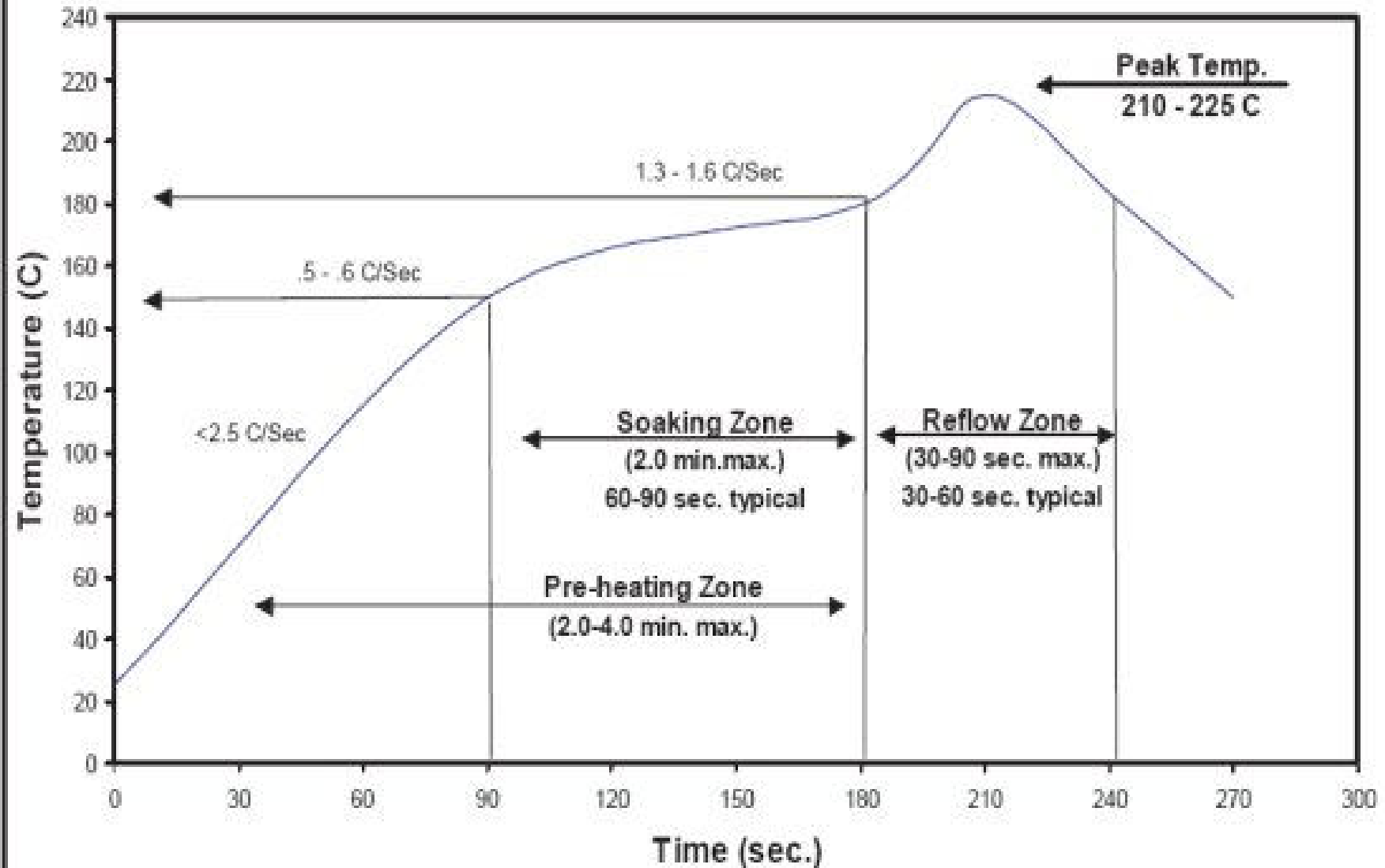
Затова реалния профил се установява с помощта на специална, тестова платка, на която са залепени компонентите, но липсва спояващата паста.

В областта на всички по-специални или по-големи компоненти и на важни места на платката са сложени термични датчици, чрез които се измерва непрекъснато температурата при преминаване на тестовата платка през пещта.

Окончателният профил се установява след корекциите, ако има такива.

Kester Reflow Profile

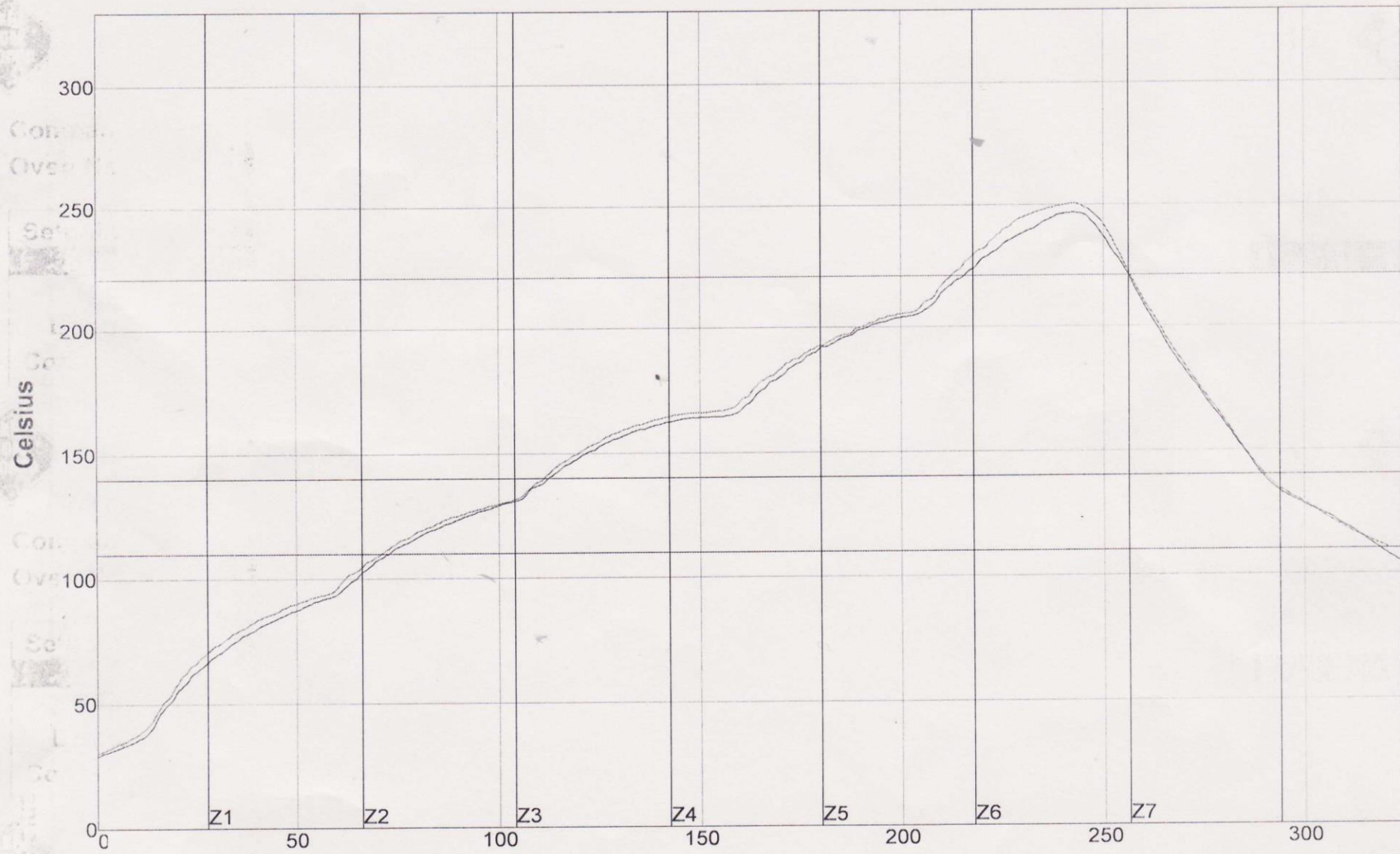
Alloy: Sn63Pb37 or Sn62Pb36Ag02



Setpoints (Celsius)

Zone	1	2	3	4	5	6	7
Top	25	100	140	180	220	280	25
Bottom	25	100	140	180	220	280	25

Conveyor Speed (cm/min): 95.00



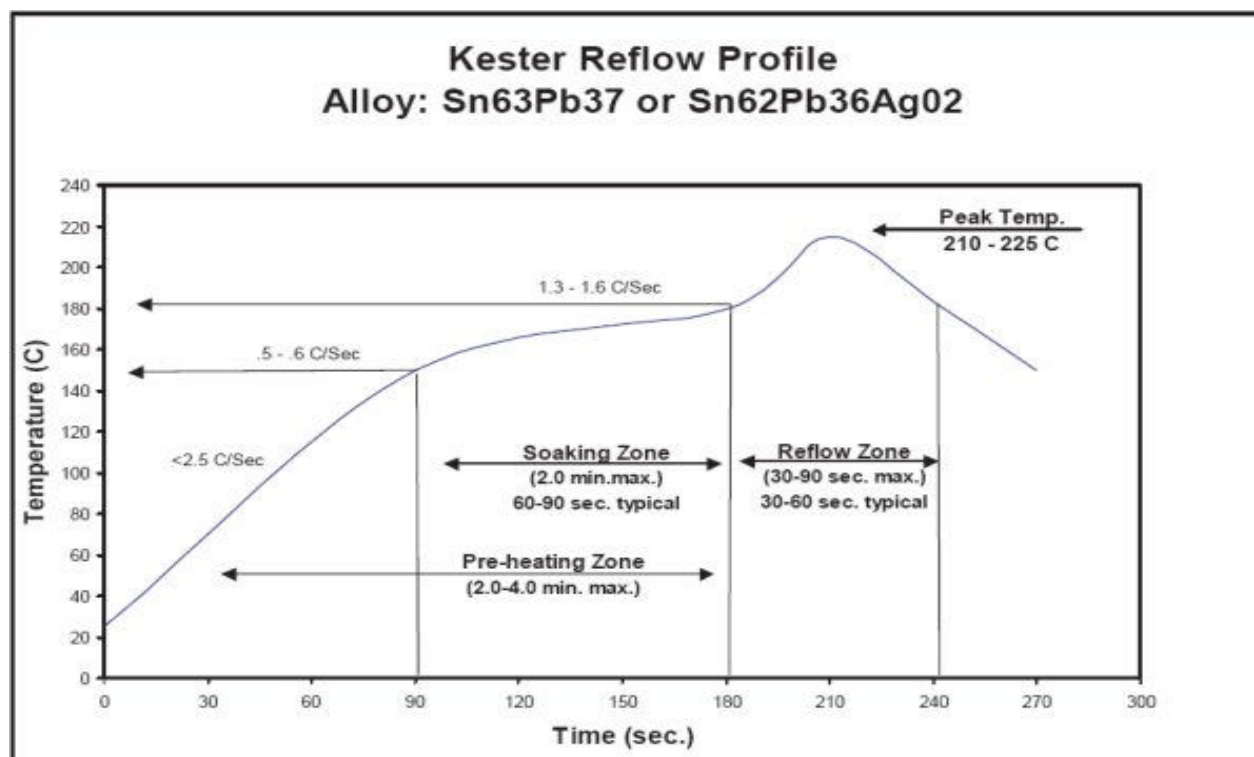
За конкретно изделие температурният профил се състои от:

- Подгръване.

Печатната платка се изсушава, разредителя на флюса се изпарява и платката се темперира за запояване, като се почистват и активират повърхностите за запояване.

Температурите са до 180°C с подходящ (от 2 до 20°C за sec) рампинг (нарастване по почти линеен закон).

Общото време е от 2 до 4 минути и е определящо за качеството на спойката;



- **Запояване:**

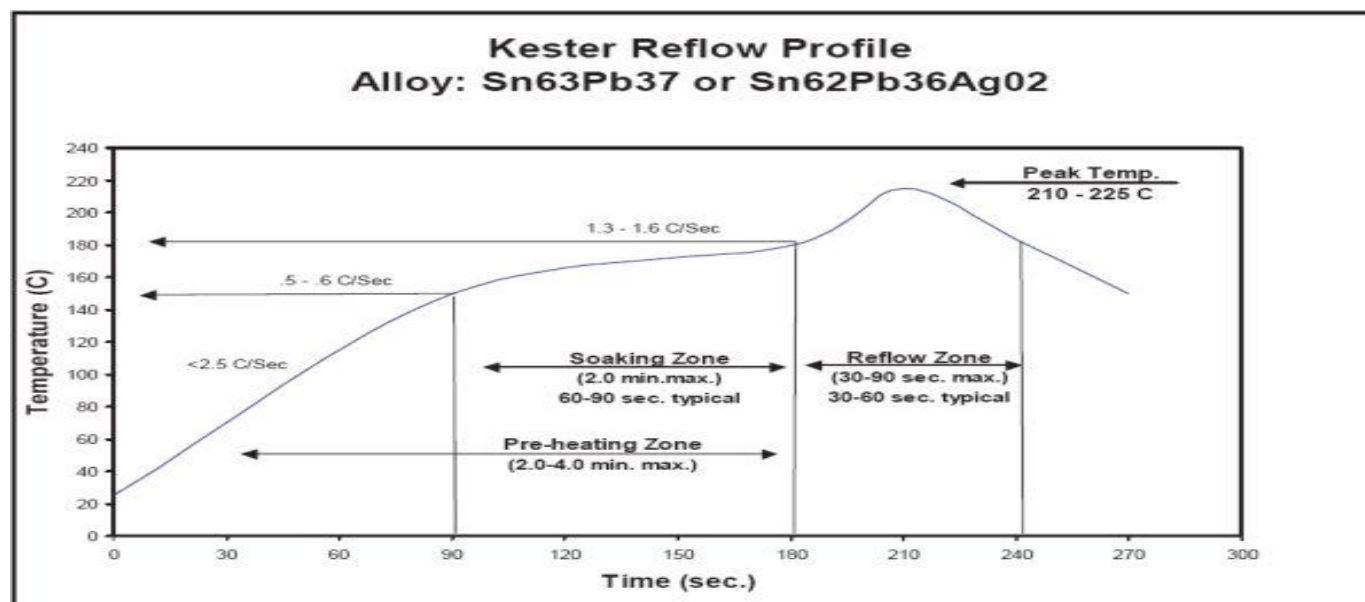
Пастата за спояване се стопява и омокря запояваните повърхности. Работните температури са между 210⁰С и 225⁰С за оловни пасти и 230⁰С до 260⁰С за безоловни.

Времето за спояване е между 30 и 90 секунди. То е определящо за качеството и чистотата на спойката;

- **Охлаждане:**

Въздушно или газово, може и принудително (с охладители).

Определящо е за структурата на спойката и за здравината ѝ.



При двустранното запояване се създава температурна разлика между двете страни на платката от около 20⁰C.

Дефектите на спойките имат различен произход:

- Лошо или не съответстващо качество на спояващата паста;
- Неподходящо проектирани контактни площадки за запояване (форма, размери, връзка с междусъединенията);
- Обработка на подложката или производствени проблеми (неправилна обработка на метала или на маска, изкривена печатна платка);
- Проблеми при изводите на компонентите (лоша планарност или калайдисване на изводите);
- Грешки при разполагане (завъртане или отместване по x-y);
- Неподходящ профил на температурата в пещта за запояване (твърде бърза или твърде бавна рампа за предварително нагряване, некоректна температура създадена върху печатната платка);
- Проблеми при транспортирането на печатните платки (сблъскване на платките преди запояването);

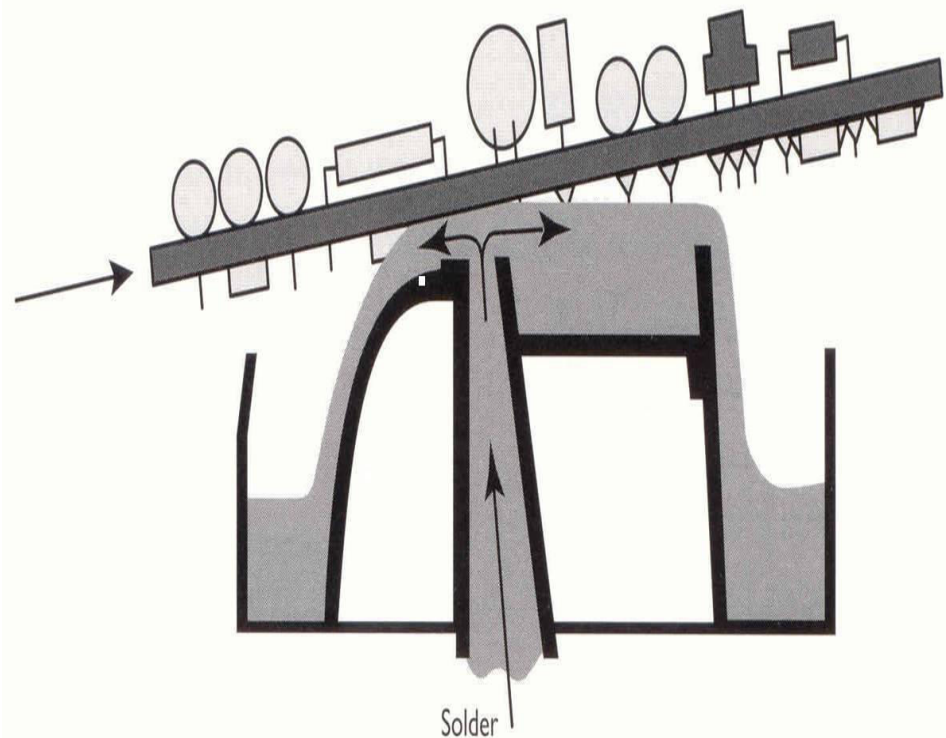
WS монтаж на компоненти:

Едновълнова „спойка вълна“.

Използва се за запояване на проходни компоненти.

Формирането на „вълната“ е показано на фигурата.

Процесът на запояване е автоматичен и се състои от следните технологични стъпки:



- нанасяне на флюс;
- температурна подготовка на подложката за запояване;
- запояване;
- охлаждане.

Описаните технологични стъпки се извършват в една машина.

Флюсът се нанася, за да помогне за качествено запояване.

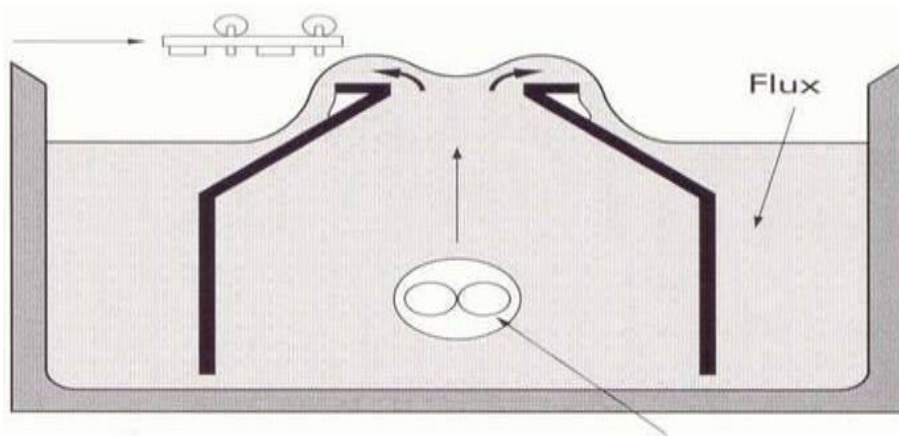
Той предпазва запояваните повърхности от окисление, след като ги почисти, и ги активира за добро мокрене с припой.

Не остава в спойката, а се изпарява.

Флюсовете са органични (колофон и др.) и неорганични.

Нанасянето на флюса се извършва чрез:

- потапяне;

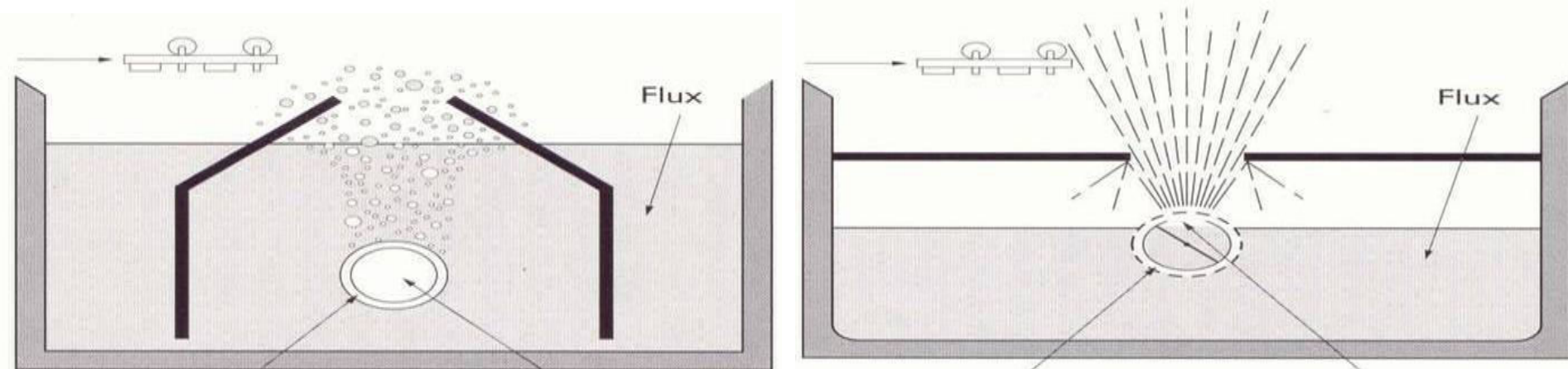


- барбутиране –лявата фигура;
- спрейване –дясната фигура.

Най-разпространеният начин е спрейването, защото с него може да се контролира процеса в тесни граници.

Основният параметър е количеството нанесен флюс, което се определя от налягането в дюзата и от скоростта на движение на дюзата.

Обикновено се променя само налягането в дюзата.



Подгряването се използва за:

- изпаряване на разредителя на флюса;
- изсушаване на запояваната повърхност на печатната платка и на изводите на компонентите;
- активиране на флюса;
- подгряване на печатната платка и на изводите на компонентите.

Зоните за подгряване са от една до пет.

Многозонните се използват за безоловно запояване, понеже температурният профил трябва да е по-прецизен и с по-висока температура.

Използват се конвекционално и инфрачервено подгряване.

Показана е подгряваща зона, която се загрева с нагреватели.



Основната характеристика при подгряването е температурният профил.

Управлява се от контролер за поддържане на определена температура във всяка зона.

Контролира се с устройство за снемане на температура в много точки по продължение на дължината на зоните (KIC).

На фигурата е показана зоната за запояване.

В нея посредством помпа или помпи и заслони се създава „вълна“ с разтопен припой, която мокри и запоява компонентите към съответните площадки на печатната платка.



Използват се следните видове вани при спойки вълни:

- едновълнова – ламинарна вълна;
- двувълнова – турбулентна (реактивна) и ламинарна вълни;
- едновълнова с клокочене - ламинарна вълна с реактивна част в нея;
- смарт – реактивна, ламинарна и импулсна вълни;
- селективна – с комини(маска) или с накрайник (nozzle).

Управлението се осъществява от контролери, които регулират оборотите на електродвигателя(ите) на помпата(те) и поддържат температурата на разтопления припой.

Основните поддържани параметри са височина на вълната и температура на разтопления припой.

За оловните припои се използват вани от стомана, а за безоловните – от титан.