

5. ИЗСЛЕДВАНЕ НА ЦИФРОВО–АНАЛОГОВ И АНАЛОГОВО–ЦИФРОВ ПРЕОБРАЗОВАТЕЛ

Целта на упражнението е да се запознаят студентите с принципа на действие и метрологичните характеристики на цифрово-аналоговите преобразуватели (ЦАП) и аналогово-цифровите преобразуватели (АЦП), както и да придобият практически опит при работата с тях, като изградят реално конкретни електрически схеми на ЦАП и АЦП и изследват някои техни характеристики.

5.1. Задачи за изпълнение

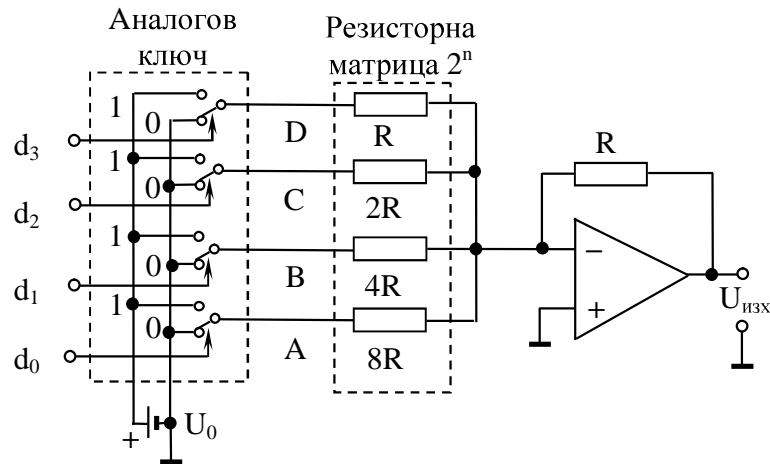
1. Да се запознаят студентите с принципите на действие на ЦАП и АЦП и да се разучат лабораторните макети.
2. Да се реализира схема на ЦАП от дискретни елементи и да се провери правилното ѝ функциониране.
3. Да се сHEME експериментално реалната функция на преобразуване на реализираната схема на ЦАП. Да се изчисли идеалната функция на преобразуване. Да се определят абсолютната грешка на преобразуването и грешката от нелинейност, като се използват получените от експерименталното изследване и изчислението данни.
4. Да се включи схемата на ЦАП в режим на генератор на стъпаловидно изменящо се напрежение. Да се определят амплитудата и честотата на изходното напрежение, както и времето за установяването му.
5. Да се реализира схема на ЦАП с използване на интегрална схема и да се провери правилното ѝ функциониране. Да се повтори задача 3 за схемата с интегрален ЦАП. (Изпълнява се само по решение на ръководителя на упражнението).
6. Да се реализира схема на АЦП с равномерно стъпално разгъващо уравнивяване и да се провери правилното ѝ функциониране. Да се сHEME експериментално и построи графически реалната функция на преобразуване, като се обърне внимание на броя стъпки за уравнивяване в ръчен режим.
7. Да се реализира схема на АЦП с поразредно разгъващо уравнивяване, да се сHEME експериментално и построи графически реалната функция на преобразуване, като се обърне внимание на броя стъпки за уравнивяване в ръчен режим.

5.2. Теоретични постановки и методически указания

5.2.1. Теоретични постановки

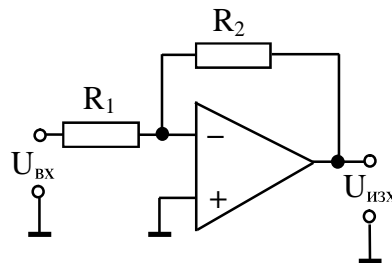
Схема, която има като изход аналогова величина, зависи от входна цифрово кодирана величина (цифрова дума), се нарича цифрово – аналогов преобразувател. Най-често входният код се представя двоично, т.е. стойността

на всеки разред (бит*) може да бъде логическа нула или логическа единица (за TTL логиката логическата нула се представя с 0 V, а логическата единица с 5 V). Съвкупност от няколко бита се нарича цифрова дума. В цифровата дума всеки бит има различна тежест. Стойността на най-младшия бит на входната дума определя най-малкото възможно изменение на входа, като обикновено на това изменение отговаря и най-малкото възможно изменение на изхода (т.е. аналоговият изход се променя с една и съща стойност за едни и същи изменения на цифровата стойност на входа). От казаното става ясно, че за да се създаде ЦАП, трябва всеки бит на входната дума да избира стандартна стойност на аналогова величина, например напрежение, след което аналоговите стойности да се комбинират за формиране на аналогов изход.



Фиг. 5.1.

Проста схема на ЦАП може да бъде създадена чрез използване на операционен усилвател с резисторна матрица от типа 2^n във входната верига. По този начин се получава сумиращ усилвател (фиг. 5.1), като всеки входен бит командва ключ, който превключва резистор със съпротивление, отговарящо на положението на съответния бит във входната дума към опорно напрежение U_0 или към маса (0 V). В резултат на това превключване на изхода на операционния усилвател се получава напрежение, пропорционално на входния код.



Фиг. 5.2.

Конкретно схемата от фиг. 5.1 представлява четирибитов ЦАП. Всеки разред на входната четирибитова дума ($d_0 - d_3$) командва съответния канал на аналоговия ключ (АК). При стойност „1” на дадения бит съответният ключ се

* Този термин произлиза от английското binary digit – двоична цифра

превключва към опорно напрежение U_0 , а при стойност „0” – към маса (0 V). В този случай, като се има предвид, че при достатъчно голям коефициент на усилване изходното напрежение на инвертиращ операционен усилвател (фиг.5.2) се дава с формулата

$$(5.1) \quad U_{изх} = -\frac{R_2}{R_1}U_{вх},$$

стойността на изходното напрежение може да се определи от израза

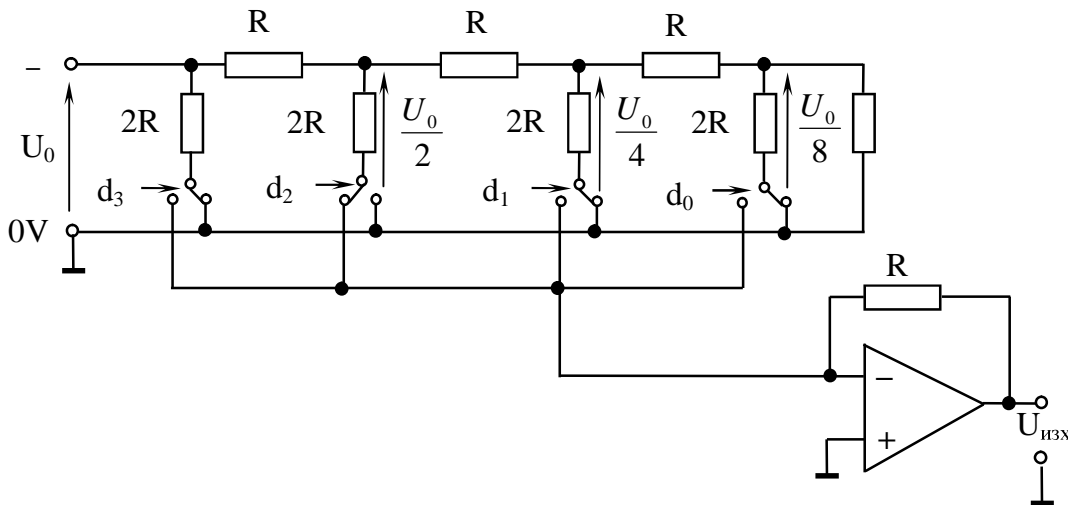
$$(5.2) \quad U_{изх} = -R\left(\frac{U_D}{R} + \frac{U_C}{2R} + \frac{U_B}{4R} + \frac{U_A}{8R}\right) = -\frac{U_0}{8}(8d_3 + 4d_2 + 2d_1 + d_0) = -\frac{U_0}{8}N$$

Тук U_A , U_B , U_C и U_D са потенциалите в точки A, B, C и D, а N е входната дума, отговаряща на комбинацията от битове d_0 , d_1 , d_2 и d_3 . За този ЦАП изходното напрежение теоретично може да се изменя в границите от 0 V до

$$(5.3) \quad U_{изх\max} = -\frac{U_0}{8}N_{\max}.$$

Думата N_{\max} съответства на комбинацията $d_3d_2d_1d_0 = 1111$, а изменението става със стъпка (квант) с идеална стойност

$$(5.4) \quad q_m = \left| \frac{U_{изх\max}}{N_{\max}} \right| = \left| \frac{U_0}{8} \right|.$$



Фиг. 5.3.

Недостатък на разглежданата дотук схема е, че трудно се намират точни резистори за реалното изпълнение на резисторната матрица 2^n . Например в използвания макет резисторите са със съпротивления $82\text{ k}\Omega - 39\text{ k}\Omega - 20\text{ k}\Omega - 10\text{ k}\Omega$, а би трябвало да бъдат $80\text{ k}\Omega - 40\text{ k}\Omega - 20\text{ k}\Omega - 10\text{ k}\Omega$ и то без толеранси. Този недостатък може да се избегне, като в схемата се използва резисторна матрица $R-2R$ (фиг. 5.3). При тази матрица всяко звено $R-2R$ дели входното си напрежение на две. Изразът за изходното напрежение е като (5.2) –

$$U_{изх} = -\frac{U_0}{8} N \text{ и са необходими резистори само с две съпротивления (R и 2R)}$$

за реализиране на ЦАП с всякаква разредност.

Основните характеристики на ЦАП са

– Разредност – брой на двоичните разреди (битове) във входния код (цифрова дума).

– Разрешаваща способност – възможно най-малката разлика между две стойности на изходната величина при разлика във входния код 1 в най-младшия бит.

– Абсолютна грешка на преобразуването – разликата между реално измерената и теоретично изчислената стойности на изходната величина за един и същ входен код. При ЦАП за напрежение съответно $U_{изх.и}$ и $U_{изх.м}$

$$(5.5) \quad \Delta = U_{изх.и} - U_{изх.м}$$

– Номинален обхват по напрежение на ЦАП (U_n) – напрежението на изхода при максимална входна величина (за четирибитов ЦАП – 1111).

– Грешка от коефициента на преобразуване

$$(5.6) \quad \gamma_k = \frac{\Delta_n}{U_n} 100\% ,$$

където Δ_n е абсолютната грешка на преобразуването, определена за максимална входна комбинация (за четирибитов ЦАП – 1111).

– Грешка от нелинейност

$$(5.7) \quad \gamma_{нл} = \frac{\Delta_{max}}{U_n} 100\% ,$$

където Δ_{max} е максималната абсолютна грешка на преобразуването за целия обхват на ЦАП.

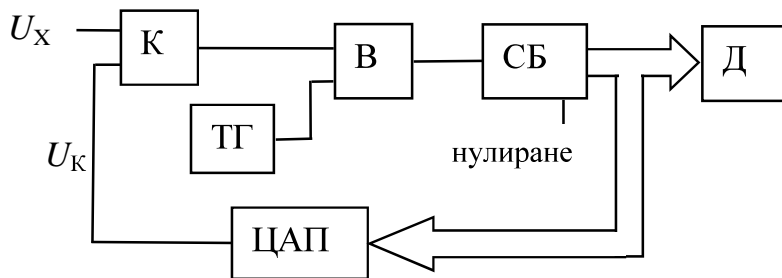
– Грешка от отместване (офсет) – разликата от ниво „0” (нула) на реално измереното ниво на изходната величина при нулева стойност на входната дума (за четирибитов ЦАП – 0000).

– Бърздействие – определя се от времето на едно преобразуване при промяна на входния код с единица в най-младшия бит.

– Време за установяване – времето, необходимо на изходната величина да се установи с определена точност (обикновено отклонението трябва да е по-малко от полученото при изменение $\pm 1/2$ на най-младшия бит) в крайна стойност, съответстваща на зададена входна комбинация.

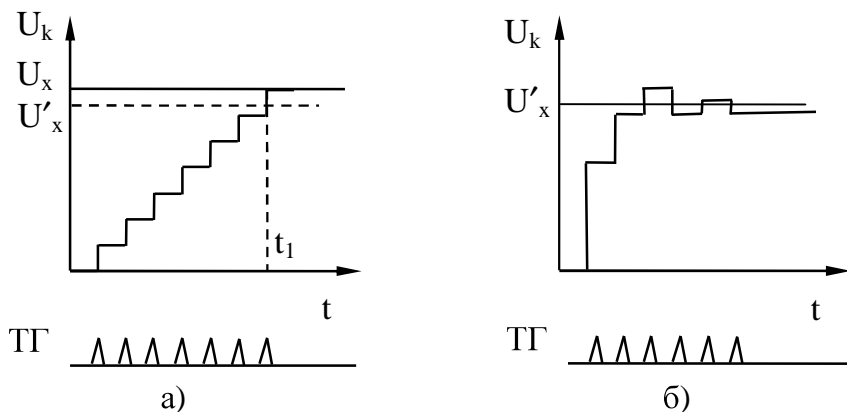
Дотук бяха разгледани цифрово–аналогови преобразуватели, които по принцип позволяват на цифрово устройство, като например компютър, да генерира аналогови сигнали. Също толкова важно е обаче аналоговите сигнали да бъдат “разбирани” от компютър (цифрово устройство), когато това се наложи. За да се реализира това, е необходимо да се осъществи аналогово–цифрово преобразуване, т.е. да се генерира цифров сигнал, чиято цифрова стойност да е свързана по някакъв начин с аналоговия входен сигнал.

Устройствата, които реализират такова преобразуване, се наричат аналогово-цифрови преобразуватели (АЦП).



Фиг. 5.4.

Структурна схема и времедиаграма на АЦП с равномерно стъпално разгъващо уравнивяване са показани съответно на фиг. 5.4 и фиг. 5.5а. Алгоритъмът на действие на този АЦП се основава на формирането от ЦАП на равномерно стъпално изменящо се компенсиращо напрежение. Компенсиращото напрежение се подава на единия вход на компаратор (К). Към другия вход на компаратора се подава входното напрежение U_x . Изходният сигнал на компаратора командва врата (В), която е отворена, докато $U_k < U_x$ и пропуска импулсите, постъпили на входа ѝ. Тактовият генератор (ТГ) генерира импулси, които през вратата постъпват в сумиращия брояч (СБ) и чрез него управляват входа на ЦАП. С всеки следващ импулс на ТГ входният код на ЦАП нараства с 1 и се преобразува от него в едно стъпало на компенсиращото напрежение U_k . Новото компенсиращо напрежение (фиг. 5.5а) се сравнява от компаратора с входното напрежение и т.н. до момента t_1 , когато се реализира условието $U_k \geq U_x$. В този момент изходният сигнал на компаратора затваря вратата. Тя вече не пропуска импулсите, постъпващи на входа ѝ към сумиращия брояч. Съответният цифров код на изхода на брояча в този момент представлява изходният сигнал на АЦП и може да се наблюдава на дисплея (Д).



Фиг. 5.5.

Разгледаният АЦП е с ниско бързодействие поради начина на формиране на компенсиращото напрежение. Ако равномерното стъпално-разгъващо уравнивяване се замени с поразредно разгъващо уравнивяване,

преобразуването значително се ускорява. Например, ако към входа на „n” разреден АЦП се подаде номинално напрежение, той ще трябва да извърши „2ⁿ” стъпки, ако е с равномерно стъпално-разгъващо уравнивяване, и „n” стъпки, ако е с поразредно разгъващо уравнивяване. При АЦП с поразредно разгъващо уравнивяване компенсиращото напрежение се формира по алгоритъм, илюстриран на фиг. 5.5б. При него стъпалата на компенсиращото напрежение са с различна големина и съответстват на старшинството на съответните разреди. Започва се с най-старшия разред (който съответства на най-голямо изходно напрежение) и се стига до най-младшия. При този вид АЦП времето за преобразуване е по-малко и зависи от разредността на АЦП и от честотата на тактуващите импулси. За разлика от него при АЦП с равномерно стъпално-разгъващо уравнивяване времето за преобразуване не е постоянно и зависи не само от разредността на АЦП и честотата на тактуващите импулси, но и от входното напрежение.

Алгоритъмът на действие при АЦП с поразредно разгъващо уравнивяване е следният (фиг. 5.5б):

- Включва се най-старшият разред на ЦАП. Ако полученото компенсиращо напрежение U_K е по-голямо от входното напрежение U_X , разредът се отхвърля (приема стойност 0). Ако $U_K < U_X$ разредът се приема (приравнява се на 1).
- Повтарят се изброените дейности за всички по-младши разреди подред (от старшите към младшите разреди).
- Полученият по този начин код в двоичен вид се приема за резултат от преобразуването.

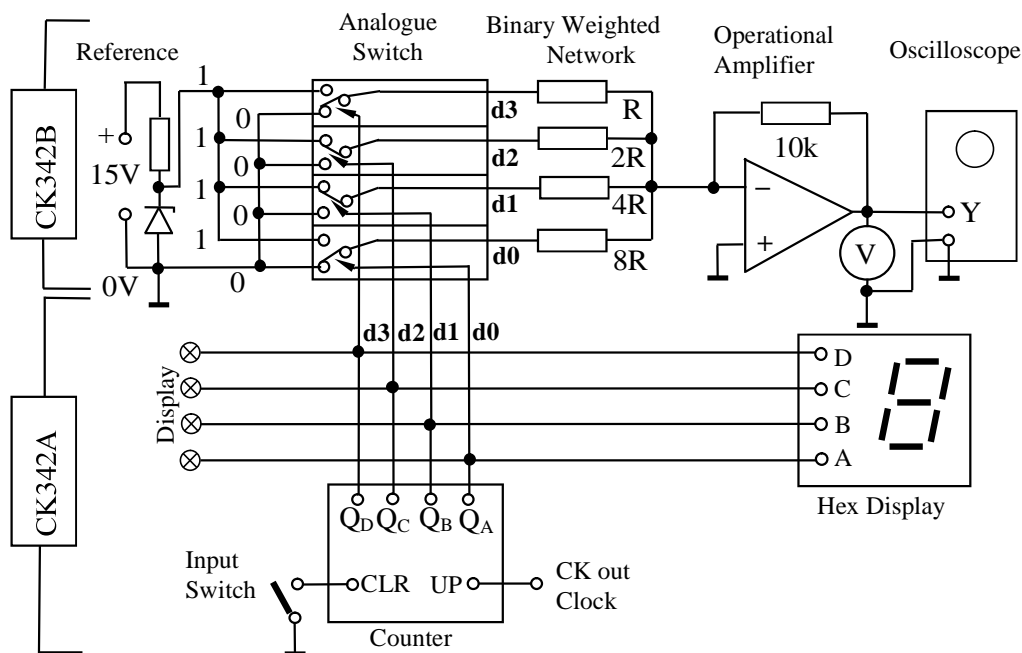
Когато при компенсиране стойностите на U_K и U_X не съвпадат напълно (U'_X – на фиг. 5.5б), възниква грешка от дискретност, която по своя характер е методична. Максималната ѝ стойност се определя с формулата $\Delta_{\max \phi} = \pm \frac{1}{2}q$, където q е напрежението, отговарящо на най-младшия разред на ЦАП.

5.2.2. Методически указания за изпълнение на задачите

Упражнението се изпълнява с помощта на макетите СК342А и СК342В на фирмата Feedback – Англия. На всеки макет са обособени различни модули, означени с имена. За улеснение на студентите на схемите в това упражнение ще бъдат означени имената на модулите, както те фигурират в макетите, и ще бъде отбелязано кои модули в кой макет се намират.

При изпълнението на задача 1 се разглеждат макетите, като трябва да се открият необходимите модули и елементи за конструиране на схемите на АЦП и ЦАП, да се опишат използваните уреди и да се разучат принципите на действие на АЦП и ЦАП, които ще се изследват в упражнението.

При изпълнението на задача 2 се реализира схемата от фиг. 5.6. В нея входният код за ЦАП се подава от брояч (Counter), а изходното напрежение се измерва с цифров мултимер в режим на волтметър и се наблюдава чрез осцилоскоп. Входните импулси за брояча се подават от блока „генератор на импулси” (Clock) на CK342A, който може да генерира импулси в ръчен режим (чрез натискане на бутона OS) или в автоматичен режим с различна честота (15kHz – 150kHz). Състоянието на брояча, което е и входна комбинация на ЦАП, се наблюдава посредством шестнайсетичен дисплей (Hex Display) или двоичен дисплей (Display). Броячът може да се нулира с превключвател (Input Switch), включен към нулиращия вход CLR. Опорно напрежение U_0 със стойност 2,5 V се взема от блок Reference и представлява напрежителен пад върху ценов диод на параметричен стабилизатор.



Фиг. 5.6.

При изпълнението на задача 3 се снима експериментално реалната функция на преобразуване на ЦАП, като генераторът на импулси е в ръчен режим. Последователно се обхождат всички входни кодове на ЦАП (0 – 15) и с мултимер в режим на волтметър се измерва действителната стойност на изходното му напрежение. От получените стойности се определя реалната стъпка на нарастване q_p като нарастък между две съседни стойности на изходното напрежение. Резултатите от измерванията и изчисленията се нанасят в табл. 5.1. Построява се графично реалната функция на преобразуване.

От формула (5.2) се изчисляват $U_{изх.м}$, а от формула (5.4) се определя q_m . Определя се q_p като най-малък нарастък между две съседни стойности на

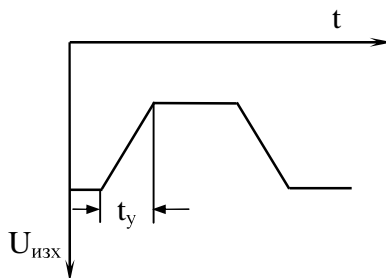
$U_{изх.и}$. Получените резултати се нанасят в табл. 5.1. Построява се графично идеалната функция на преобразуване в същата координатна система, на която е построена реалната. Стойността на абсолютната грешка от преобразуването Δ се определя от формула (5.5), грешката на коефициента на преобразуване γ_k – от формула (5.6), а грешката от нелинейност $\gamma_{нл}$ – от формула (5.7). Получените резултати се нанасят в табл. 5.1.

Таблица 5.1

N	Q_D	Q_C	Q_B	Q_A	$U_{изх.и}$	$U_{изх.т}$	q_p	q_m	Δ
-	-	-	-	-	V	V	V	V	V
0	0	0	0	0					
⋮	⋮	⋮	⋮	⋮					
15	1	1	1	1					
					$\gamma_k =$	%;	$\gamma_{нл} =$	%	

При изпълнението на задача 4 генераторът на импулси се включва в автоматичен режим за генериране с честота 15 kHz. Изходният сигнал на ЦАП се наблюдава с осцилоскоп, чрез който се измерват амплитудата и честотата на полученото периодично стъпаловидно напрежение.

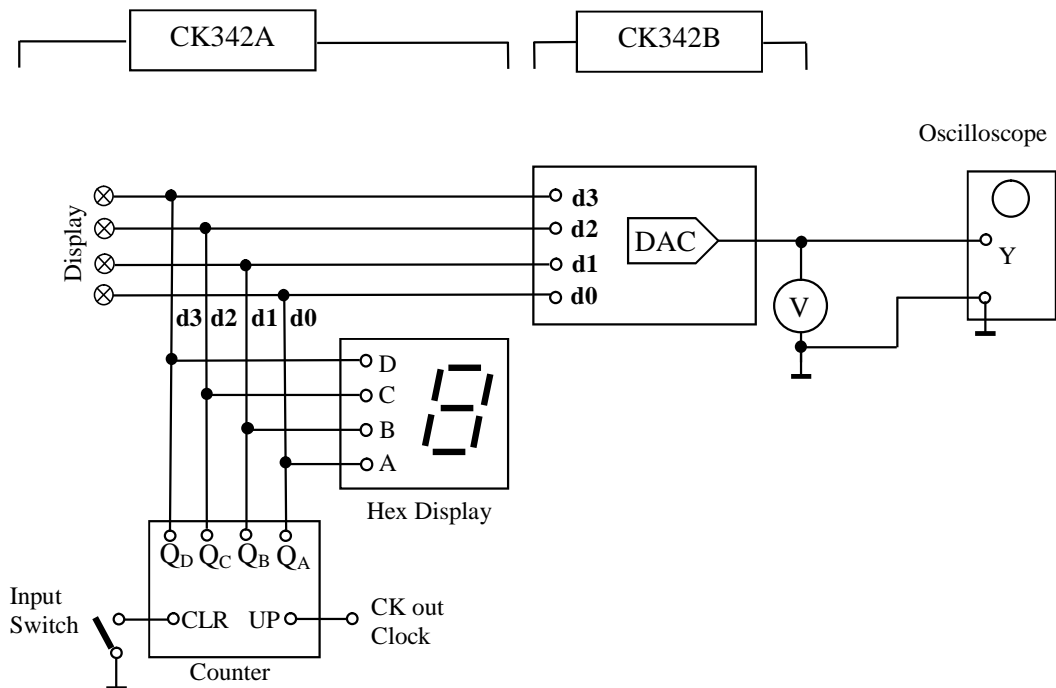
За определяне на времето за установяване на ЦАП всички управляващи входове ($d_0 - d_3$) на аналоговия ключ се свързват към един от изходите на брояча (напр. Q_A). На изхода на ЦАП се получава правоъгълно напрежение, което се наблюдава с осцилоскопа. При повишаване на честотата на генерации на генератора на импулси в образа на изходното напрежение се появяват фронтите (фиг. 5.7), чиято продължителност всъщност е времето за установяване t_y на ЦАП.



Фиг. 5.7.

При изпълнението на задача 5* се свързва схемата от фиг. 5.8 и се проверява действието ѝ в ръчен и автоматичен режим на генератора на импулси.

* Забележка: Тази задача се изпълнява само по решение на ръководителя на упражнението.



Фиг.5.8.

Повтарят се действията от задача 3, като получените данни се нанасят в таблица, аналогична на табл. 5.1. Повтарят се и действията от задача 4.

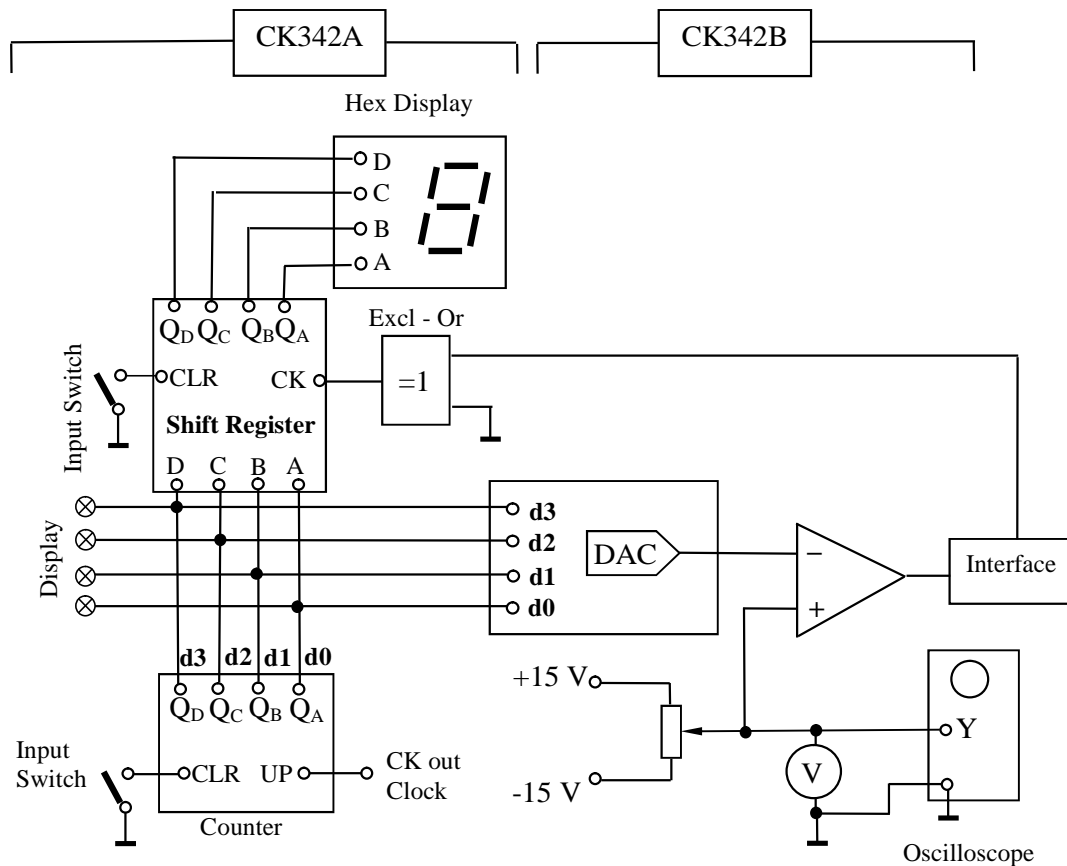
При пресмятанията трябва да се има предвид, че опорното напрежение в този случай е със стойност $U_0 = 10 \text{ V}$ и $U_{изх.м} = \frac{U_0}{8} (N - 8)$.

При изпълнението на задача 6 се свързва схемата от фиг. 5.9. На изхода на ЦАП се получава стъпаловидно напрежение U_K , което обхожда циклично всички възможни стойности на изходното напрежение на ЦАП. При реализиране на условието $U_K > U_X$ (U_X е входното напрежение на АЦП) компараторът (в схемата операционен усилвател от CK342B) променя състоянието на изхода си. Тази промяна се използва като управляващ сигнал към управляващия вход на паралелния регистър (Shift Register). При подаване на този управляващ сигнал към паралелния регистър в него се записва входният код на ЦАП, съответстващ на U_X . Полученият код се появява на дисплея (Hex Display / Display).

Входното напрежение на АЦП – U_X се задава чрез потенциометър.

Схемата от фиг.5.9 е с автоматично начално установяване. Нейното действие се проверява в ръчен и автоматичен режим на генератора на импулси (Clock).

Преди всяко измерване в ръчен режим на генератора на импулси (Clock) се нулират броячът (Counter) и паралелният регистър (Shift Register) със съответните ключове (Input Switch).



Фиг.5.9.

От дисплея (Hex Display / Display) се отчита изходният код на АЦП – N , за последователни стойности на U_x . В ръчен режим на генератора на импулси (Clock) се преброява броят на стъпките до постигане на равновесие за различните стойности на U_x , като всяко натискане на бутон „OS” представлява един импулс (фиг. 5.5а) и се брои за една стъпка.

Получените данни се нанасят в табл. 5.2.

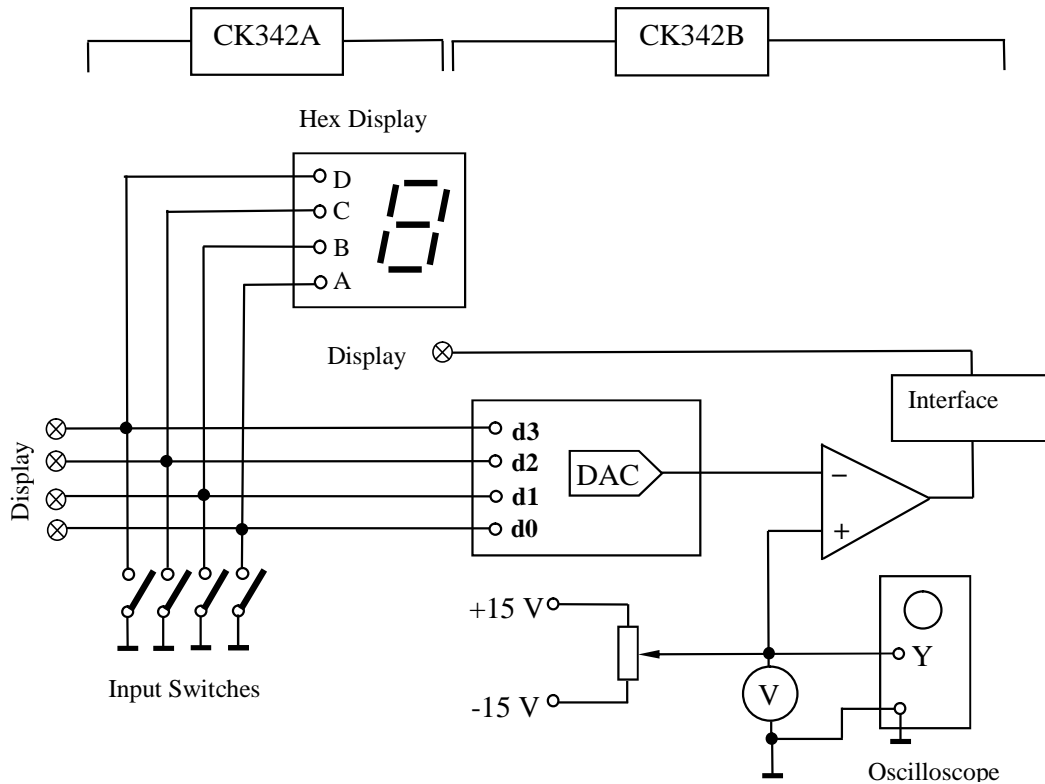
Построява се графика на функцията на преобразуване $U_x = U(N)$.

Таблица 5.2

N	–				
U_x	V				
Брой стъпки	–				

При изпълнението на задача 7 се свързва схемата от фиг. 5.10. Реализира се ръчно алгоритъмът за поразредно разгващо уравнивяване (фиг. 5.5б), тъй като по принцип той изисква по-сложна логика за управление. От дисплея (Hex Display / Display) се отчита изходният код на АЦП – N за последователни стойности на U_x . Преброява се броят на стъпките до

постигане на равновесие за различните стойности на U_x , като всяко превключване на превключвател „Input Switch” за различен разряд се брои за една стъпка. Стойностите на U_x се избират същите както в задача 6.



Фиг.5.10.

Получените данни се нанасят в таблица, аналогична на табл. 5.2.

Сравняват се броя стъпки при равномерно стъпално разгъващо уравнивяване (задача 6) и поразредно разгъващо уравнивяване (задача 7) и се прави извод относно бързодействието на двата вида АЦП.

Построява се графика на функцията на преобразуване $U_x = U(N)$.

5.3. Контролни въпроси

1. Какво предимство има ЦАП с резисторна матрица $R-2R$ пред такъв с матрица 2^n ?
2. Как са подредени по старшинство битовете на входния сигнал на ЦАП от схемата на фиг. 5.1?
3. Как може да се определи разрешаващата способност на ЦАП?
4. Какава е причината за възникване на грешка от дискретност?
5. Какво е предимството на поразредното разгъващо уравнивяване пред равномерното стъпално-разгъващо уравнивяване?