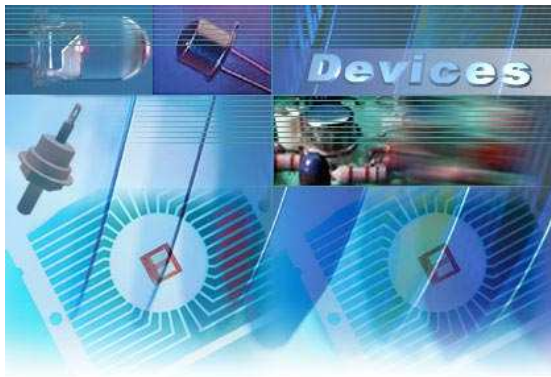




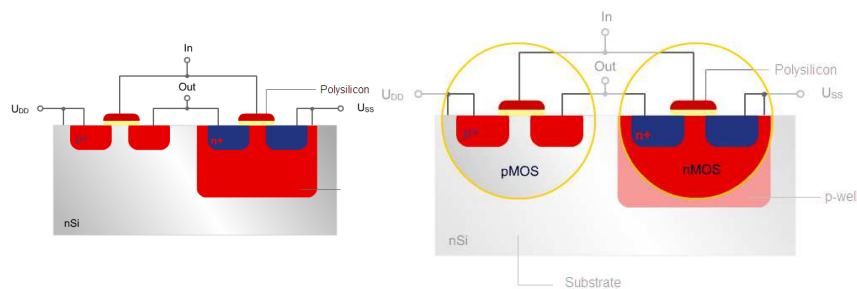
## Видове MOS транзистори



Полупроводникови елементи

Copyright © 2013 Проф. Д-р Таня Василева

## CMOS структура

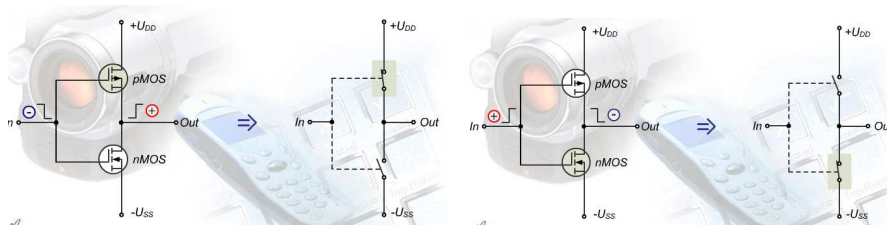


**CMOS** (Complementary MOS) структурата се състои от два MOS транзистора – един с *N*-канал и един с *P*-канал, в обща подложка. Гейтовете и дрейновете на двата транзистора са свързани заедно, формирайки съответно вход и изход.

*N*-каналният транзистор е разположен в *P*-дъжоб, който играе роля на подложка за този транзистор.

Copyright © 2013 Проф. Д-р Таня Василева

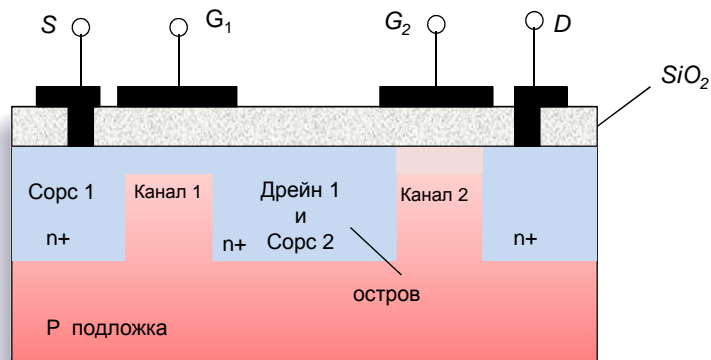
## CMOS ключ



**CMOS** е съвременна технология за производство на интегралните схеми. Основно нейно предимство е **ниската консумация** (нано ватове). Това я прави популярна в космическата електроника, микропроцесорите, памети, устройства, работещи с батерийно захранване като калкулатори, цифрови фотоапарати, камери, мобилни телефони и др.

Copyright © 2013 Проф. Д-р Таня Василева

## Двугейтов MOS транзистор

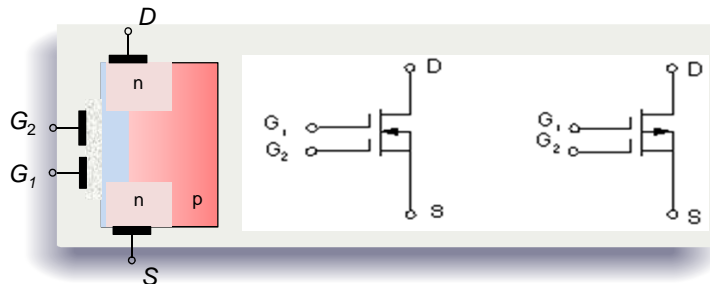


**Двугейтовият транзистор** може да се разглежда като **два последователно свързани** MOS транзистора, които са конструктивно **еднакви**. В средната част на канала е формирана силно легирана *N* област - **остров**. **Островът** е дрейн - **D** за първия и сорс - **S** за втория транзистор, без външен извод.

Токът, протичащ през транзистора, може да се управлява и чрез **двата гейта**.

Copyright © 2013 Проф. Д-р Таня Василева

## Двугейтов MOS транзистор

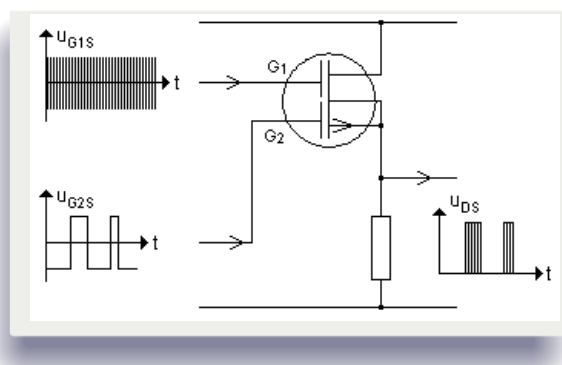


Наличието на  $G_2$ , намалява проходния капацитет  $G_1 - D$ , а увеличава изходното съпротивление и коефициента на усилване. Изходните характеристики са подобни на тези на класическия MOS транзистор, като в областта на насищане имат по-малък наклон поради по-голямото си  $R_{u_{sx}}$ .

Аналитичните изрази на характеристиките се получават от система уравнения за двата съставни транзистора с отчитане на  $I_{D1} = I_{D2}$

Copyright © 2013 Проф. Д-р Таня Василева

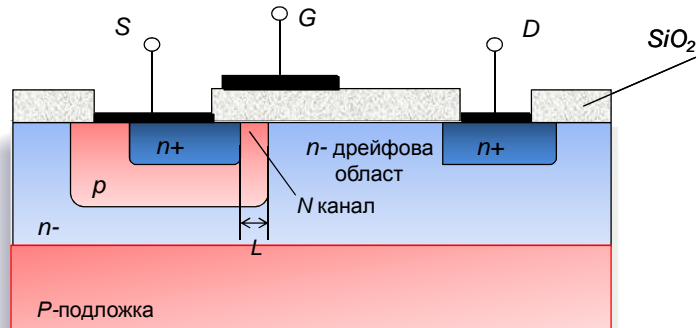
## Приложения



Използват се обикновено за ВЧ смесители, модулатори и ВЧ усилватели.

Copyright © 2013 Проф. Д-р Таня Василева

## Двойнодифузионен DMOS



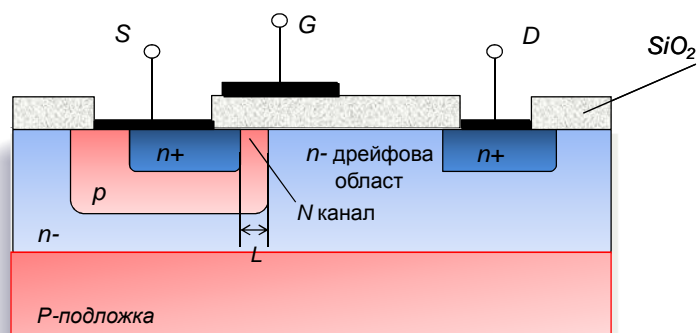
Дължината на канала  $L$  се намалява чрез **двойна дифузия**. Извършват се две последователни дифузии:

- 1- за създаване на  $p$  област (подложка)
- 2- за създаване на  $n+$  област

Дължината на канала  $L$  се определя от разликата между тези две области. Тя е от порядъка на  $0.1-1 \mu\text{m}$ .

Copyright © 2013 Проф. Д-р Таня Василева

## Хоризонтален DMOS

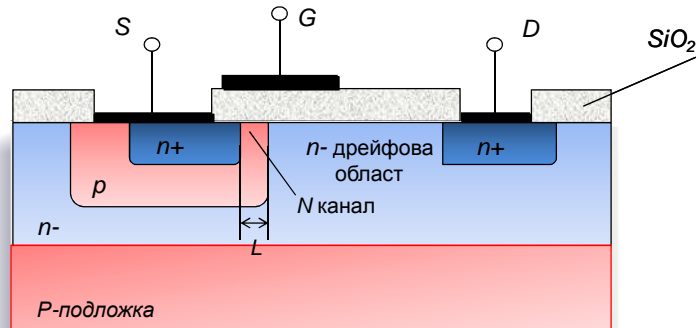


Непосредствено до канала е разположена **нисколегирана  $N$ - дрейфова област**. При прилагане на  $U_{DS}$  и при  $U_{GS} > U_T$ , електроните преминават от  $S$  към  $D$  през късия канал, прекосявайки дрейфова  $N$  областта, където има създадено силно електрическо поле.

Методът на **двойната дифузия** е един от основните методи за изготвяне на мощни MOS транзистори с къс канал.

Copyright © 2013 Проф. Д-р Таня Василева

## Хоризонтален DMOS



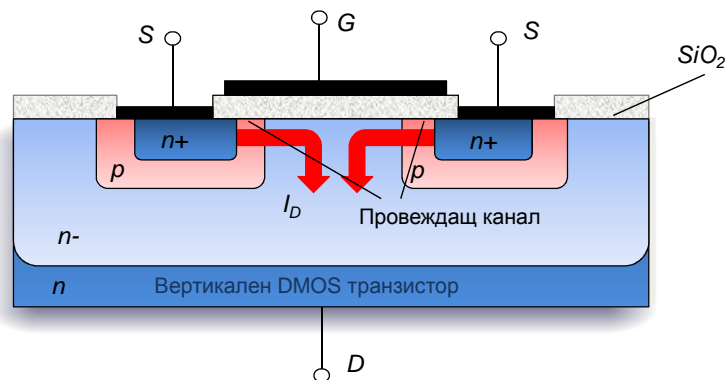
Малката дължина на канала довежда до:

- добри честотни свойства
- по-добра стръмност на транзистора

Нисколегираната  $N$ - област позволява работа с по-високи работни напрежения, намалява проходния капацитет  $C_{GD}$ , което допълнително повишава бързодействието.

Copyright © 2013 Проф. Д-р Таня Василева

## Вертикален DMOS транзистор

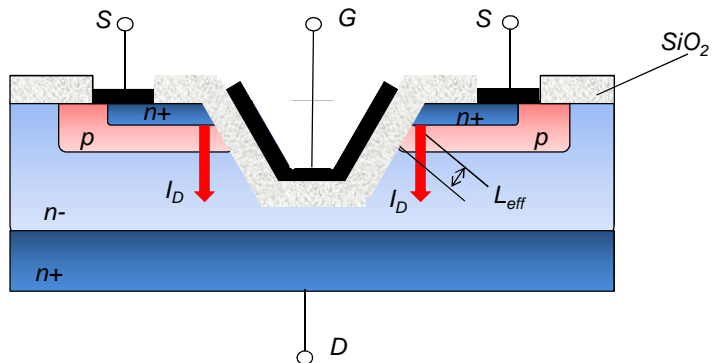


$D$  е разположен на долната страна на подложката. Вертикалната структура на DMOS транзистора позволява работа с **по-високи напрежения**. Има по-висока икономическа ефективност, поради по-малките размери на кристала.

Използват се като мощни ключове за електротовари и за управление на електродвигатели. Мощните елементи се състоят от много подходящо свързани структури, разположени върху обща подложка. Пробивните напрежения могат да достигнат до 2000V, а превключващите токове до 500A.

Copyright © 2013 Проф. Д-р Таня Василева

## VMOS транзистор

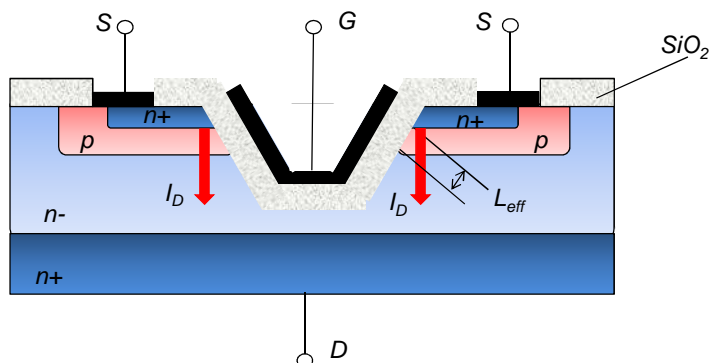


VMOS транзисторът е разновидност на мощните MOS транзистори с **къс канал**, който се постига с V-образна канавка. Дължина на канала  $L_{eff} \sim 1\mu\text{m}$ .  $D$  се намира от долната страна на подложката, а  $S$  и  $G$  от горната.

**V образната канавка** се получава при използване на свойството **анизотропност** на **Si** при ецване в **различни** кристалографски направления.

Copyright © 2013 Проф. Д-р Таня Василева

## VMOS транзистор

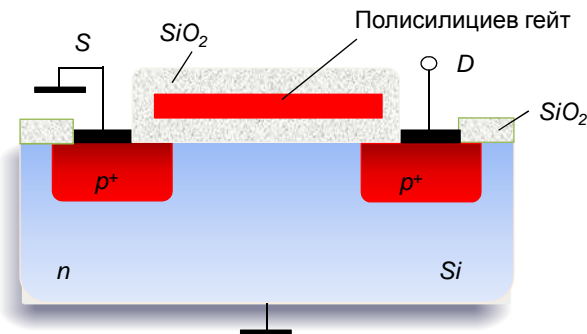


Принципът на работа на VMOS е аналогичен на DMOS транзистора.  $N^-$  каналът се индуцира в  $P$  областта до V-образната канавка, като за всяка V-канавка се създават **2 канала**. Това удвояване на каналите прави VMOS транзистора един от най-икономически изгодните мощни MOS транзистори.

Вертикално разположената дрейфова  $N^-$  област осигурява **високо пробивно напрежение**, **малък проходен капацитет  $C_{GD}$**  и по-висока степен на интеграция, защото на горната повърхност са разположени само два електрода.

Copyright © 2013 Проф. Д-р Таня Василева

## FAMOS – Floating Avalanche MOS

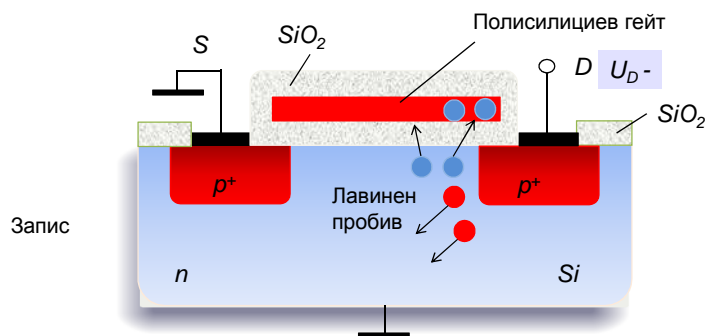


**MOS транзистор с “плаващ” потенциал на гейта (FAMOS– Floating Avalanche MOS).** Служат като енергонезависими елементи в полупроводникови постоянни паметии с електрическо програмиране – EPROM (Electrically Programmable Read Only Memory).

Транзисторът има плаващ гейт - **поликристален силициев гейт**, изолиран от подложката с тънък SiO<sub>2</sub>. Структурата е непроводяща – върху гейта няма заряд и под него липсва канал.

Copyright © 2013 Проф. Д-р Таня Василева

## FAMOS – Floating Avalanche MOS

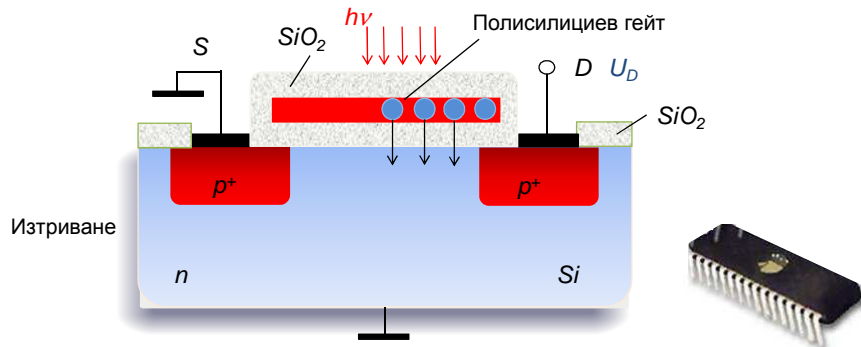


**Запис на информация** – При подаване на **отрицателен** импuls на Дрейна по отношение на подложката (за P канален транзистор), в прехода Дрейн/Подложка възниква **лавинен пробив**.

Електрони с голяма енергия – „горещи електрони“ преодоляват потенциалната бариера на SiO<sub>2</sub>, достигат до изолирания Гейт, захващат се там и довеждат до **намаляване на праговото напрежение** на транзистора. Въведената по такъв начин информация (зарядът електрони върху изолирания гейт) може да бъде съхранявана без захранване десетки години (40 години).

Copyright © 2013 Проф. Д-р Таня Василева

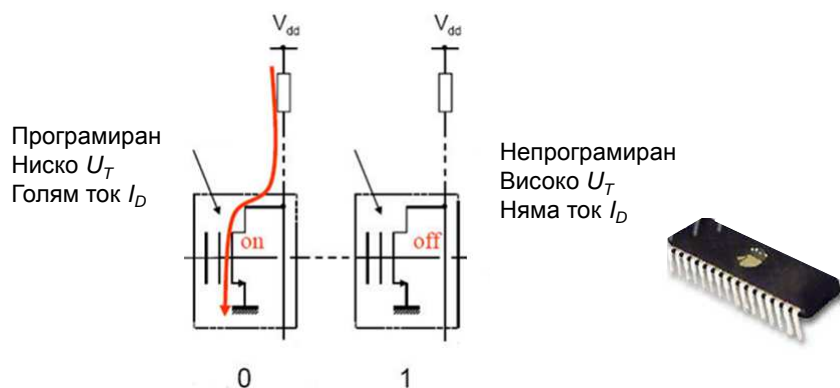
## FAMOS – Floating Avalanche MOS



**Изтриване** – Извършва се чрез облъчване с **ултравиолетови лъчи**, при което електроните в изолирания гейт получават допълнителна енергия, достатъчна, за да преминат обратно от гейта в подложката. При това се възстановява големината на праговото напрежение.

Copyright © 2013 Проф. Д-р Таня Василева

## FAMOS – Floating Avalanche MOS

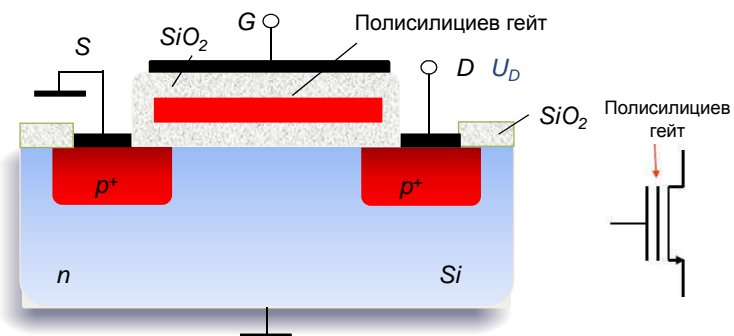


**При четене**, в зависимост от това дали има записана информация или не, протича различен по големина дрейнов ток поради разликата в праговите напрежения на транзистора със заряд (при записана информация) или без заряд в изолирания гейт.

Copyright © 2013 Проф. Д-р Таня Василева



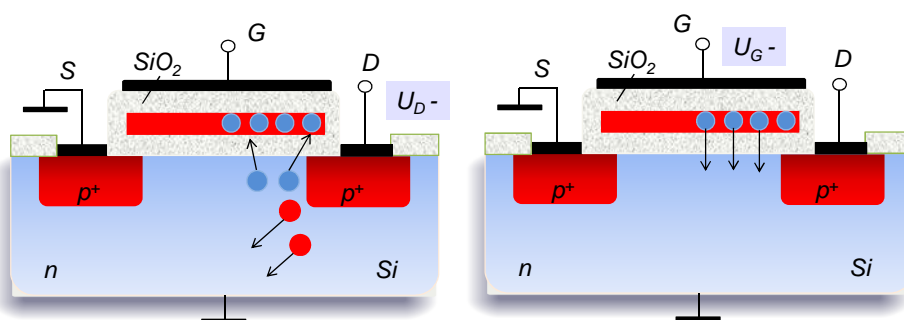
## FGMOS – Floating-Gate MOS



MOS транзистор с “плаващ” потенциал на гейта с **електрическо записване и изтриване** на информацията FGMOS (Floating-Gate MOS). Има подобна структура като FAMOS, но с два изолирани гейта – “плаващ” и управляващ. Те са основа за изграждане на EEPROM (Electrically Erasable PROM) и FLASH памети.

Copyright © 2013 Проф. Д-р Таня Василева

## FGMOS – Floating-Gate MOS

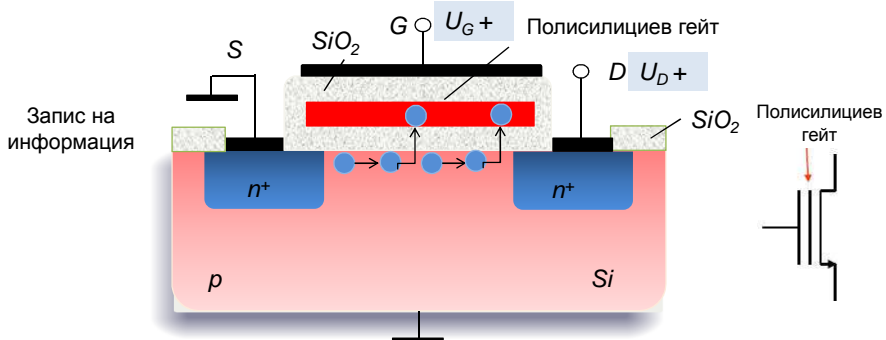


**Запис** на информация – зареждане на “плаващия” гейт става чрез подаване на отрицателни импулси на Дрейна. Отрицателно зареденият плаващ гейт намалява праговото напрежение на транзистора.

**Изтриване** – Връщането в начално състояние се извършва чрез подаване на подходящо (отрицателно) напрежение на управляващия гейт.

Copyright © 2013 Проф. Д-р Таня Василева

## N канален FGMOS

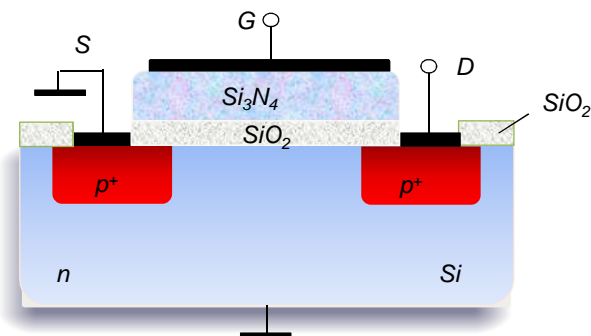


**Запис** – подават се положителни импулси с голяма амплитуда на дрейна и на управляващия гейт. Образува се инверсен канал с голяма токова плътност. Част от електроните придобиват достатъчна енергия, за да преодолеят потенциалната бариера на тънкия окис и попадат върху “плаващия” гейт. Отрицателно зареденият “плаващ” гейт повишава праговото напрежение.

Връщане в изходно състояние (**изтриване**) става чрез подаване на голямо отрицателно напрежение на управляващия гейт.

Copyright © 2013 Проф. Д-р Таня Василева

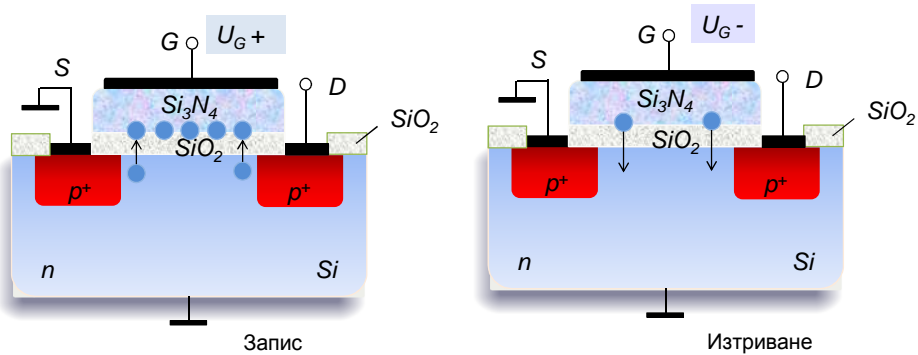
## MNOS транзистор



**MOS транзистор с двоен диелектрик MNOS** (Metal Nitride-Oxide Semiconductor). Използва се комбинацията  $Si_3N_4$  и  $SiO_2$ , като слой  $Si_3N_4$  е дебел, а слой  $SiO_2$  е тънък –  $SiO_2$  е по-малко от  $1\mu m$ ,  $Si_3N_4$  е няколко микрона. Използват се за EEPROM памет (Electrically Erasable Programmable Read Only Memory).

Copyright © 2013 Проф. Д-р Таня Василева

## MNOS транзистор



**Запис** – При прилагане на **положително напрежение на гейта (25-30 V)** за кратко време, електроните преминават през тънкия слой  $\text{SiO}_2$  и достигат до дебелия слой диелектрик  $\text{Si}_3\text{N}_4$ , но не могат да преминат през него и се натрупват на границата, където има много уловки. Намалява се праговото напрежение на транзистора. Създаденият обменен заряд остава там с години.

**Изтриването** на информацията става чрез подаване на гейта на **отрицателно напрежение** от същия порядък.

Copyright © 2013 Проф. Д-р Тая Василева