

# МИКРОПРОЦЕССОРНА ТЕХНИКА

## ЛЕКЦИЯ #14

# Драйверна схема L9822E

## Структура, основни характеристики, приложение

- ✓ **за управление на изпълнителни устройства** през SPI интерфейс на ЕМК
- ✓ типични приложения: за управление на релета, лампи, соленоиди /главно за автомобилни приложения/
- Сериен SI вход (8-бита);
- 8-бита паралелни изходи с ОД;
- Сериен SO изход за контрол (диагностика);
- Изходи с активно ниско ниво, с ОД;
- Нискоомни изходи ( $1\Omega$ ) с макс. ток 1.05А (номинален - 500mA).
- Защита в изходите: токова и от пренапрежение /ценерав диод до 36V/;
- Общи сигнали CE и Reset към включените схеми;
- BCD-multi power технология на изготвяне, ниска собствена консумация.

# Драйверна схема L9822E

## Предназначение, основни характеристики

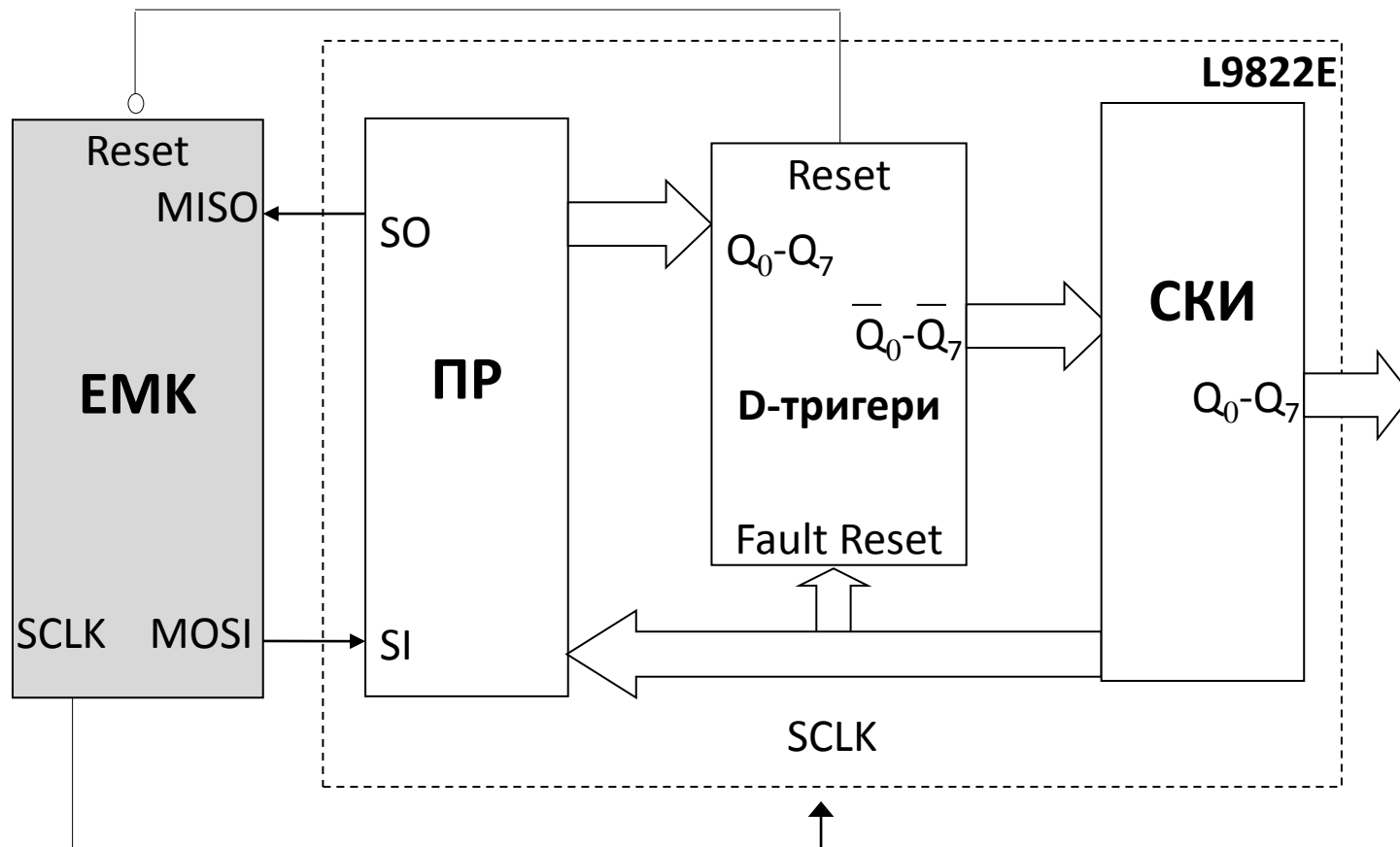
- Допълнителна схема за предизвикване на Reset при късо съединение в изходите или високо напрежение (СКИ).

Извършва сравнение на нивата на данните, постъпили през SI и тези, установени в изходите на схемата  $Q_0 \div Q_7$  – при несъответствие (Fault Detection) – Reset по отношение на всички изходи;

- Сравнението между въведеният и установеният в изходите байт данни се извършва след като се изчака  $160\mu s$  (delay) изходите да се установят.

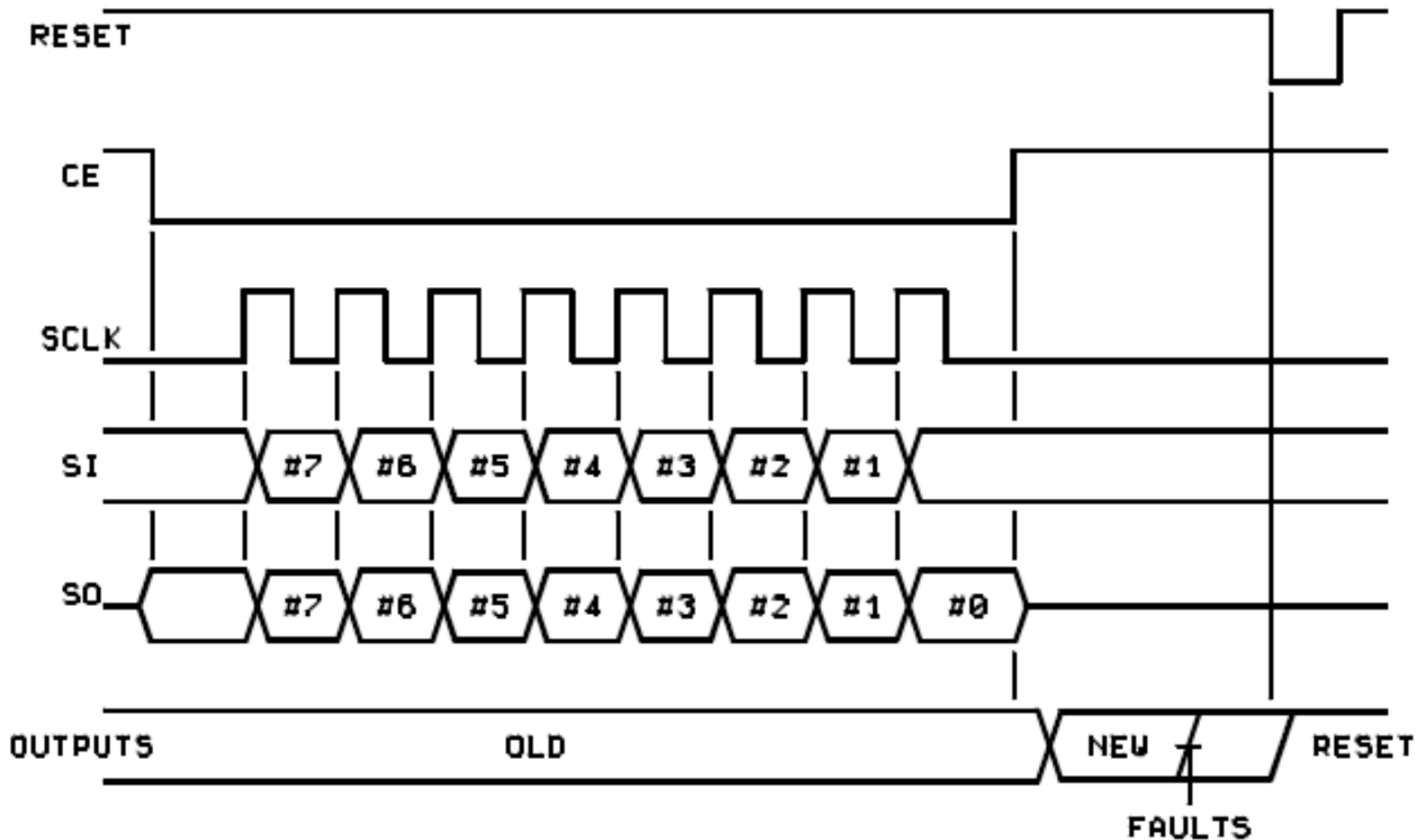
# Драйверна схема L9822E

Блокова схема. Свързване към ЕМК



# Драйверна схема L9822E

## Времедиаграми на работа

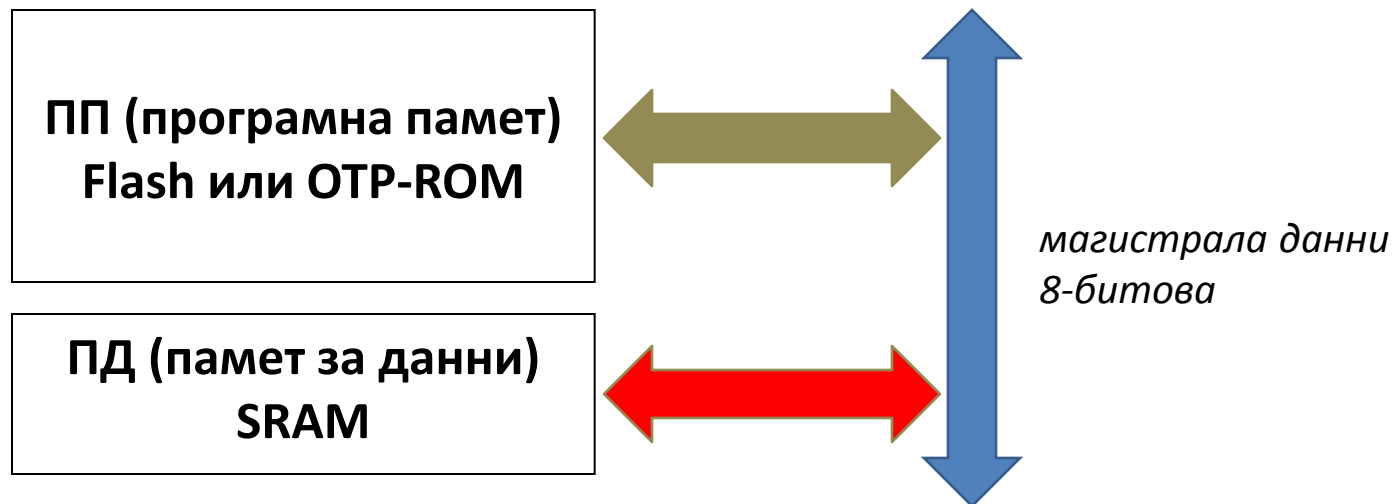


[http://www.datasheetcatalog.com/datasheets\\_pdf/L/9/8/2/L9822E.shtml](http://www.datasheetcatalog.com/datasheets_pdf/L/9/8/2/L9822E.shtml)

# EMK PIC (Microchip Technology)

## Особености на архитектурата на фамилия PIC18F

- 8-битов RISC ЦП;
- Харвардски тип /разделена ПП и ПД/.



**PIC18F** - серия съвременни PIC EMK с Flash ПП (**F-flash**). Типични /най-често ползвани/ представители на фамилията: **PIC18F2221, PIC18F2321, PIC18F4221, PIC18F4321**. За развойни цели – честа промяна на програмния код;

**PIC18C** – OTP-ROM: при крайни пазарни приложения с EMK PIC18.

## Ресурси на някои ЕМК от фамилия PIC18F

	<b>PIC18F2221</b>	<b>PIC18F2321</b>	<b>PIC18F4221</b>	<b>PIC18F4321</b>
Flash /ПП/	4К	8К	4К	8К
EEPROM	256bt			
SRAM /ПД/	512bt			
Честота Fmax	40MHz			
I/O портове	A÷E <sup>0</sup>		A÷E	
Таймери	4 бр.			
SCI	Да			
10-bit ADC	<b>10 канала</b>		<b>13 канала</b>	
Набор инструкции	75 (83 –разширен набор)			
Брой изводи	28		40/44	

## PIC18F vs HC11

	<b>PIC18 (Microchip Technology)</b>	<b>HC11 (Motorola/Freescale)</b>
<b>В производство от</b>	2000 (1989)	1985
<b>Дължина на данните</b>	8-bit	8-bit
<b>Архитектура</b>	Харвард	Фон-Нойман
<b>Тип инструкции</b>	RISC	CISC
<b>Набор инструкции</b>	75	144
<b>On-chip Flash памет</b>	да	не
<b>PWM таймерна функция</b>	да	не
<b>АЦП</b>	10-bit	8-bit
<b>Тактов честота - Fmax</b>	40MHz	8MHz
<b>Видове адресации</b>	6	6

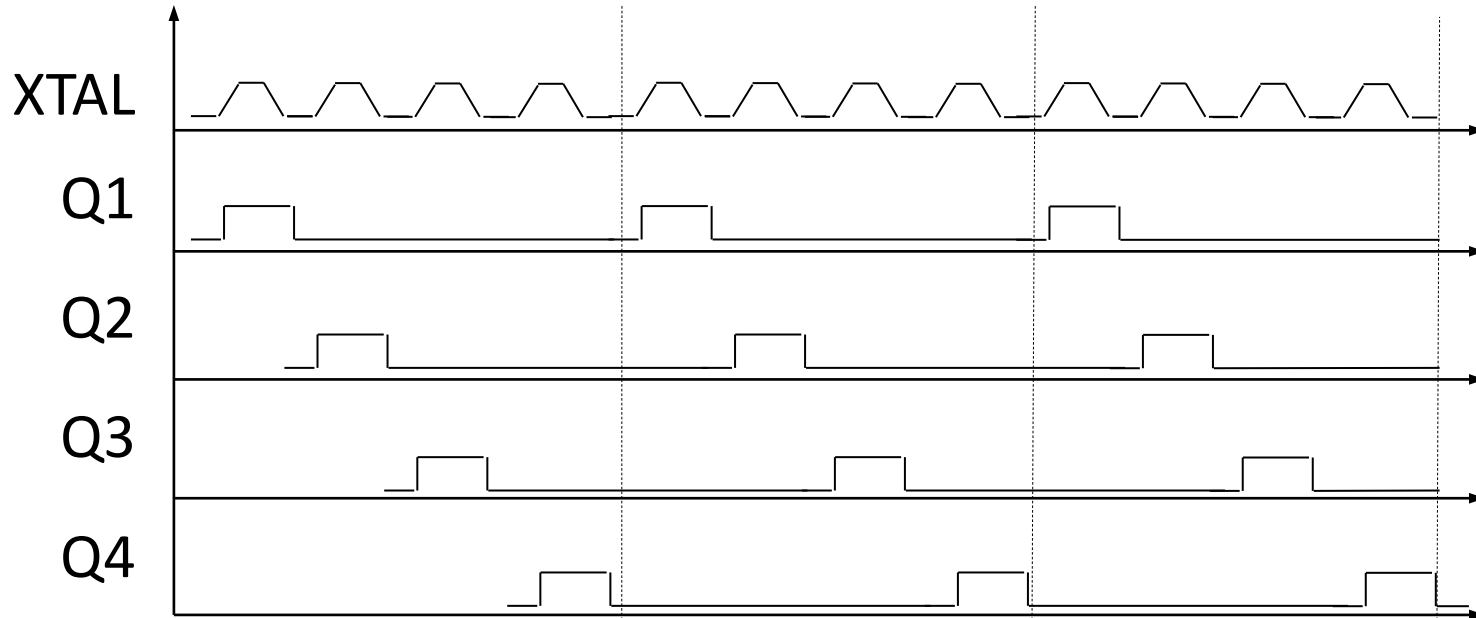


## ЕМК PIC18F – специфични особености

- PC (програмен брояч) - 21-битов /адресира до 2МВ ПП/;
- 12-битов адрес за данни /адресира до 4К ПД/;
- Таймер: поддържа функциите:
  - IC (input capture);
  - OC (output compare);
  - PWM (pulse width modulation – ШИМ);
- 16-битови инструкции;
- 2-стъпково /pipelining/ изпълнение на инструкциите.

## ЕМК PIC18F – специфични особености

Тактова система – външният източник (XTAL) – формира 4 отделни незастъпващи се поредици Q1÷Q4. Изпълнение на инструкциите



	PC	PC+2	PC+4
Изпълнява инструкция от адрес PC-2			
Зарежда инструкция от адрес PC		Изпълнява инструкция от адрес PC	
		Зарежда инструкция от адрес PC+2	Изпълнява инструкция от адрес PC+2
			Зарежда инструкция от адрес PC+4

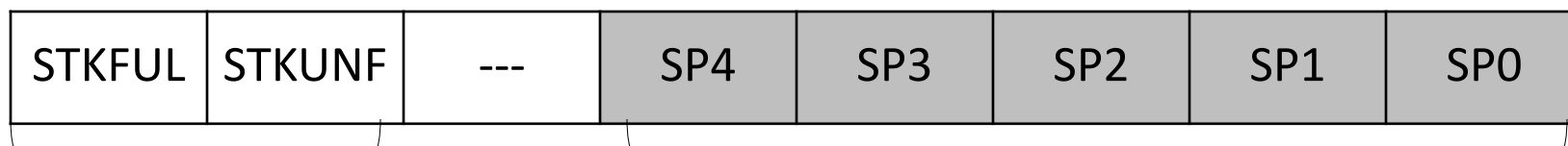
## Организация на паметта за данни /ПД/ в ЕМК PIC18F

- 4К адресируема ПД;
- 16 бр. банки (Bank0÷Bank15);
- Достъп /адресиране/:
  - чрез пълен **12-битов адрес**;
  - чрез **8-битов (low order) адрес** и **4-битов указател на банката (bank pointer)**.

Адреси	# на банка
FFF	Bank 15
F00	
...	
1FF	Bank 1
100	
0FF	Bank 0
000	

## Регистри на ЦП на ЕМК PIC18F

- ✓ Разположени в паметта за данни /ПД/;
- ✓ Всеки регистър има свой собствен 12-битов адрес;
- **WREG** – 8-битов акумулатор (**0xFE8**);
- **SP /STKPTR/** (**0xFFC**) – указател на стека (8-битов). Стекът в PIC18F: група от 31 бр. 21-бит. регистри- не е част от ПП или ПД!;



*флагове stack overflow/underflow*

*за адресиране на стека*

- **PC** – програмен брояч (общо 21-битов). Съдържа адреса на следващата изпълнима инструкция. След Reset – към адрес 0.  
Включва: PCL (PC Low byte) → PC[7:0] (**0xFF9**);  
PCLATH (PC Latch High) → PC[15:8] (**0xFFA**);  
PCLATU (PC Latch Upper) → PC[20:16] /5 бита/ (**0xFFB**).

## Регистри на ЦП на ЕМК PIC18F

- **Table Pointer** – 21-битов регистър. Служи като указател по отношение на ПП при прехвърляне на данни между ПП и ПД. Състои се от три регистъра с адреси (**0xFF6**), (**0xFF7**), (**0xFF8**).
- **BSR** (Bank Select Register) – 8-битов регистър (**0xFE0**) от който само първите 4 бита BSR [3:0] служат за избор на адрес на банка (от 0 до F), останалите са нула. Осигурява горните 4 бита на 12-битовия адрес в ПД. Служи за директна адресация в ПД.
- **FSR** (File Select Register) – Състои се от 3 бр. 16-битови регистри (FSR0, FSR1, FSR2). Горните 4 бита на всеки са нула, долните 12 бита съдържат адрес от ПД. Ползват се при работа с масиви и при достъп от типа 'Pointer'. Всеки от тях се състои от 2 8-битови регистъра:  
FSR0 → FSR0H (**0xFEA**) , FSR0L (**0xFE9**);  
FSR1 → FSR1H (**0xFE2**) , FSR1L (**0xFE1**);  
FSR2 → FSR2H (**0xFDA**) , FSR2L (**0xFD9**).

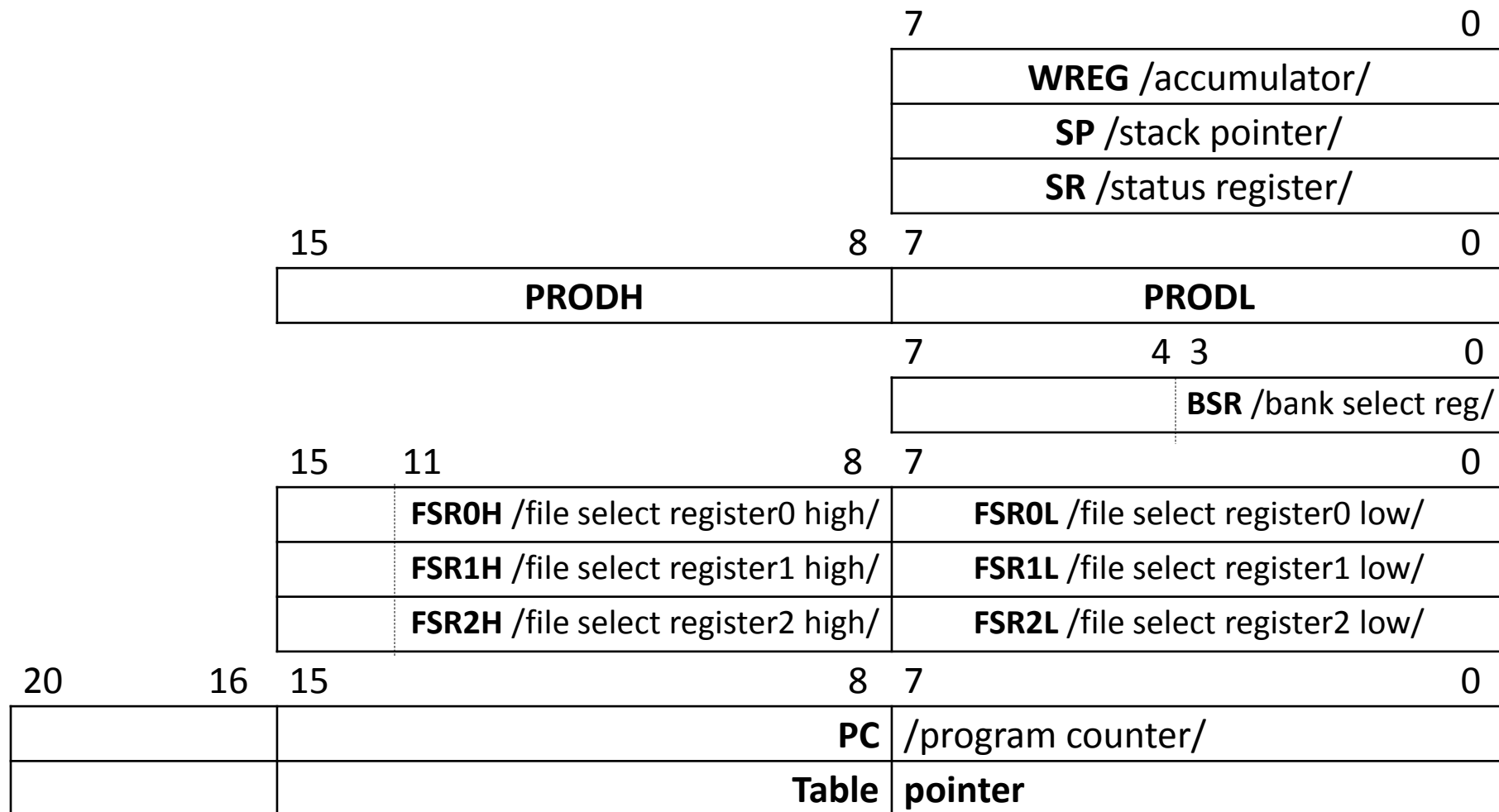
## Регистри на ЦП на ЕМК PIC18F

- **PRODH/PRODL** – общо 16-битова структура, състояща се от 2 бр. 8-битови регистри. PIC18 има специални инструкции за директно умножение /без знак/. PRODH/PRODL служи за съхранение на 16-битовия резултат от умножението. Адреси, съответно: **PRODH (0xFF4)**, **PRODL (0xFF3)**.
- **SR** – 8-битов статус регистър (**0xFD8**). Съдържа 5 флагови бита за:

---	---	---	N	OV	Z	DC	C
-----	-----	-----	---	----	---	----	---

- C (carry) – при пренос от сумиране/изваждане;
- DC (digit carry) – пре пренос от младшите 4 бита към старшите или обратно при сумиране/изваждане;
- Z (zero) – при нулев резултат
- OV (overflow) – при аритметично препълване;
- N (negative) – при “1” в най-старшия /знаков/ бит.

## Регистри на ЦП на ЕМК PIC18F - обобщена схема



## ЕМК PIC18F – структура на паметта, функционално предназначение, карта на паметта

### Структура на паметта. Физическа реализация

- ❑ SRAM – памет за данни /ПД/;
- ❑ Flash – програмна памет /ПП/.
  
- ❑ EEPROM /в някои фамилии, напр. при PIC18F4321 – 256bt/ - също за съхранение на данни – критични данни!  
Обикновено такива, които само се четат /т.нар. ‘Read-mostly’ mode/:  $t_{\text{read}} \ll t_{\text{write}}$  при EEPROM.
  - ❖ не е част от общата карта на паметта;
  - ❖ адресира се индиректно чрез SPRs (special purpose registers);
  - ❖ може допълнително да се защити от четене и/или запис от други потребители - софтуерно чрез запис в съответните битове на SPRs.



## Карта на ПП при ЕМК PIC18F 4321

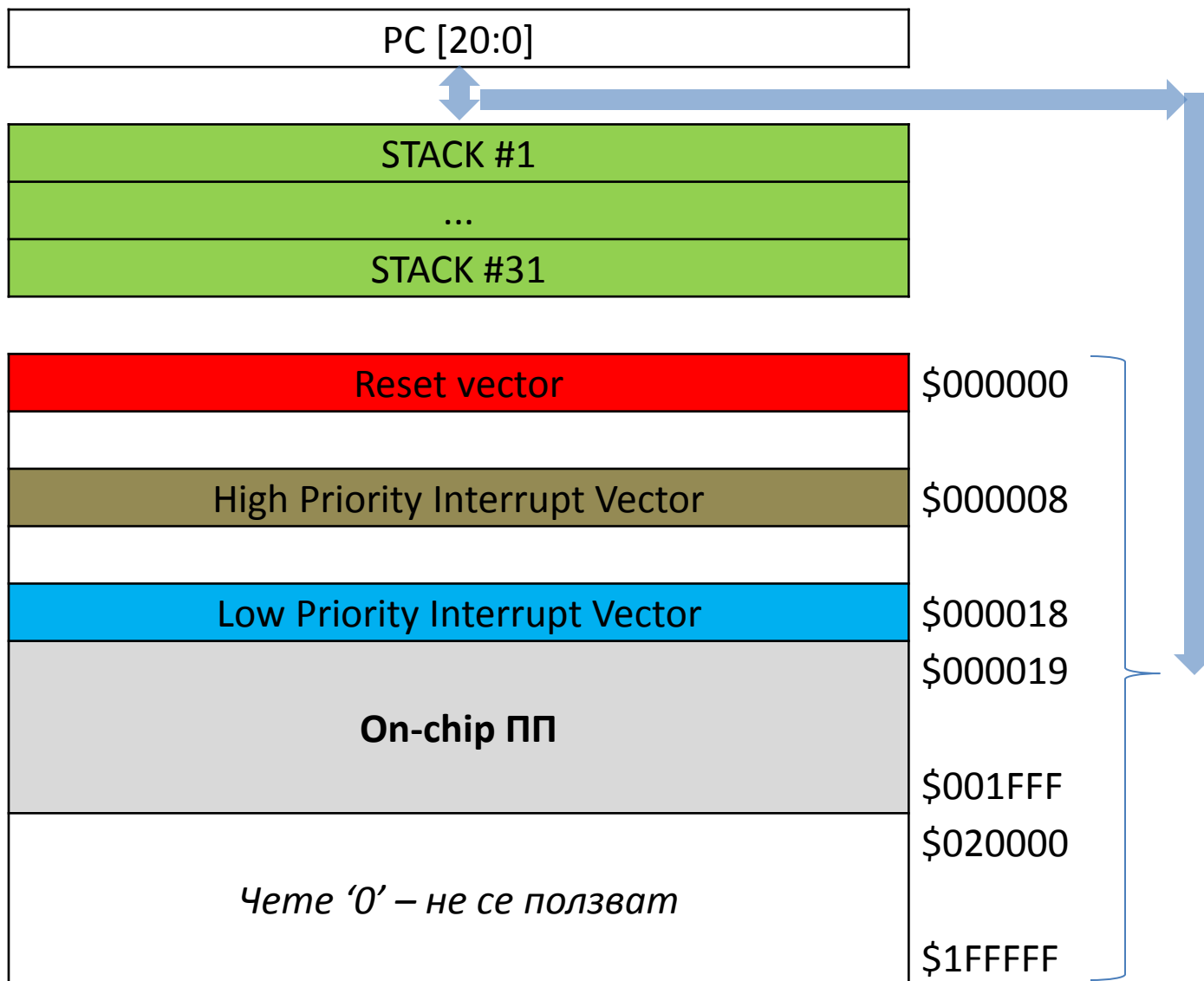
- **имплементация** – Flash; Максимален обем до 2MB;
- **организация** при PIC18F4321 – 8KB (4Kx16): т.е. помества до 4096 16-битови инструкции.
- **РС** (21-битов) адресира инструкцията, която ще се зарежда. За избягване от “разминаване” при работа с 16 или 32-битови инструкции  $\rightarrow \text{LSB}_{\text{PC}} = '0'$ .  $\text{PC} = \text{PC} + 2; +4$  и т.н. (т.е. PC е винаги четно число).
- ❖ **STACK** – адресира се отделно от ПП. Включва 31 бр. 21-битови регистри, т.е. организация 31x21 LIFO. Управление от 5-битов SP. Четене/запис (pop from/push to) – през SPRs.
- **On-chip ПП** – от адрес \$000019 – за разполагане на приложни потребителски програми;
- частта от паметта между адреси \$002000 и \$1FFFFFF (най-горните адреси) не се ползва – от тях винаги се чете '0'.

## Карта на ПП при ЕМК PIC18F4321

### Прекъсвания - вектори

- ✓ **Reset** - обслужваща процедура от адрес \$000000;
  
- ❖ **Прекъсвания /стандартни/ – 2 вида:**
  - **с висок приоритет** (обслужваща процедура от адрес \$000008) – до 16 байта обем;
  - **с нисък приоритет** (обслужваща процедура от адрес \$000018) – без ограничения по отношение на обема.

## Карта на ПП при ЕМК PIC18F4321



## Карта на ПД при ЕМК PIC18F

- **имплементация** – SRAM;
- **обем** до 4K байта. Всяка клетка от ПД се адресира с 12 адресни шини / $2^{12}=4096$ /;
- **включва**: **GPR** (general purpose registers) – с общо предназначение: за съхранение на данни и текущи адреси;  
**SPR** (special purpose registers) – със специално предназначение /т.нар. ‘dedicated’ регистри/: за контрол на I/O функции, статус, прекъсвания, АЦП, вкл. регистрите на ЦП;
- **достъп** – чрез директна (по-рядко) или индиректна адресация ;
- **организация в банки** – ускорен достъп при големи обеми памет: 16 банки x 256 байта. Всяка инструкция – целия 12-битов адрес или 8-битов адрес и 4-бита pointer на банката (разположен в BSR – в своите младши 4 бита: BSR[3:0]);
- **Разполжените данни в ПД се наричат “file registers”**, т.е. области от GPR или SPR.

## Карта на ПД при ЕМК PIC18F4321

BSR [3:0]

0000 (Bank0)	\$00	<b>Access RAM</b>	\$000
	\$FF	<b>GPR</b>	\$07F
0001 (Bank1)		<b>GPR</b>	\$080
			\$0FF
0010 (Bank2)		Неизползвани при PIC1F4321 /чете се 00 от тях/	\$100
...			\$1FF
1110 (Bank14)			
1111 (Bank15)	\$00	Неизползвани	\$F00
	\$FF	<b>SFR</b>	\$F7F
			\$F80
			\$FFF

# EMK PIC18F4321

## Видове адресации

- ❑ **Непосредствена** – съдържа директно след КОД аргументи (константи или символни променливи). Аргументите – в WREG или BSR, но не и във файловите регистри /GPR,SPR/.
- ❑ **Вътрешна** – без операнди само КОД.  
Пример: Команда **DAW** – настройва WREG след сумиране на числа в BCD код.
- ❑ **Директна /абсолютна/** - включва адреса като част от инструкцията след КОД. Специфицира адреса като такъв от файловите регистри или от access RAM. Част от КОД съдържа адреса в самия себе си.  
Пример: Команда **MOVWF** 0x50 – прехвърля съдържанието на WREG във файловия регистър от ПД с адрес 0x50 (в банка 0 – при необходимост от друга банка – промяна на регистър BSR).

# EMK PIC18F4321

## Видове адресации

- **Индиректна** – използва регистър като указател (pointer) за адреса в ПД. Използват се следните регистрите FSR0, FSR1, FSR2 от ЦП. Всеки FSR се асоциира с т.нар. “индиректен файл” /регистър/ - INDF, както следва FSR0→IND0; FSR1→IND1; FSR2→IND2.

Пример: Инициализация – команда **LFSR** 0,0x0010 ; Зарежда в регистър FSR0 адрес 0x0010.

**Варианти:**        **индиректна в постинкрементален режим.** Чете стойността на регистъра FSR и ползва адреса, указан в него. След това увеличава с 1 стойността му – т.е. указва се следващия адрес. Регистър POSTINC от групата на SPR може да се ползва за същата цел;

**индиректна в постдекрементален режим.** Чете стойността на регистъра FSR и ползва адреса, указан в него. След това намалява с 1 стойността му – т.е. указва се предходния адрес. Регистър POSTDEC от групата на SPR може да се ползва за същата цел;

# EMK PIC18F4321

## Видове адресации

### Индиректна /продължение/

*Варианти:*        **индиректна в преинкрементален режим.**

Предварително стойността на FSR се увеличава с 1. След това се чете стойността на регистъра FSR и се ползва адреса, указан в него.

Регистър PREINC от групата на SPR може да се ползва за същата цел;

**индиректна с 8-битов индексен режим.** Сумира стойността на 8-битовия регистър /акумулатор/ WREG с текущата стойност на FSR и така се получава стойността на адреса от файловия регистър в SRAM (ПД).



# EMK PIC18F4321

## Видове адресации

- ❑ **Относителна** – всички инструкции под условие за разклонение при проверка, както и безусловната инструкция за преход **BRA**. Проверяват се флаговете C,Z,OV,N. Определя се 8-битово относително отместване от текущия адрес.

Забележка: Поради това, че условните инструкции са 16-битови, то относит.отместване предварително се умножава по 2 преди да се зареди в PC+2;

- ❑ **Побитова** – специфицират конкретен бит с който оперират
- Пример: Команда **BCF** 0x12,4 – нулира бит '4' от регистъра за данни (клетка от ПД) с адрес 0x12.

Източник: M.Rafiquzzaman, Microcontroller Theory and Applications with the PIC18F, John Wiley and Sons Inc., 2011, p.478, ISBN 13 978-0470-94769-2.