

МИКРОПРОЦЕССОРНА ТЕХНИКА

ЛЕКЦИЯ #1

МИКРОПРОЦЕСОРНА ТЕХНИКА (МПТ)

за специалност **"КОМПЮТЪРНИ СИСТЕМИ И ТЕХНОЛОГИИ"**
образователно-квалификационна степен БАКАЛАВЪР,
катедра "Компютърни системи" (ФКСУ)

Водещи преподаватели:

- доц. д-р инж. Асен Тодоров, катедра "Компютърни системи";
каб.1407, тел. 965 2164; atodorof@tu-sofia.bg
гр.47,48,49 (поток 8)
- доц. д-р инж. **Валентин С. Моллов**, катедра "Компютърни системи";
каб.1200, тел. 965 3523; mollov@tu-sofia.bg
гр.50,51,52 (поток 8)

Асистенти по дисциплината:

гл.ас. Кирил Мечков; лаб.1217,тел. 965 3105; cyril@circuit-fantasia.com
гл. ас. Румен Високов; лаб.1414, тел. 965 3163; vissokov@tu-sofia.bg
гл. ас. Камелия Кънева; лаб.1406, тел. 965 2164; kkaneva@tu-sofia.bg

✘ **Хорариум:**

Лекции – 30 часа (1 лекция седмично);

Лабораторни упражнения – 30 часа (3 ч. през седмица).

/започват от 2-ра учебна седмица/

✘ **Провеждане на:**

Лекции /групи 50,51,52/ Четвъртък 15:45-17:30 - зала 1151

Лаб.упражнения – лаб.1217

гр.50 - ср.13:45-16:30 ч.;

гр.51 - вт.10:30-13:15 ч.;

гр.52 - ср.10:30-13:15 ч.

✘ **Форма на контрол:** Изпит;

✘ **Код на дисциплината в Учебния план на специалността (ЕСНТК) - **BCS26**, Брой кредити 5.**

- ✘ **СТАТУТ НА ДИСЦИПЛИНАТА В УЧЕБНИЯ ПЛАН:** Задължителна учебна дисциплина за студентите от специалност “Компютърни системи и технологии” на ФКСУ, образователно-квалификационна степен “Бакалавър”;
- ✘ **ЦЕЛИ НА УЧЕБНАТА ДИСЦИПЛИНА:** Дисциплината има за цел да запознае студентите със съвременното състояние на микропроцесорната техника, в т.ч. структура на едночипови микрокомпютъри, организация и приложение на съвременни схеми памети, както и характеристики и възможности на различни типове интерфейси (паралелни и серийни). Разгледани са и приложните аспекти за управление с периферни драйверни схеми за връзка с околната среда.
- ✘ **ОПИСАНИЕ НА ДИСЦИПЛИНАТА:** Разглеждат се организация на памети с непосредствен и сериен достъп, статични и динамични памети, постоянни запомнящи устройства. Изучават се организация на паметта, режими на четене, запис, регенерация, видове информационни и управляващи входове и изходи, разширение на паметта, времеви параметри на памети. Разглеждат се различни структури на микропроцесорите и едночиповите микрокомпютри, организация на адресното пространство, режими на работа на едночипови микрокомпютри. Изучават се механизмите на прекъсване и директен достъп до паметта, приоритет, реализация на паралелен и сериен (асинхронен и синхронен) интерфейс със стандарти и специализирани схеми.
- ✘ **ПРЕДПОСТАВКИ:**
Полупроводникови елементи; Материалознание;
Теоретична електротехника; Анализ и синтез на логически схеми.

Препоръчителна литература

- × Лекционни записки, презентационни слайдове (lecture notes)
<http://www.cs-tusofia.eu/>
- × Атанасов А., Микропроцесорите – от 1970 до 2009, София, 2009.
- × Clemens A., The Principles Computer Hardware, Oxford University Press, 1994.
- × Клинкман Р., Проектиране на микропроцесорни системи, Техника, 1999.
- × Боянов К., Практически схеми с микропроцесори, Техника, 1999.
- × Sharma K., Advanced Semiconductor Memories, Willey Inter-Science, 2003.

Internet ресурси:

<http://www.motorola.com>

<http://www.msr-elektronik.com/>

<http://www.microchip.com>

<http://www.ssti.com/>

<http://www.bluetooth.com/>

<http://www.superFlash.com/>

<http://www.answers.com/>

Ключови думи (keywords):

Scale integration, memories, semiconductor memories, SRAM, DRAM, PROM, EPROM, EEPROM, Flash, single chip microcomputers, microcontrollers, 68HC11, computer interfaces, SPI, I2C, USB, timers, watchdog, ADC, design of microprocessor devices.

Допълнителни източници – при представяне на всяка отделна лекция

РАЗВИТИЕ НА ЕЛЕМЕНТНАТА БАЗА НА МИКРОПРОЦЕСОРНАТА ТЕХНИКА

Поколения интегрални схеми според броя на изграждащите компоненти:

1-во поколение: SSI (Small-Scale Integration) – с ниска степен на интеграция (< **100 компонента/чип**): главно ЛЕ (AND, OR, NAND, NOR, XOR и др.);

2-ро поколение: MSI (Medium-Scale Integration) – със средна степен на интеграция (**от 100 до 3000 компонента/чип**): броячи, дешифратори, суматори, мултиплексори, регистри и др.

3-то поколение: LSI (Large-Scale Integration): с висока степен на интеграция (**от 3000 to 100,000 компонента/чип**): специализирани схеми, малки микроконтролери, АЦП, ЦАП, памети с неголям обем;

РАЗВИТИЕ НА ЕЛЕМЕНТНАТА БАЗА НА МИКРОПРОЦЕСОРНАТА ТЕХНИКА

4-то поколение: VLSI (Very Large-Scale Integration): със свръхвисока степен на интеграция (от 100,000 до 1,000,000 компонента/чип): микроконтролери, полупроводникови памети (главно SRAM, PROM), някои DSP структури;

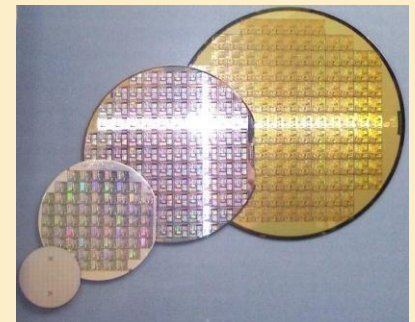
5- то поколение: ULSI / SVLSI (Ultra Large-Scale Integration): с повече от 1 милион електронни компонента на чип – съвременни DRAM памети, PLD структури (FPGA, CPLD), микропроцесори с общо предназначение, многоядрени процесори (multi-core processors), схеми за обработка на изображения и др.

Закон на Мур (Gordon Moore) → на всеки 18 месеца броят компоненти върху един чип се удвоява (1965 г.). В този период <60 комп/чип, сега до 1.7 млрд комп/чип (Intel Dual core процесори).

ТЕХНОЛОГИЧНИ ПРЕДПОСТАВКИ. ИЗРАБОТКА НА ИС (Fabrication aspects)

- **VLSI / ULSI** схемите стават реалност поради:
 - постигане на подобрени параметри на технологичния процес: висока разделителна способност, повишена чистота (контрол на примесите); Понастоящем $L=0,020 \mu\text{m}$ (20nm) стабилен технологичен процес. При DRAM и PLD (FPGA, CPLD) се достига технологичната граница. Тенденции: до прибл. 20 nm, други физ.принципи;
 - адаптация и постигане на стабилност на нови технологии – напр. BiCMOS, C²MOS;
 - прилагане на нови материали (GaAS, хетеросъединения) – подобрени параметри (по-висока подвижност на токоносителите);
 - нисковолтови и маломощни структури (low-voltage / low-power design).
- **ИЗРАБОТКА** на кристали с голям диаметър (crystalline / silicon wafers): 4 инча (100 mm), 8 инча (200 mm), понастоящем 11.8 инча (300 mm). Следващ стандарт – 450mm (2012 г.).
- **Брой на отделните кристални елемента** (*die per wafer*) за изработка на ИС с площ S от един цял кристал с диаметър d :

$$DPW = d\pi \left(\frac{d}{4.S} + \frac{1}{\sqrt{2.S}} \right)$$



РАЗВИТИЕ НА МИКРОПРОЦЕСОРА

- **Първа структура на микропроцесор – INTEL4004** (ноември 1971 г.). Създава се след запитване на *Busicom* към *Intel* за производство на набор от високопроизводителни чипове за електронни калкулатори. Първоначално проектът съдържа 12 отделни custom ИС. Тед Хоф предлага общо single-chip решение. Ползва 4-битови данни / 8-битови инструкции, общо 46 инструкции, отделна памет за данни и програмна памет (4K). Включва общо 2300 PMOS транзистора в 16-pin корпус. 60K операции за секунда (0.06 MIPS), 108-740KHz, 1W консумация;
- **4040** (1972) - добавя още 16 инструкции, работи на 1 MHz, разполага с 8K програмна памет;
- **8008** (1972) - 2 пъти по-ефективен от 4004;
- **8080** (1974) / **8085** (1977) – 8-bit, 2MHz, 40 pin DIP корпус, 0.5 MIPS, добавени инструкции за прекъсване, 5V захр.напрежение. 8080 става основна част от първия персонален компютър Altair; При 8085 – само +5V

РАЗВИТИЕ НА МИКРОПРОЦЕСОРА

- ❑ **6800** (1974) – Motorola, 8-bit, 78 инструкции, 40 pin DIP; 6801,6803, 6805;
- ❑ **Z80** ZiLOG (1975) – разработен от бивши инженери на Intel. По-добра система за прекъсвания, нови инструкции и методи за адресация. 2MHz работна честота (в последствие – на 4MHz и 6MHz), включва високопроизводителни периферни схеми;
- ❑ **6502** (1975) – разработка на Чък Педъл - първоначално 6501 /изтеглен/, MOS Technologies (Commodore) и включен в първите Commodore, Apple, Ataris, Nintendo, Acon Electron;
- ❑ **8048** (1976) – MCS-48. 8-битов, CMOS технология, по-ниска консумация. Само за текущата година са продадени над 250000 бр. ! 1 byte инструкции, програмна ROM, on-chip RAM, ниска цена, достъпни развойни средства;
- ❑ **Intel 8086/8088, Motorola 68000, ZiLOG Z8000** (1978,1979) – **16 битови** структури. Intel ползва същата структура от регистри, но с увеличена разрядност;
- ❑ **8088** (1979) – по-ниска цена. Използван от IBM за първия масов PC (1981). Използва 8088 (16/8 битов), по-лоши параметри;

РАЗВИТИЕ НА МИКРОПРОЦЕСОРА

- ❑ *Apple Macintosh* персонaлен компютър използва 68000 (16-битов) в модела си от 1984 г. Z8000 не успява да се утвърди на пазара въпреки добрата архитектура и качества на своя процесор;
- ❑ **8051**(1980) – Intel предлага 8-bit микроконтролер с on-board EPROM памет. Заменя MCS-51. Първоначално – по NMOS технология, в последствие – CMOS (80C51). Продава над 91 млн. броя само през 1981 г.
- ❑ **Intel 80286, Motorola 68010. 80286** се използва в модела IBM AT;
- ❑ **Motorola 68020** (1984) – **32 bit микропроцесор**. Общо 200,000 транзистора, CMOS технология;
- ❑ **Intel 80386** (1985) – 275,000 транзистора. Използва се от Compaq в модела им от 1986 г.
- ❑ **Intel 80486** (1986) – първия микропроцесор с вграден математически ко-процесор;

РАЗВИТИЕ НА МИКРОПРОЦЕСОРА

- ❑ **Pentium серия на Intel (1993)** – лансира нова архитектура с повишени възможности за обработка на звук и изображения (мултимедия);
- ❑ **Pentium Pro (1995)** – включва около 5.5 млн. транзистора;
- ❑ **Pentium II (1997)** – прилага технологията MMX за работа с мултимедийни приложения;
- ❑ **Pentium III (1999)** – 9.5 млн. транзистора. По-високи възможности за работа с мултимедия и 3D приложения (SSE набор инструкции, *Streaming SIMD Extension*). Използва от 0.25 μ m до 0.13 μ m технология. Налага марките Celeron (за настолни конфигурации) и Xeon (за високопроизводителни машини – сървъри, работни станции);
- ❑ **Pentium IV (ноември 2000 до 08.08.2008 г.)** – такт.честота до 4GHz (SSE2, SSE3 набор инструкции), Включва в себе си т.нар. Hyper - Threading технология;
- ❑ **Pentium D, Pentium Extreme Edition , Pentium Dual Core (двухдрени процесори), Core 2 Quad, Core i3/i5/i7/i7 Extreme (2011).**

Развитие на процесорите Intel Pentium */архитектура, ориентация, търговски означения/*

Brand	Microarchitecture	Desktop	Laptop	Server
Pentium Pentium OverDrive	P5	P5 (0.8 μm) P54C (0.6 μm) P54CS (0.35 μm)		
Pentium MMX Pentium OverDrive MMX		P55C (0.35 μm) Tillamook (0.25 μm)		
Pentium Pro	P6			P6 (0.5 μm) P6 (0.35 μm)
Pentium II Pentium II Xeon Pentium II OverDrive Mobile Pentium II		Klamath (0.35 μm) Deschutes (0.25 μm)	Tonga (0.25 μm) Dixon (0.25 μm)	Drake (0.25 μm)
Pentium III Pentium III Xeon Mobile Pentium III Pentium III M		Katmai (0.25 μm) Coppermine (180 nm) Tualatin (130 nm)	Coppermine (180 nm) Tualatin(130 nm)	Tanner (0.25 μm) Cascades (180 nm)

Развитие на процесорите Intel Pentium * */архитектура, ориентация, търговски означения/*

Pentium 4 Pentium 4 Extreme Edition	NetBurst	Willamette (180 nm)	Northwood (130 nm)	Rebranded as Xeon
		Northwood (130 nm)		
Pentium D Pentium Extreme Edition		Gallatin (130 nm)	Prescott (90 nm)	
		Prescott-2M (90 nm)		
Pentium M	P6 based	Prescott (90 nm)	Banias (90 nm)	
		Cedar Mill (65 nm)	Dothan (65 nm)	
Pentium Dual-Core	Core		Yonah (65 nm)	
		Allendale (65 nm)	Merom-2M (65 nm)	
Pentium	Nehalem	Wolfdale-3M (45 nm)		
		Wolfdale-3M (45 nm)	Penryn-3M (45 nm)	
		Clarkdale (32 nm)	Arrandale" (32 nm)	
	Sandy Bridge	Sandy Bridge (32 nm)		

* Източник: <http://en.wikipedia.org/wiki/Pentium>

Основни параметри на микропроцесорите

- **Разрядност RA** (дължина на думата) – определя се от размера на вътрешните регистри, I/O магистрала (bus) и адресната магистрала;

- **Скорост** (максимална тактова честота): F_C [MHz];

- **Производителност (MIPS):** $MIPS=1/T_C \cdot CPI$,

- MIPS – Mega-Instructions Per Second;

- CPI (cycles per instruction) – $CPI=1$, само при суперскаларни процесори $CPI < 1$.

- **Брой (специфика) на инструкциите:**

- Complex Instruction Set Computer (CISC) – **по-голям брой инструкции**. Ангажира процесора в по-голяма степен. За първи път се прилага от Digital Equipment Corp. (DEC) във фамилията PDP11.

- Reduced Instruction Set Computer (RISC) – **с ограничен брой инструкции**. Софтуерът е ангажиран с по-голяма част от работата, по-малка заетост на процесора. Архитектурата тип RISC се ползва от Apple Corp., Macintosh, IBM's RISC System/6000 работни станции, Sun Microsystems's SPARC.

- Very Long Instruction Word (VLIW) - представлява продължение на RISC концепцията. Компиляторът разделя инструкциите на базови операции, изпълними от процесора. Прилага принципа Instruction Level Parallelism (ILP). Цел: намаляване заетостта на процесора;

- Superscalar Processors (суперскаларни процесори) – при тях се изпълнява повече от 1 инструкция на цикъл ($CPI < 1$). Прилага се концепция на кеширане и паралелна обработка;

Друга класификация според спецификата на набора инструкции:

- **General Purpose Processor (GPP**, универсални);
- **Special Purpose Processor (SPP**, със спец.предназначение);
- **Application-Specific Instruction-set Processor (ASIP)** (идва от ASIC схемите), напр. PLC контролерите;
- **Digital Signal Processor (DSP)** – за бърза обработка в реално време.

Адресно пространство ($N_A=2^{RA}$). Видове адресация;

Организация на Cache паметта;

Производителност (време за изпълнение на задача) друга дефиниция:

$T=N.I.C$, където:

- N : брой команди в програмата;
- I : среден брой машинни такта за изпълнение на 1 команда;
- C : дължина на процесорния такт [μs].

Консумирана мощност – обикновено се дават две стойности:

- при нормален “товар” (средна);
- максимална (измерена при най-лоша съвкупност “worst-case set” инструкции.

Пример: Pentium 4 (с макс. тактова честота) 2.8 GHz отделя средно 68.4 W термична мощност и около 85 W максимална мощност.

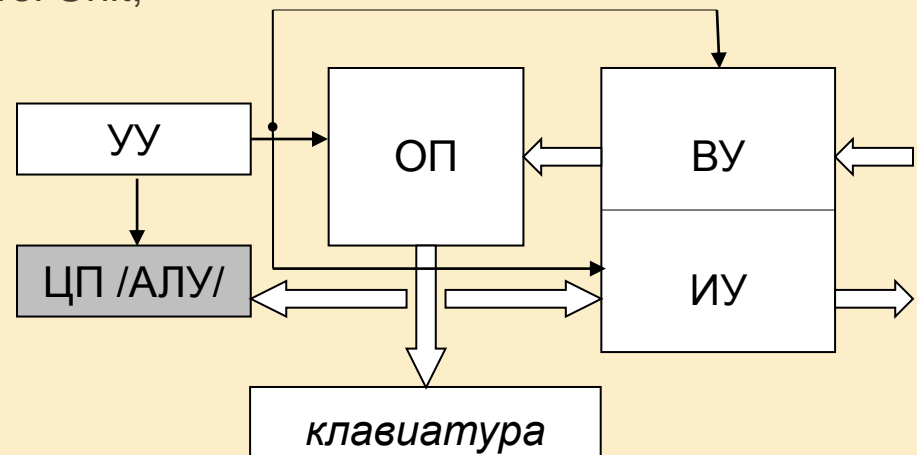
Едночипови микрокомпютри – ЕМК (микроконтролери)

Приложение: за контрол и управление на различни обекти и процеси.
вид Embedded System (вградена МП система със спец. предназначение).

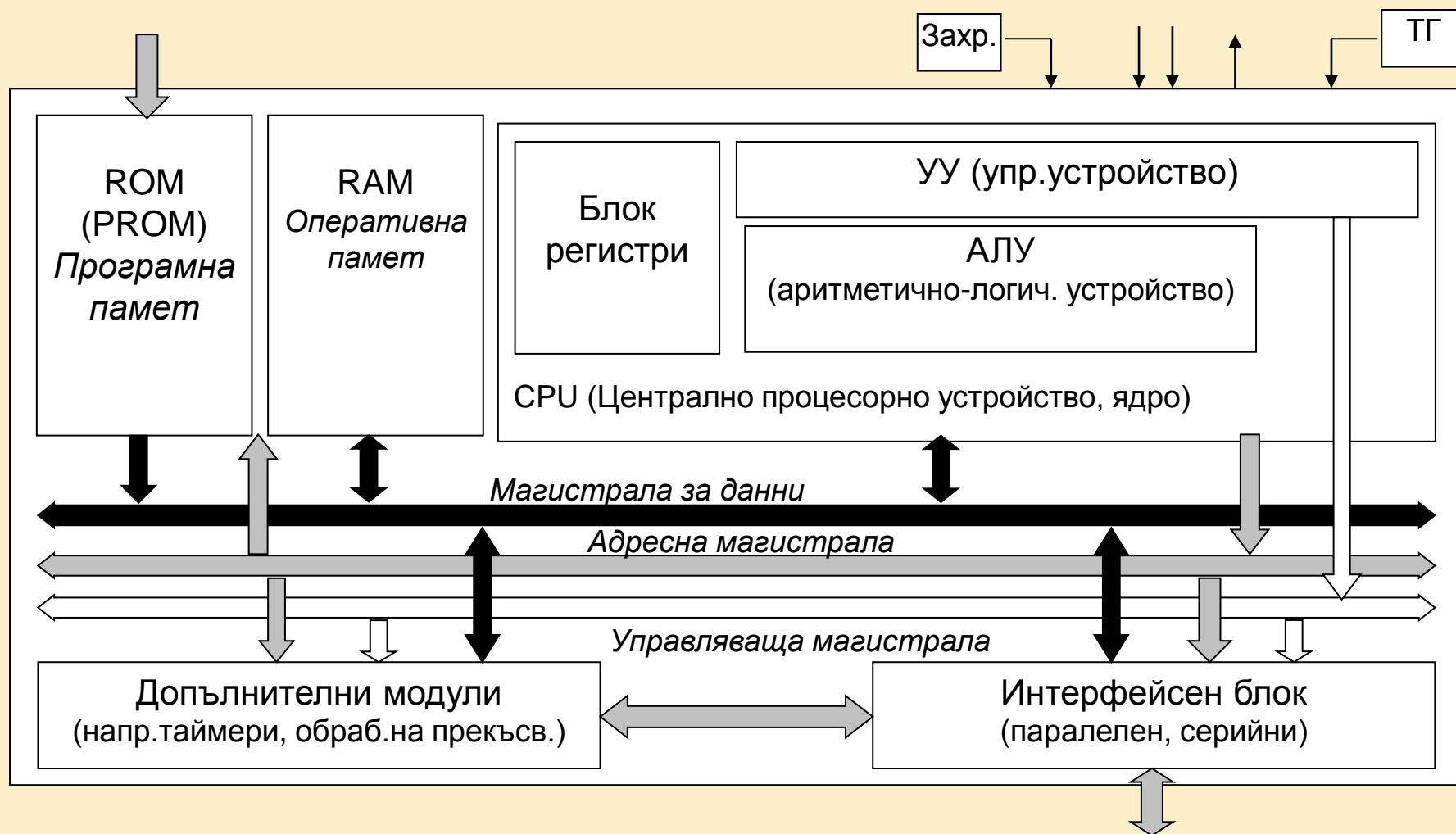
Структура на микропроцесорно устройство

Класическа структура (Чарлз Бабидж): включва следните компоненти:

- **Централен процесор** (аритметично-логическо устройство, АЛУ, Arithmetic Logic Unit) с възможност за работа със специфична система от инструкции. Инструкциите се изпълняват за определено време в зависимост от тактовата честота и спецификата им;
- **Оперативна памет** (енергозависима) **RAM** (Random Access Memory);
- **Управляващо устройство** (УУ), Control Unit;
- **Входно устройство** (Input Unit);
- **Изходно устройство** (Output Unit).



Структура на микрокомпютър



- **Шинна организация:**
 - АШ (AB, AL, address bus) – адресна шина;
 - ШД (DB, DL, data bus, data line) – шина за данни;
 - Буфериране на шините (bus buffers);
- **Блок за управление:**

управляващо устройство (Control Unit, CU);
ROM за макрокода; стекова памет (STACK);
указател на стека (SP, Stack Pointer);
контролер на прекъсванията (IC, Interrupt Controller).
- **Блок за обработка на командите:**

програмен брояч / брояч на командите (PC, Program Counter);
регистър на командния код / код на инстр.(IR, Instruction Register);
дешифратор на кода на инструкцията (ID).
- **Блок за обработка на данните:**

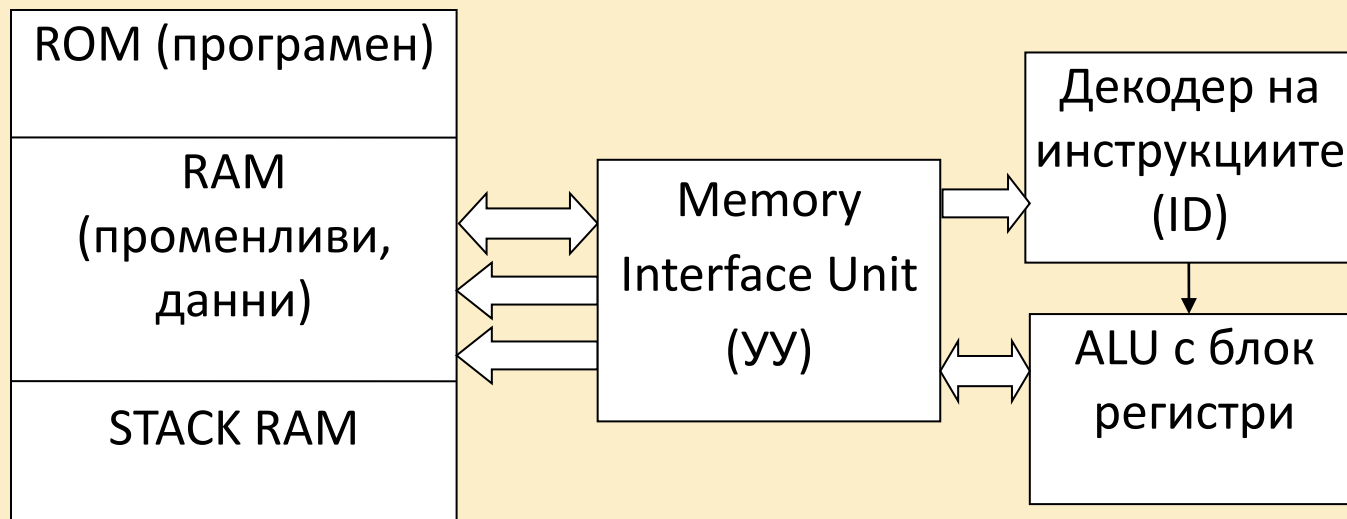
АЛУ;
акумулатор (ACC, accumulator);
регистри с общо предназначение (RB, Registers Block);
флагов / контролен регистър (CCR, Code Condition Register).

Основни архитектури на микропроцесора

Архитектура на Фон Нойман (1945 г.) – общо съхранение на данни и програма (*Принстънска архитектура*).

- Memory interface unit (УУ) – управлява достъпа до паметта за програми и данни, прехвърля за изпълнение към АЛУ и регистри;
- Бавен обмен през УУ – нова команда се зарежда едва след пълното изпълнение на предходната.

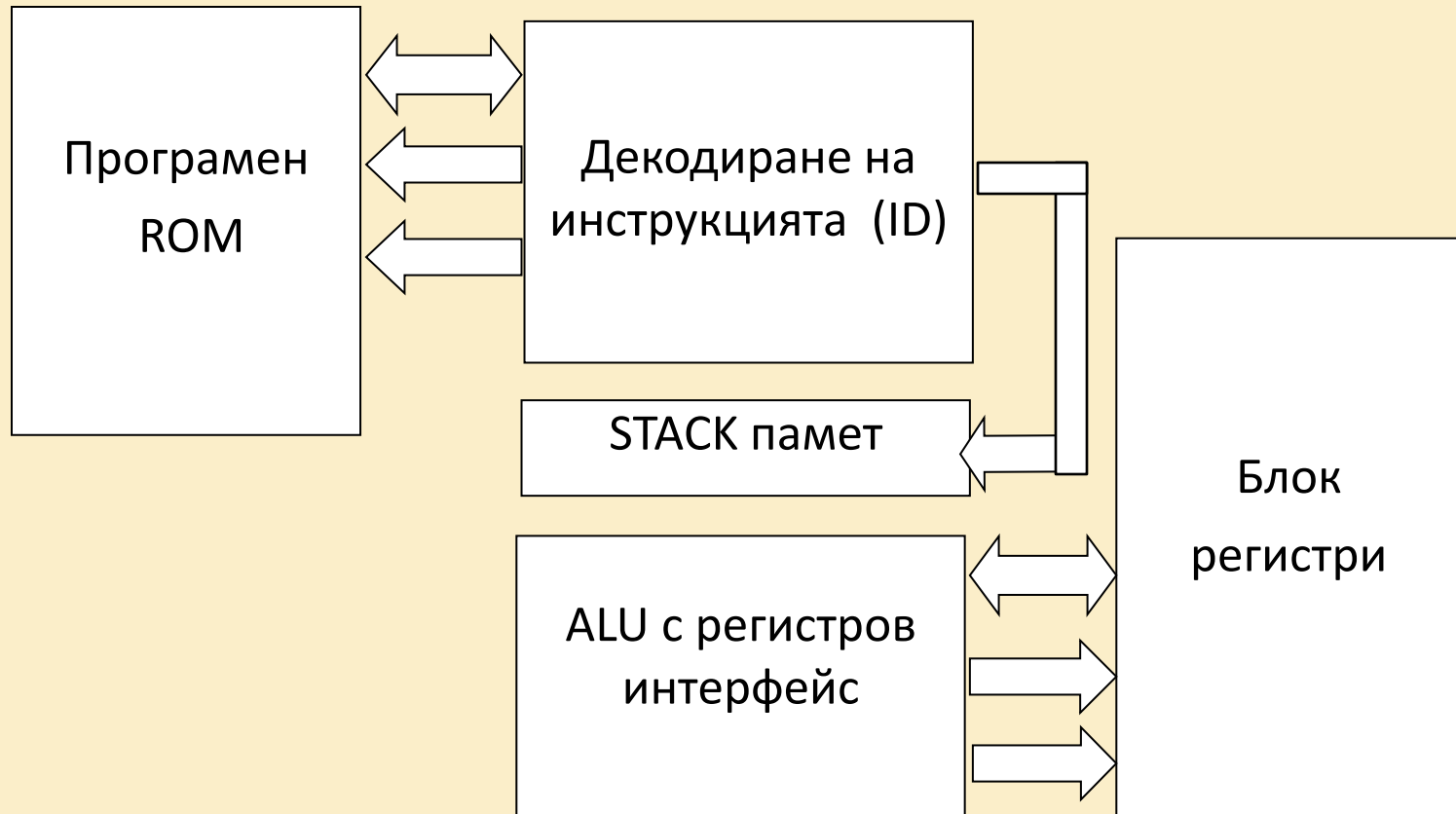
В по-новите фон Нойманови процесори – т.нар. Instruction pre-fetching – прочитане на новата команда преди изпълнението на предходната.



Основни архитектури на микропроцесора

Харвард архитектура:

- въвежда ниво на паралелизъм (изпълнява повече от 1 команда едновременно)
- по-малък брой цикли за изпълнение на командите



Представяне на данните в микропроцесорните системи

Брой линии	Комбинации	Наименование
1	2 2^1	Бит (Bit, Binary digit)
4	16 2^4	Полубайт (Nybble)
8	256 2^8	Байт (Byte)
10	1024 2^{10}	Кило (Kilo)
16	65536 2^{16}	Дума (Word)
20	1048576 2^{20}	Мега (Mega)
30	1073741824 2^{30}	Гига (Giga)
32	4294967296 2^{32}	Дълга дума (Long Word)
40	1099511627776 2^{40}	Терабайт (Terra Byte)=1000GB
64	18446744073709551616 2^{64}	Exbibyte

Най-често използвана дължина (разрядност) на представяне на данните в МПС: 4, 8, 16, 32, 64

Бройни системи за представяне на данните в МПС

Десетична	Двоична (бинарна)	Шестнадесе- тична	Осмична (октална)	BCD (binary coded decimal) - 8421
0	0000	0	0	0000
1	0001	1	1	0001
2	0010	2	2	0010
3	0011	3	3	0011
4	0100	4	4	0100
5	0101	5	5	0101
6	0110	6	6	0110
7	0111	7	7	0111
8	1000	8	10	1000
9	1001	9	11	1001
10	1010	A	12	
11	1011	B	13	
12	1100	C	14	
13	1101	D	15	
14	1110	E	16	
15	1111	F	17	

Типове информация в КС

- **Логическа** – управляваща $\rightarrow 0,1$
- **Числова**
 - За знак се използват **0**, за положителни числа, и **1**, за отрицателни
 - Знакът участва при сумирането на числата

Прав код: само за положителни числа

Примери: + 3 в прав код $\rightarrow 0, 0011$;

+12 в прав код $\rightarrow 0, 1100$

Обратен код: За положителни числа обратния код съвпада с правия код.

За отрицателни числа се получава от правия код на числото чрез инвертиране (заместване на всички нули с единици и единиците с нули). При него знаковите битове се обработват заедно с информационните.

Примери: - 3 в обратен код $\rightarrow 1, 1100$

-12 в обратен код $\rightarrow 1, 0011$

Допълнителен код: За положителни числа обратния код съвпада с правия код.

За отрицателни числа допълнителният код се получава като към обратен код се прибави единица в най младшия разряд.

Примери: -3 в допълнителен код $\rightarrow 1, 1101$

-12 в допълнителен код $\rightarrow 1, 0100$

Бройни системи - запис, преобразуване

- ❑ Преобразуване на число от двоичен в десетичен код:

$$10101101_2 = 1 \cdot 2^7 + 0 \cdot 2^6 + 1 \cdot 2^5 + 0 \cdot 2^4 + 1 \cdot 2^3 + 1 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 = 128 + 32 + 8 + 4 + 1 = 173_{10}$$

- ❑ Преобразуване на число от десетичен в двоичен код:

Чрез делене на 2 с остатък - получават се частно и остатък, който се отделя /до получване на частно 0/. Остатъците (0 или 1) формират в обратен ред двоичния еквивалент.

$$\underline{148}:2=74 \rightarrow \text{остатък } 0; \text{ (LSB)}$$

$$74:2=37 \rightarrow \text{остатък } 0;$$

$$37:2=18 \rightarrow \text{остатък } 1;$$

$$18:2=9 \rightarrow \text{остатък } 0;$$

$$9:2=4 \rightarrow \text{остатък } 1;$$

$$4:2=2 \rightarrow \text{остатък } 0;$$

$$2:2=1 \rightarrow \text{остатък } 0;$$

$$1:2=0 \rightarrow \text{остатък } 1. \text{ (MSB)}$$



$$\text{т.е. } 148_{10} = 10010100_2$$

Бройни системи - запис, преобразуване

- ❑ **Преобразуване на число от двоичен в шестнадесетичен код:**

$1101\ 0011\ 1110_2$ - разделя се на полубайтове и за всеки от тях се съпоставя шестнадесетичният им еквивалент. За примера - $D3E_{16}$

- ❑ **Преобразуване на число от шестнадесетичен в десетичен код:**

Основата (16) се повдига в степен, съответстваща на теглото на всеки бит от числото и се умножава по десетичната му стойност. Получените резултати се сумират за получаване на крайния резултат в десетичен код:

$$D3E_{16} = 13 \cdot 16^2 + 3 \cdot 16^1 + 14 \cdot 16^0 = 3328 + 48 + 14 = 3390_{10}$$

Типове информация в КС

Символна – ASCII код (American Standard Code for Information Interchange)

Стандартизиран код за обмен на символна информация между микропроцесорни устройства: 128 7-битово кодирани буквени, цифрови, графични и контролни символи

	0	1	2	3	4	5	6	7
0	NUL	DLE	space	0	@	P	`	p
1	SOH	DC1 XON	!	1	A	Q	a	q
2	STX	DC2	"	2	B	R	b	r
3	ETX	DC3 XOFF	#	3	C	S	c	s
4	EOT	DC4	\$	4	D	T	d	t
5	ENQ	NAK	%	5	E	U	e	u
6	ACK	SYN	&	6	F	V	f	v
7	BEL	ETB	'	7	G	W	g	w
8	BS	CAN	(8	H	X	h	x
9	HT	EM)	9	I	Y	i	y
A	LF	SUB	*	:	J	Z	j	z
B	VT	ESC	+	;	K	[k	{
C	FF	FS	,	<	L	\	l	
D	CR	GS	-	=	M]	m	}
E	SO	RS	.	>	N	^	n	~
F	SI	US	/	?	O	_	o	del

Например.

'ACK' (Acknowledge) : 06

'z' (малко z): 7A

ASCII код (American Standard Code for Information Interchange)

Dec	Hex	Name	Char	Ctrl-char	Dec	Hex	Char	Dec	Hex	Char	Dec	Hex	Char
0	0	Null	NUL	CTRL-@	32	20	Space	64	40	@	96	60	`
1	1	Start of heading	SOH	CTRL-A	33	21	!	65	41	A	97	61	a
2	2	Start of text	STX	CTRL-B	34	22	"	66	42	B	98	62	b
3	3	End of text	ETX	CTRL-C	35	23	#	67	43	C	99	63	c
4	4	End of xmit	EOT	CTRL-D	36	24	\$	68	44	D	100	64	d
5	5	Enquiry	ENQ	CTRL-E	37	25	%	69	45	E	101	65	e
6	6	Acknowledge	ACK	CTRL-F	38	26	&	70	46	F	102	66	f
7	7	Bell	BEL	CTRL-G	39	27	'	71	47	G	103	67	g
8	8	Backspace	BS	CTRL-H	40	28	(72	48	H	104	68	h
9	9	Horizontal tab	HT	CTRL-I	41	29)	73	49	I	105	69	i
10	0A	Line feed	LF	CTRL-J	42	2A	*	74	4A	J	106	6A	j
11	0B	Vertical tab	VT	CTRL-K	43	2B	+	75	4B	K	107	6B	k
12	0C	Form feed	FF	CTRL-L	44	2C	,	76	4C	L	108	6C	l
13	0D	Carriage feed	CR	CTRL-M	45	2D	-	77	4D	M	109	6D	m
14	0E	Shift out	SO	CTRL-N	46	2E	.	78	4E	N	110	6E	n
15	0F	Shift in	SI	CTRL-O	47	2F	/	79	4F	O	111	6F	o
16	10	Data line escape	DLE	CTRL-P	48	30	0	80	50	P	112	70	p
17	11	Device control 1	DC1	CTRL-Q	49	31	1	81	51	Q	113	71	q
18	12	Device control 2	DC2	CTRL-R	50	32	2	82	52	R	114	72	r
19	13	Device control 3	DC3	CTRL-S	51	33	3	83	53	S	115	73	s
20	14	Device control 4	DC4	CTRL-T	52	34	4	84	54	T	116	74	t
21	15	Neg acknowledge	NAK	CTRL-U	53	35	5	85	55	U	117	75	u
22	16	Synchronous idle	SYN	CTRL-V	54	36	6	86	56	V	118	76	v
23	17	End of xmit block	ETB	CTRL-W	55	37	7	87	57	W	119	77	w
24	18	Cancel	CAN	CTRL-X	56	38	8	88	58	X	120	78	x
25	19	End of medium	EM	CTRL-Y	57	39	9	89	59	Y	121	79	y
26	1A	Substitute	SUB	CTRL-Z	58	3A	:	90	5A	Z	122	7A	z
27	1B	Escape	ESC	CTRL-[59	3B	;	91	5B	[123	7B	{
28	1C	File separator	FS	CTRL-\	60	3C	<	92	5C	\	124	7C	
29	1D	Group separator	GS	CTRL-]	61	3D	=	93	5D]	125	7D	}
30	1E	Record separator	RS	CTRL-^	62	3E	>	94	5E	^	126	7E	~
31	1F	Unit separator	US	CTRL-`	63	3F	?	95	5F	`	127	7F	DEL

ASCII код (American Standard Code for Information Interchange)

Разширена таблица за кодиране на символите от кирилица – 8-битово кодиране

—		Г	Г	Л	Л	Т	Т	Т	Т	Т	■	■	■	■	■
128	129	130	131	132	133	134	135	136	137	138	139	140	141	142	143
			Р	■	●	√	≈	≤	≥	nbsp	Ј	•	2	•	÷
144	145	146	147	148	149	150	151	152	153	154	155	156	157	158	159
=		Р	ё	П	Р	Э	П	Г	Е	Ц	Ц	Д	Д	Д	Т
160	161	162	163	164	165	166	167	168	169	170	171	172	173	174	175
			Ё			Т	П	Т	Е	Ц	Ц	Д	Д	Д	©
176	177	178	179	180	181	182	183	184	185	186	187	188	189	190	191
Ю	а	б	ц	д	е	ф	г	х	и	й	к	л	м	н	о
192	193	194	195	196	197	198	199	200	201	202	203	204	205	206	207
п	я	р	с	т	у	ж	в	ь	ы	з	ш	э	щ	ч	ъ
208	209	210	211	212	213	214	215	216	217	218	219	220	221	222	223
Ю	А	Б	Ц	Д	Е	Ф	Г	Х	И	Й	К	Л	М	Н	О
224	225	226	227	228	229	230	231	232	233	234	235	236	237	238	239
П	Я	Р	С	Т	У	Ж	В	Ь	Ы	З	Ш	Э	Щ	Ч	Ъ
240	241	242	243	244	245	246	247	248	249	250	251	252	253	254	255