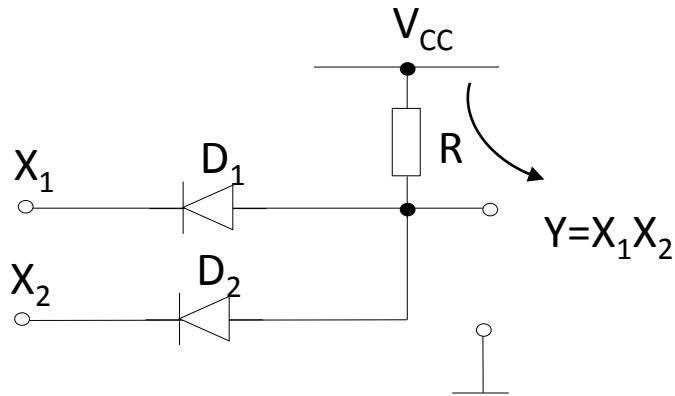


ЦИФРОВА СХЕМОТЕХНИКА

ЛЕКЦИЯ #2

• Диодни логически схеми (ДЛС) – функция И

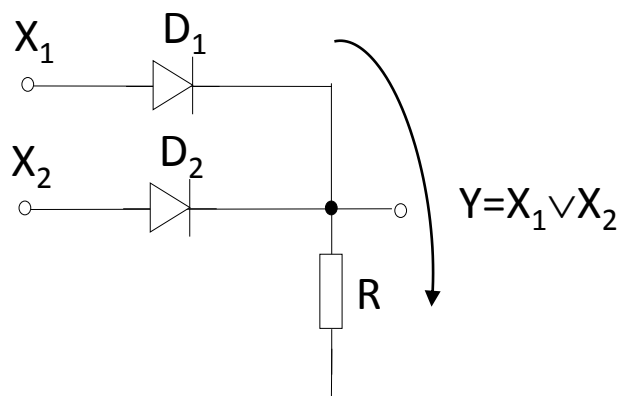


X_1	X_2	$Y = X_1 X_2$
0	0	0
0	1	0
1	0	0
1	1	1

- Елементарна схемна структура;
- Лесна логическа разширяемост.

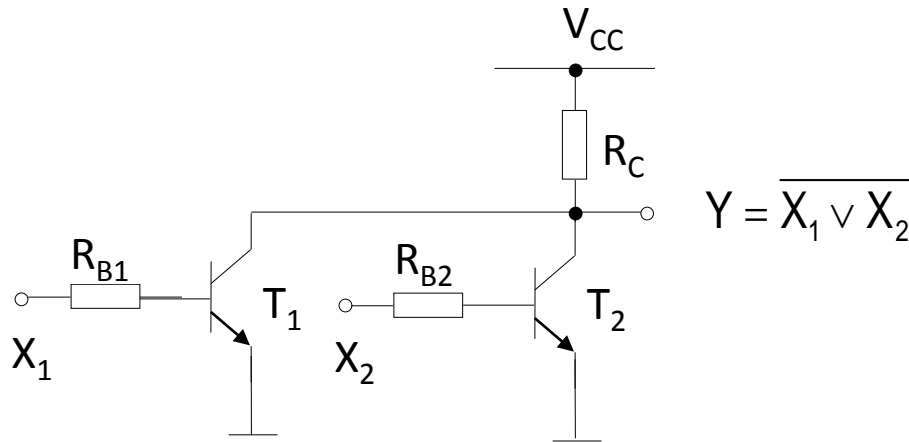
- Директна връзка между входната и изходна вериги;
- Липсва усилване – пасивна структура;
- Не формира пълен логически базис;
- Висока стойност на U^0 (0.7V).

- Диодни логически схеми (ДЛС) – функция ИЛИ



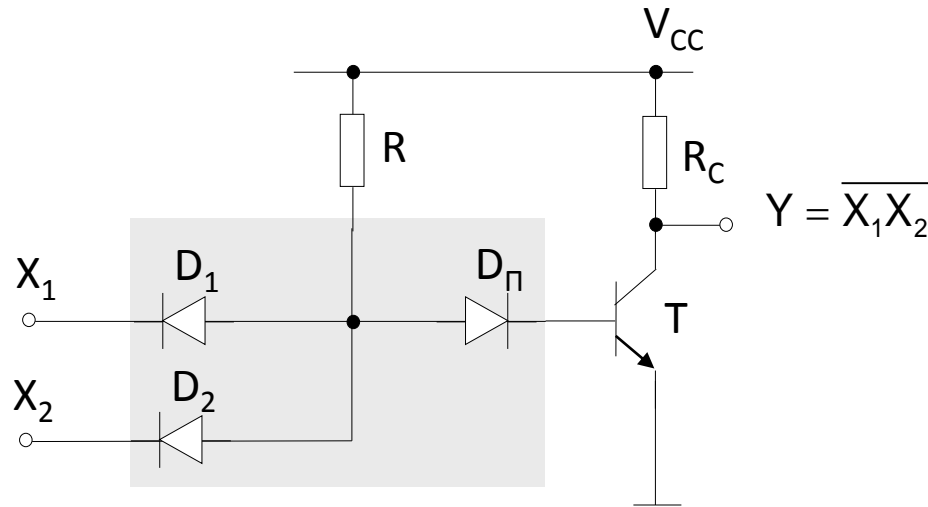
X_1	X_2	$Y = X_1 \vee X_2$
0	0	0
0	1	1
1	0	1
1	1	1

- Резисторно-транзисторни логически схеми (RTL ЛС)



- Притежават усилвателни свойства;
- U^0 между 0.1-0.2 V – наситена логика, добра логическа амплитуда;
- Няма пълно разделяне между входната и изходна вериги;
- Реализация на основна логическа функция ИЛИ-НЕ (едностъпално);
- Лесна логическа разширяемост;
- Функция И – чрез допълнително стъпало.

- Диодно-транзисторни логически схеми (DTL ЛС)

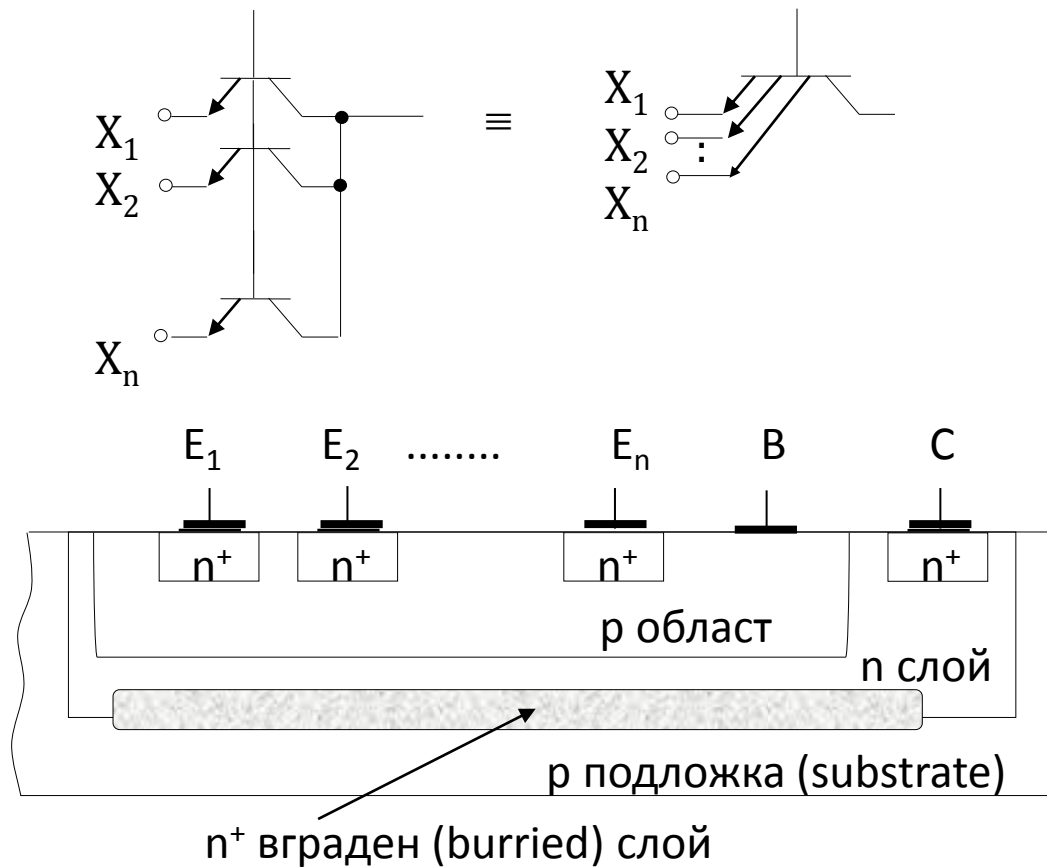


- Разделени входна и изходна вериги;
- Наличие на усилване (транзисторно изходно стъпало);
- Реализация на базова логическа функция - И-НЕ;
- Ниска стойност на логическата нула (0.1-0.2V);
- Макс. висока стойност на логическата единица.

- Необходимост от допълнителен диод D_{Π}

- Транзисторно-транзисторни логически схеми (ТТЛ ЛС)

- Микроелектронна реализация на многоемитерен транзистор (МЕТ):

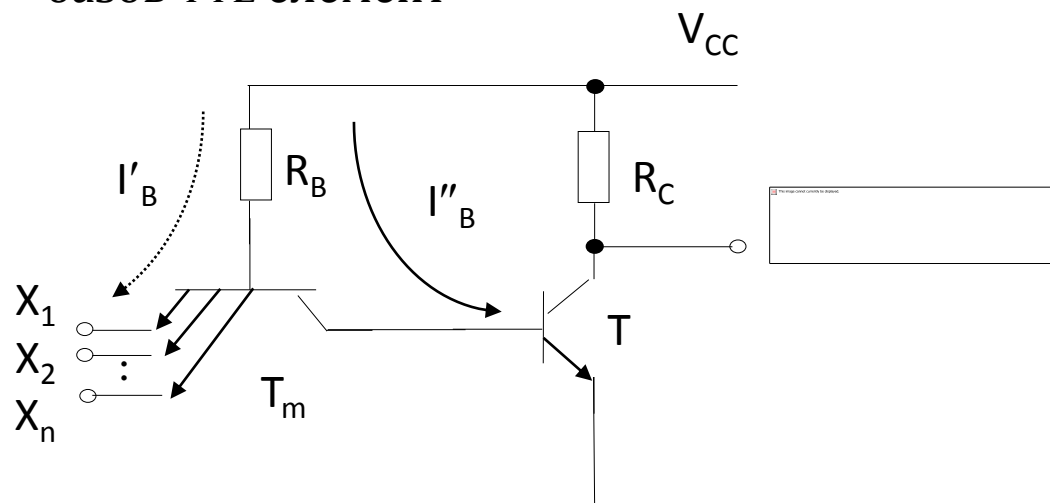


МЕТ на TTL структура (интегрална реализация)

- **Транзисторно-транзисторни логически схеми (TTL ЛС)**

Първа реализация - *Sylvania (SUHL)*, 1963. *Texas Instruments* предлага серията 54xx от 1964 г.

- Статичен режим – базов TTL елемент

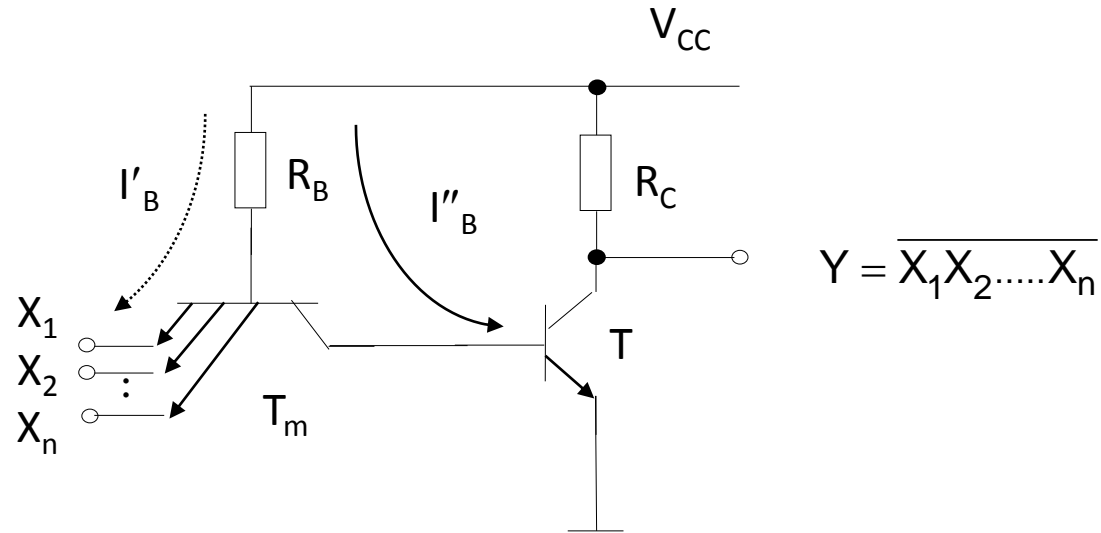


- Отлична интегрална съвместимост;
- Оптимална логическа амплитуда;
- Реализация на базова ЛФ – И-НЕ;
- ЛФ НЕ без необходимост от допълнително стъпало.

- Транзисторът T_m – пренасочва базовия ток – особен режим и предназначение - ключ (не усилва).

- Транзисторно-транзисторни логически схеми (TTL ЛС)

- Базов TTL елемент



- Особености на статичния режим:

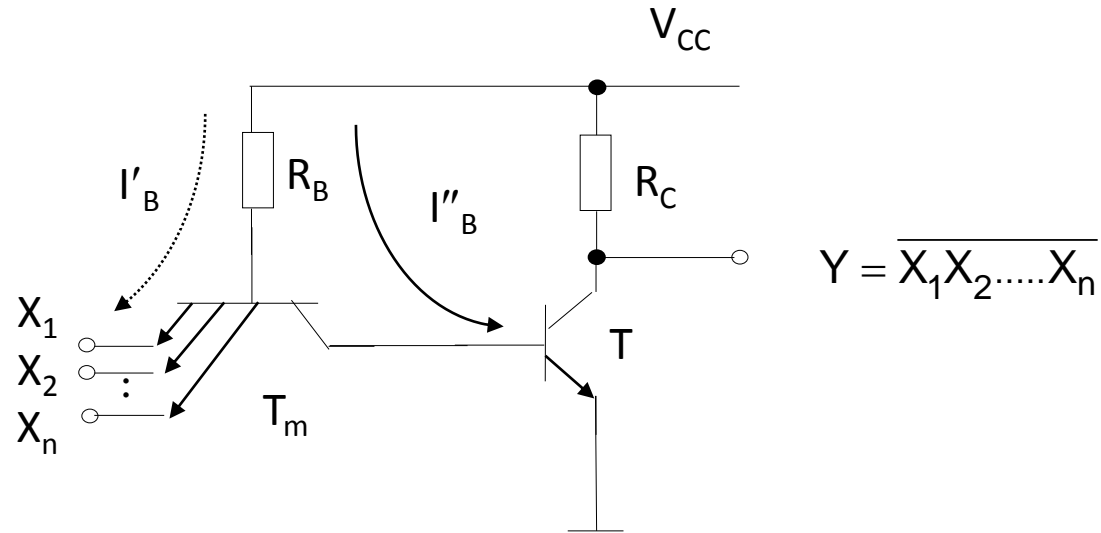
- поне една логическа нула на входа – наситен T_m и ток I'_B – изцяло към входния източник (недостатък – висока стойност – 1.6mA, N-серия).
 Висока консумация, опасност от нарастване на U_{IN} ($U_{IN}^0_{max} = 0.4V$)
 изисквания по отношение на R_G .

$$I_{IN}^0 = \frac{V_{CC} - U_{BEsat}}{R_B + R_G}$$

$$U_{IN} = I_{IN}^0 \cdot R_G < U_{IN}^0$$

- Транзисторно-транзисторни логически схеми (TTL ЛС)

- Базов TTL елемент

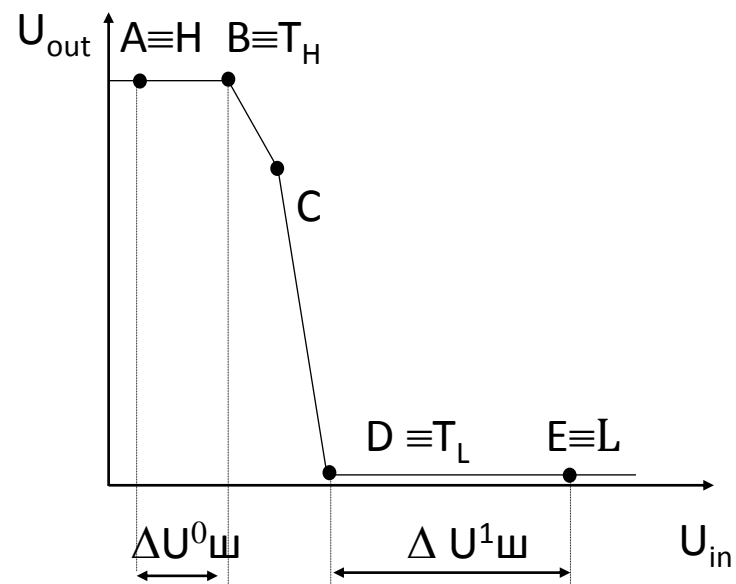
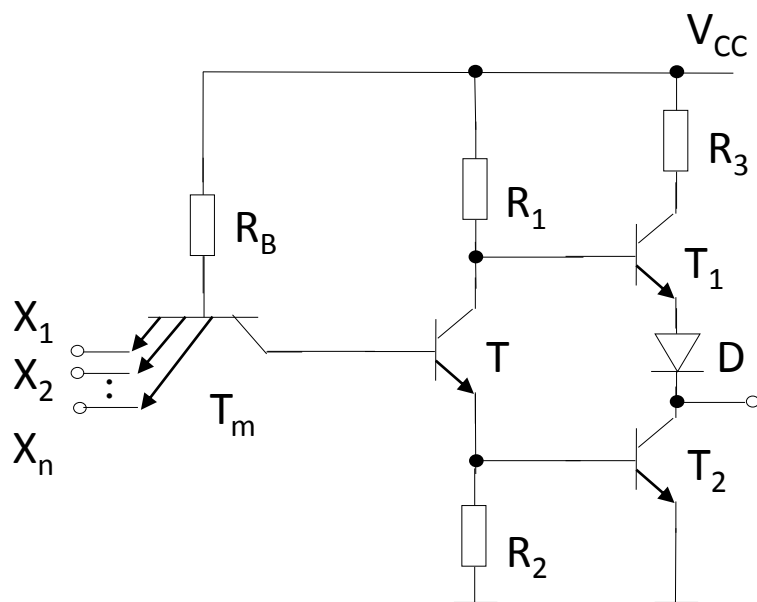


- Особености на статичния режим:

- единици (високо ниво) на всички логически входове – T_m в инверсен активен режим, ток I''_B – към изходния инвертиращ транзистор T , който се насища (осигурява ниска стойност на U_{OUT} - около $100mV$).

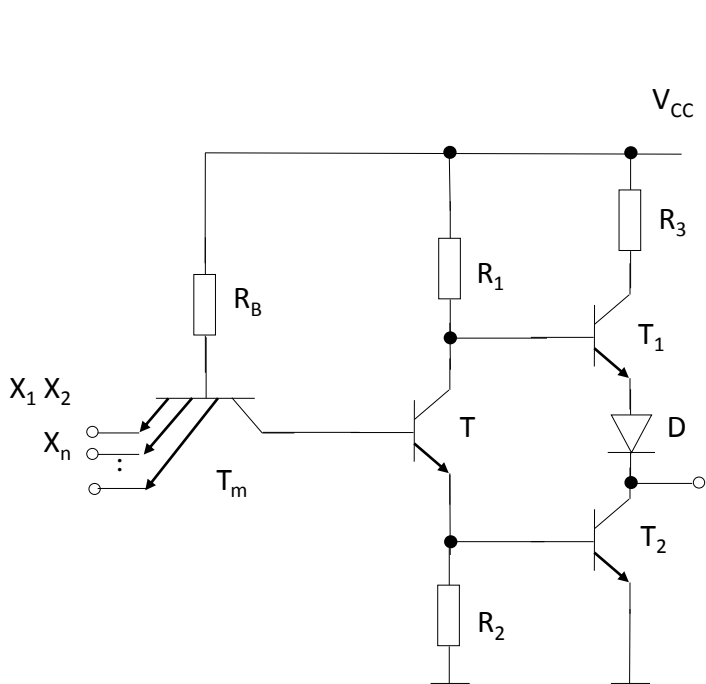
- Транзисторно-транзисторни логически схеми (ТТЛ ЛС)

- ТТЛ схеми с изходно стъпало “сложен инвертор”

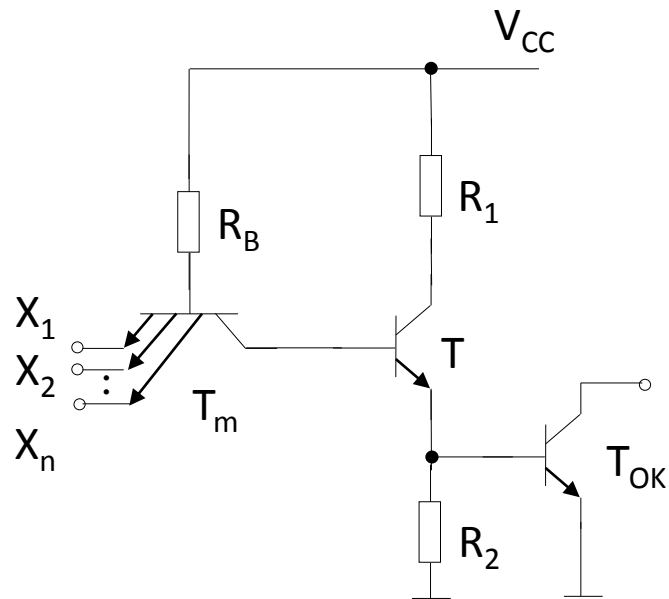


• Транзисторно-транзисторни логически схеми (ТТЛ ЛС)

- ТТЛ схеми с изходно стъпало СИ – състояние на всички транзистори от схемата (З-запушен, Н-наситен, А-активен режим, ИА-инверсен акт.режим)

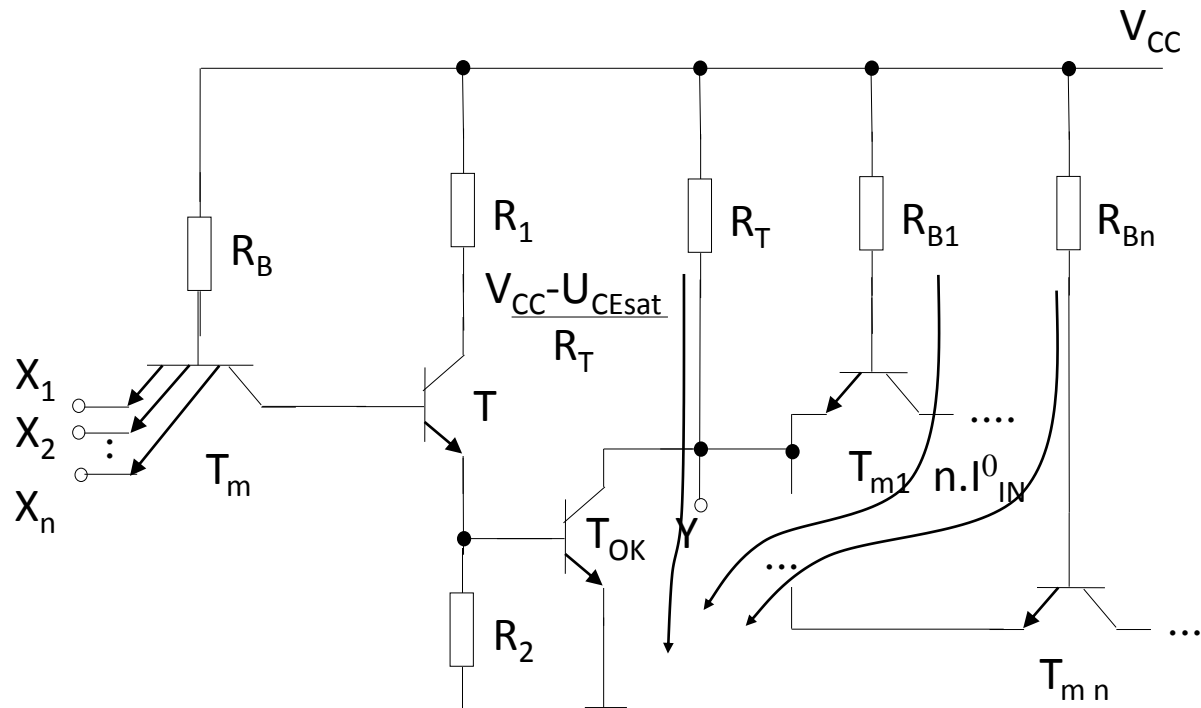


- Транзисторно-транзисторни логически схеми (ТТЛ ЛС)
 - ТТЛ схеми с изходно стъпало тип “отворен колектор”
 - Избор на товарен елемент;
 - Включване на повече от един изхода към общ товар;
 - Вариативност по отношение големината на изходния колекторен ток на T_{OK} (различни интегрални схеми на пазара).



• Транзисторно-транзисторни логически схеми (ТТЛ ЛС)

- ТТЛ схеми с изходно стъпало тип “отворен колектор” – ограничение на изходния ток/брой схеми при управление на няколко “ТТЛ входа”

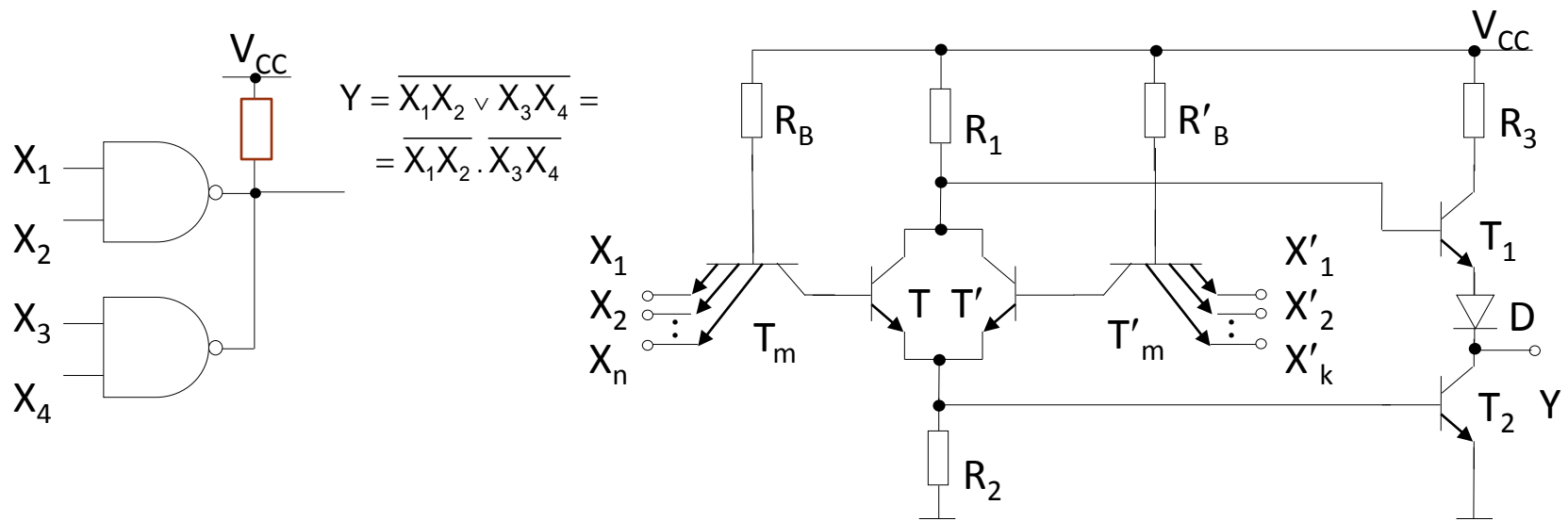


$$I_{Cmax} > \frac{V_{CC} - U_{CEsat}}{R_T} + n \cdot I_{IN}^0 \Rightarrow R_T > \frac{V_{CC} - U_{CEsat}}{I_{Cmax} - n \cdot I_{IN}^0};$$

$$\Rightarrow n < \frac{R_T \cdot I_{Cmax} - V_{CC} + U_{CEsat}}{R_T \cdot I_{IN}^0}$$

- Транзисторно-транзисторни логически схеми (ТТЛ ЛС)

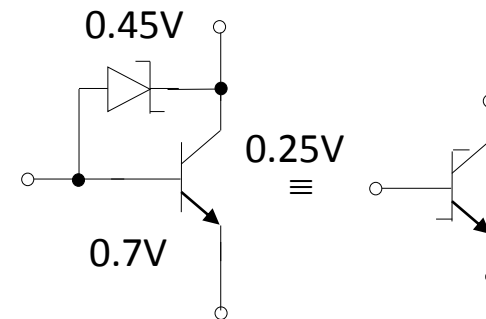
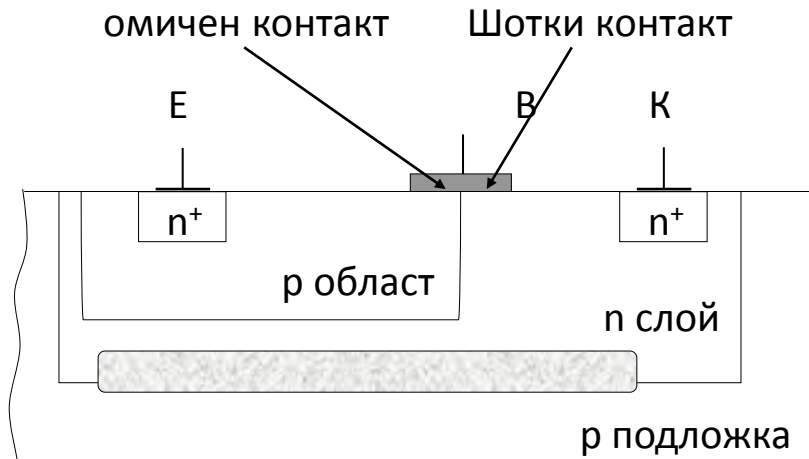
- ТТЛ схеми с изходно стъпало тип “отворен колектор” – реализация на свързване “жично ИЛИ” от изходите на няколко схеми с общ товар



Вътрешно-схемна реализация на функцията И-ИЛИ-НЕ

- Транзисторно-транзисторни логически схеми (TTL ЛС)

- Мерки за подобряване на бързодействието – Шотки схеми

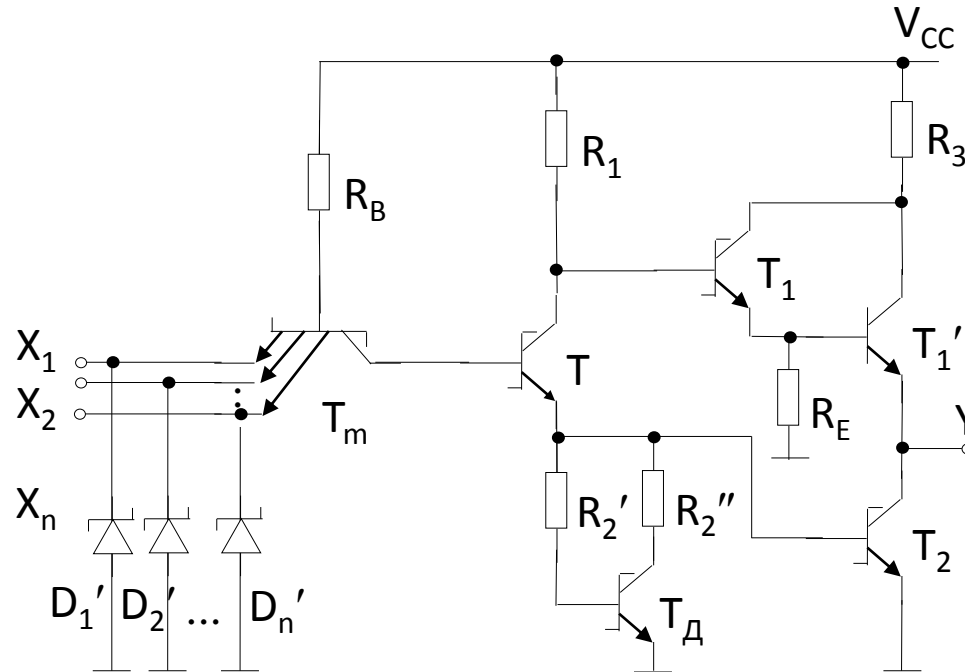


Шотки транзистор – интегрална структура, означение

- невъзможност за насищане на транзисторите в схемата;
- напрежение на отпушване на Шотки прехода около 0.45V;
- високо бързодействие;
- съчетава се с по-ниски стойности на резисторите за подобряване на бързодействието (увеличена консумация в серия S), междинни стойности в LS.

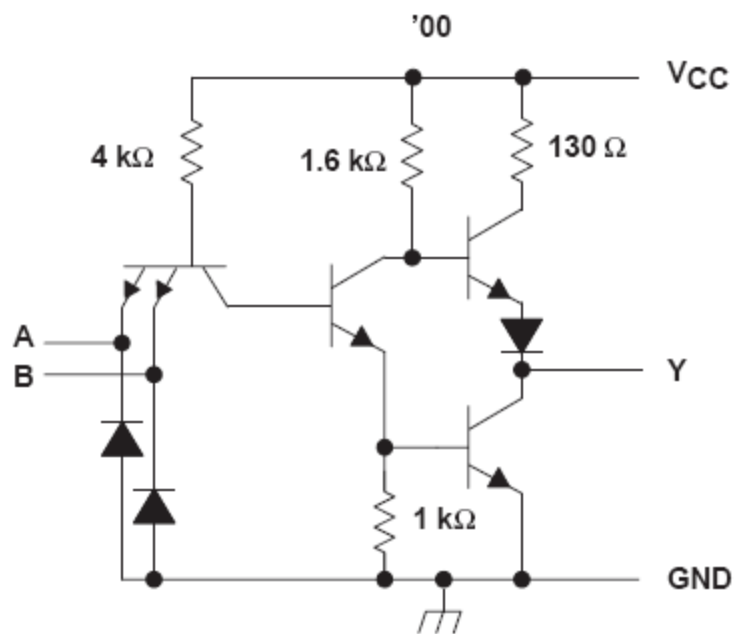
- Транзисторно-транзисторни логически схеми (TTL ЛС)

- Допълнителни схемотехнични мерки в TTL схеми от серия S, LS

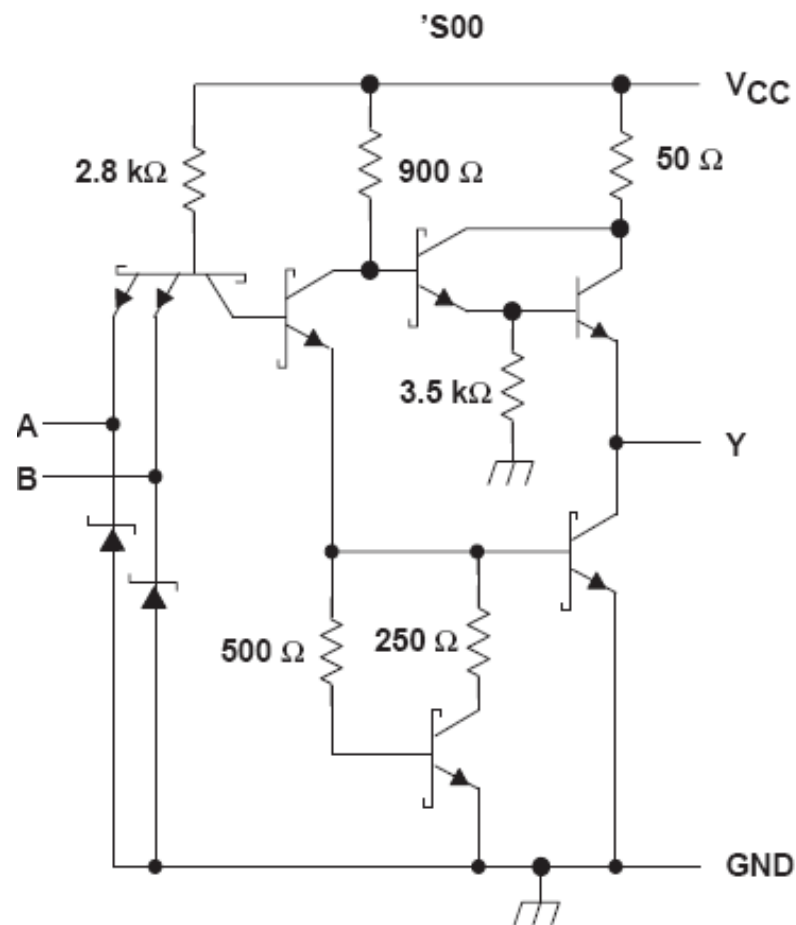


- T_D, R_2', R_2'' - доп. усилвателна структура – повишаване бързодействието и шумозащитеността на схемата
- диодна защита на входа;
- съставен транзистор в изходното стъпало (модификация в серия LS)

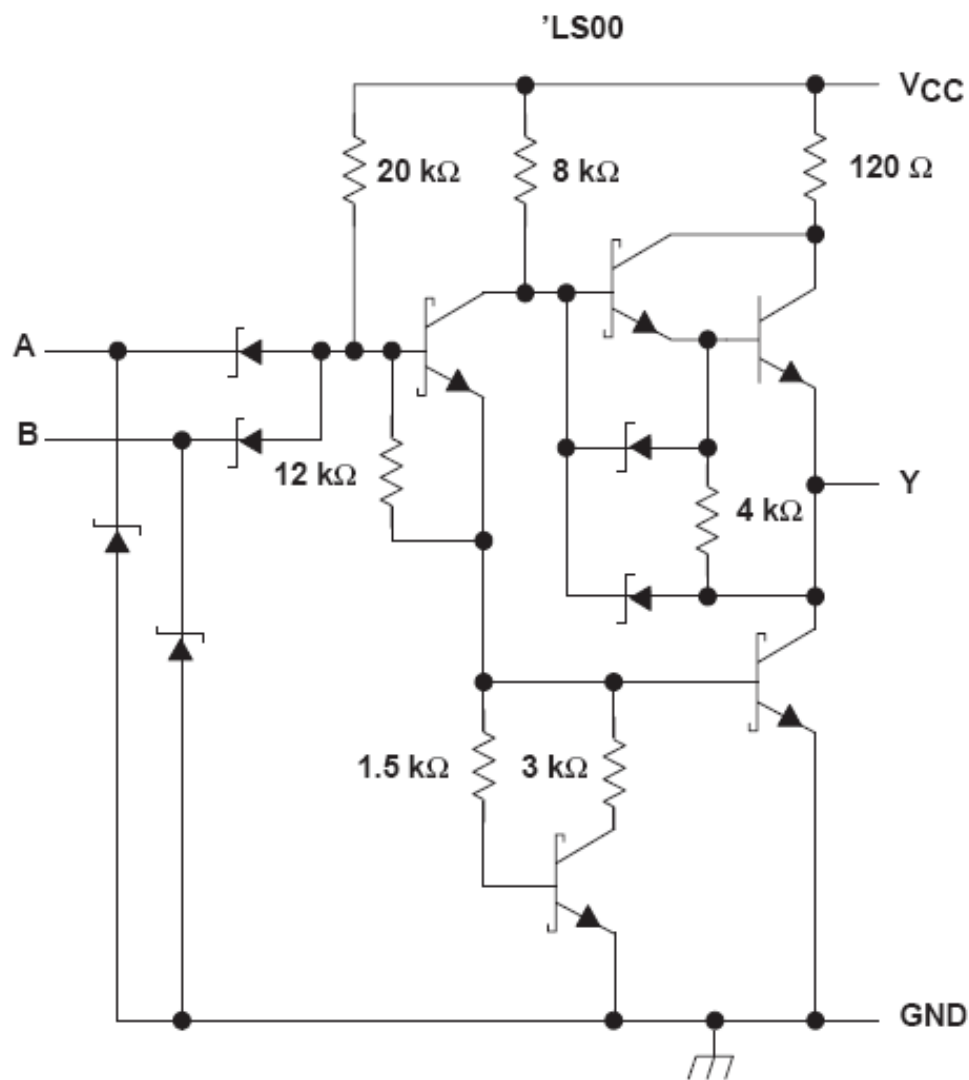
- Транзисторно-транзисторни логически схеми (ТТЛ ЛС)
- Практическа реализация - N серия (2хИ-НЕ, 7400)



- Транзисторно-транзисторни логически схеми (ТТЛ ЛС)
- Практическа реализация - S серия (2xИ-НЕ, 74S00)

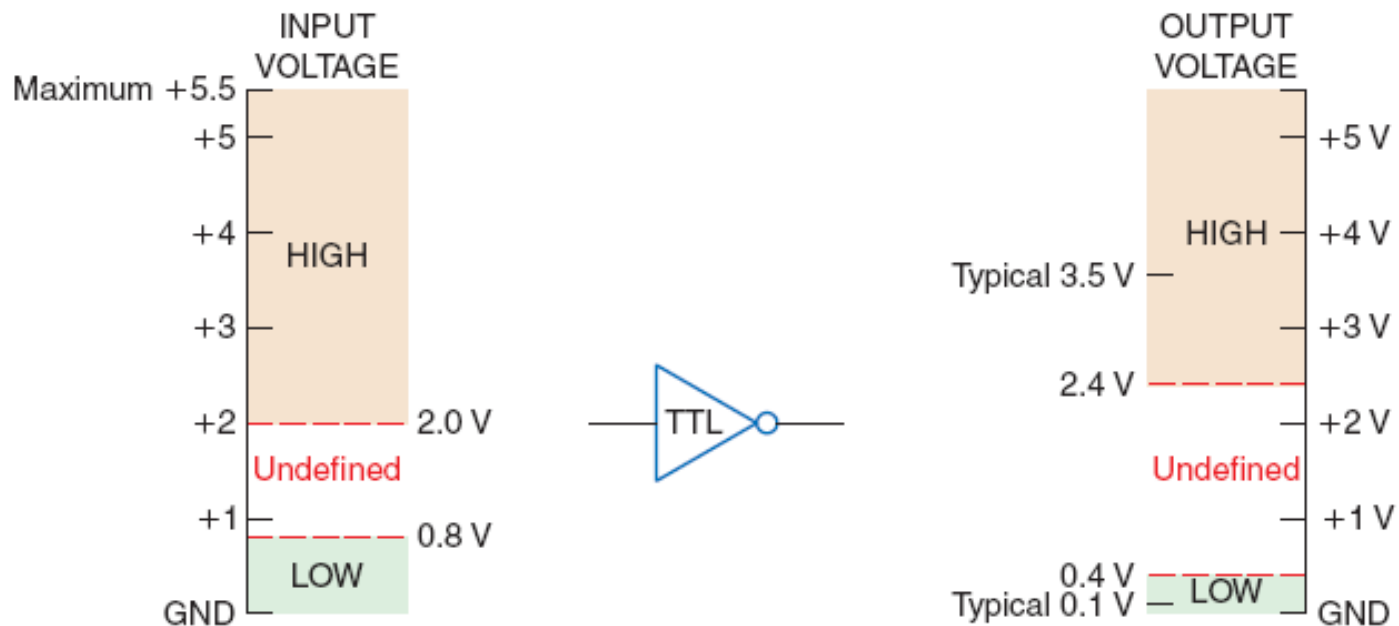


- Транзисторно-транзисторни логически схеми (ТТЛ ЛС)
- Практическа реализация - LS серия (2xИ-НЕ, 74LS00)



- Транзисторно-транзисторни логически схеми (TTL ЛС)

- Логически нива – по отношение на вход / изход



- **Бързодействие (средни закъснения): 10-12ns (N серия), 5-8ns (LS серия), 3-4ns (S серия);**
- **Работа на превключване – от 100pJ до около 3-4pJ (ALS);**
- **Серии с подобрени параметри (advanced) – AS, ALS, FAST (използва йонна имплантация за формиране на слоевете)**

- Транзисторно-транзисторни логически схеми (TTL ЛС)
- Консумация – големина на тока на входа и изхода при различни логически нива (сравнителна таблица) за сериите N, LS, ALS, FAST

Фамилия		Товарна способност на изходното стъпало	Ток през входната верига
TTL	Standard TTL	$I_{OH} = 400 \mu A$ $I_{OL} = 16 \text{ mA}$	$I_{IH} = 40 \mu A$ $I_{IL} = 1.6 \text{ mA}$
	Low-Power Schottky	$I_{OH} = 400 \mu A$ $I_{OL} = 8 \text{ mA}$	$I_{IH} = 20 \mu A$ $I_{IL} = 400 \mu A$
	Advanced Low-Power Schottky	$I_{OH} = 400 \mu A$ $I_{OL} = 8 \text{ mA}$	$I_{IH} = 20 \mu A$ $I_{IL} = 100 \mu A$
	FAST Fairchild Advanced Schottky TTL	$I_{OH} = 1 \text{ mA}$ $I_{OL} = 20 \text{ mA}$	$I_{IH} = 20 \mu A$ $I_{IL} = 0.6 \text{ mA}$

Критичен параметър $I_{IL}(I_{IN}^0)$ - ток във входната верига при логическа нула на входа (намалява вследствие на подобрената технология)

$I_{OL}(I_{OUT}^0)$ - определя се само от хоризонталната геометрия (layout) на pull-down транзистора T_2 .

- Транзисторно-транзисторни логически схеми (TTL ЛС)

- FAST, FASTr (Fairchild) – разширени възможности на TTL схемите за:

- Повишено бързодействие (до 1.7ns);
- Подоброени товарни възможности;
- Повишено прагово напрежение на входа (T_H) за по-добра шумозащитеност;
- Подоброена технология с изолация от SiO_2 – по-ниски паразитни капацитети.

