



ЦИФРОВА СХЕМОТЕХНИКА

ЛЕКЦИЯ #1

ЦИФРОВА СХЕМОТЕХНИКА (ЦСхТ)

за специалност **"КОМПЮТЪРНИ СИСТЕМИ И ТЕХНОЛОГИИ"**

образователно-квалификационна степен **"БАКАЛАВЪР"**

професионално направление: **5.3 Комуникационна и компютърна техника**

код от учебния план съгласно ЕСНТК: **ВCS38**

Водещ преподавател (поток 1, гр.48,49,50):

❑ доц. д-р инж. **Валентин С. Моллов**
катедра **"Компютърни системи"**, ФКСУ

каб.1200, тел. 965 3523;

e-mail: mollov@tu-sofia.bg

приемно време: сряда 13:30-15:30 ч.

Лабораторни упражнения (гр.48,49,50):

- Лаборатория по **"Цифрова схемтехника. Проектиране на СГИС"**
лаб.1413; тел.3254

- **Хорариум:**
 - Лекции – 30 часа (1 лекция седмично);*
 - Лаб.упражнения – 30 часа (4 уч.часа през седмица за всяка подгрупа).*
- **Провеждане на:**
 - Лекции – зала 1152, сряда 15:45 -17:30 ч.;*
 - Лаб.упражнения – лаб.1413.*
 - гр.48: пн. 10:30-13:15 ч.*
 - гр.49: пн. 13:45-16:30 ч.*
 - гр.50: чт. 16:45-19:30 ч. → чт. 8:00-10:15ч.?*
- **Форма на контрол:**
 - Изпит (тестово оценяване – задачи и въпроси);*
 - Лаб.упражнения – протоколи, защита.*

СТАТУТ НА ДИСЦИПЛИНАТА В УЧЕБНИЯ ПЛАН:

- Задължителна учебна дисциплина за студентите от специалност “Компютърни системи и технологии” на ФКСУ, ОКС “Бакалавър”. Код в учебния план - VCS38. Брой кредити - 5.

ЦЕЛИ НА УЧЕБНАТА ДИСЦИПЛИНА:

- *Изучаване и възможност за прилагане подходите, методите и техническите средства за проектиране, анализ и приложение на цифрови схеми и системи и в съответствие със своите потребности и интереси студентите да придобият нови знания и възможности в тази предметна област.*

РЕЗУЛТАТИ:

- Познаване понятийния апарат на цифровата схемотехника;
- Овладяване на основни понятия, величини, показатели и зависимости в теорията на цифровата схемотехника.
Възможност за използване при проектирането на компютърни системи и за управление на технологични процеси, обекти и широк кръг цифрови системи;
- Способност за сравняване на база различни технологични решения и схемотехнични базиси, инженерна оценка на схемните решения, възможност за прилагане, анализ и прототипизация;
- Възможности за езиково описание на базови и йерархични цифрови структури, прототипизиране с програмируеми логически схеми и проверка на прототипа върху специализирани развойни платки.

ОПИСАНИЕ НА ДИСЦИПЛИНАТА - ОСНОВНИ ТЕМИ:

- Статични и динамични параметри на цифровите структури, измерване. Линейни формиращи вериги. Аналитично определяне продължителност на импулса и фронтите;
- Схемотехника на биполярни (DTL, RTL, TTL, ECL), MOS, CMOS, BiCMOS базови и многовходови логически схеми. Динамични структури;
- Симетрични тригери – схемотехника, анализ, видове, синхронизация;
- Несиметрични тригери, логически схеми с хистерезис – с дискретни и интегрални решения. Повишаване шумозащитеността на цифрови структури. Схеми с трето, високоимпедансно състояние. Буферни схеми;
- Схемотехнични аспекти и функционалност на схеми със средна степен на интеграция в компютърните и комуникационни системи.
- Схеми със смесени сигнали (mixed-signal circuits): чакащи мултивибратори, автогенератори, таймери;
- Полупроводникови паметни – схемотехника на базови клетки на статични и динамични паметни. Архитектура на съвременни паметни, анализ на процесите на четене и запис. Приложения;

ОПИСАНИЕ НА ДИСЦИПЛИНАТА (ОСНОВНИ ТЕМИ):

- аспекти на проектирането на цифрови структури на база програмируеми логически структури (PLDs) – FPGA, CPLD. Прототипизация;
- езиково описание на цифрови възли и системи: език VHDL (Verilog Hardware Description Language) – основни елементи, конструкции;
- приложение на проектирането с PLDs за описание на цифрови системи в среда ISE/WebPack на фирмата Xilinx. Произвеждани фамилии чипове: видове, приложна ориентация.

ПРЕДПОСТАВКИ (ПРЕДХОЖДАЩИ ДИСЦИПЛИНИ):

- Полупроводникови прибори;
- Теоретична електротехника;
- Анализ и синтез на логически схеми;
- Микропроцесорна техника.

СВЪРЗАНИ СЛЕДВАЩИ КУРСОВЕ:

КП, СКЕ, ВМКС, КМ, КА, СМ и др.

РАЗВИТИЕ НА ЕЛЕМЕНТНАТА БАЗА НА ЦСхТ

поколения ИС според броя изграждащи компоненти:

1-во поколение: SSI (Small-Scale Integration) – с ниска степен на интеграция (**< 100** компонента/чип): ЛЕ (AND, OR, NAND и др.);

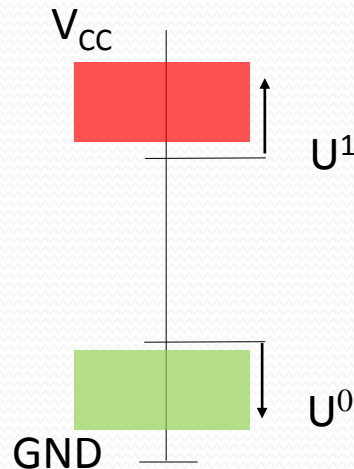
2-ро поколение: MSI (Medium-Scale Integration) – със средна степен на интеграция (**от 100 до 3000** компонента/чип): броячи, дешифратори, суматори, мултиплексори, регистри и др.

3-то поколение: LSI (Large-Scale Integration): с висока степен на интеграция (**от 3000 до 100,000** компонента/чип): специализирани схеми, някои микроконтролери, АЦП, ЦАП, памети с неголям обем;

4-то поколение: VLSI (Very Large-Scale Integration): със свръхвисока степен на интеграция (**от 100,000 до 1,000,000** компонента/чип): микроконтролери (ЕМК), полупроводникови памети (главно SRAM, PROM), някои DSP структури;

5- то поколение: ULSI / SVLSI (Ultra Large-Scale Integration): **>1 млн.** компонента на чип: DRAM памети, PLD структури (FPGA, CPLD), микропроцесори с общо предназначение, многоядрени процесори и др.

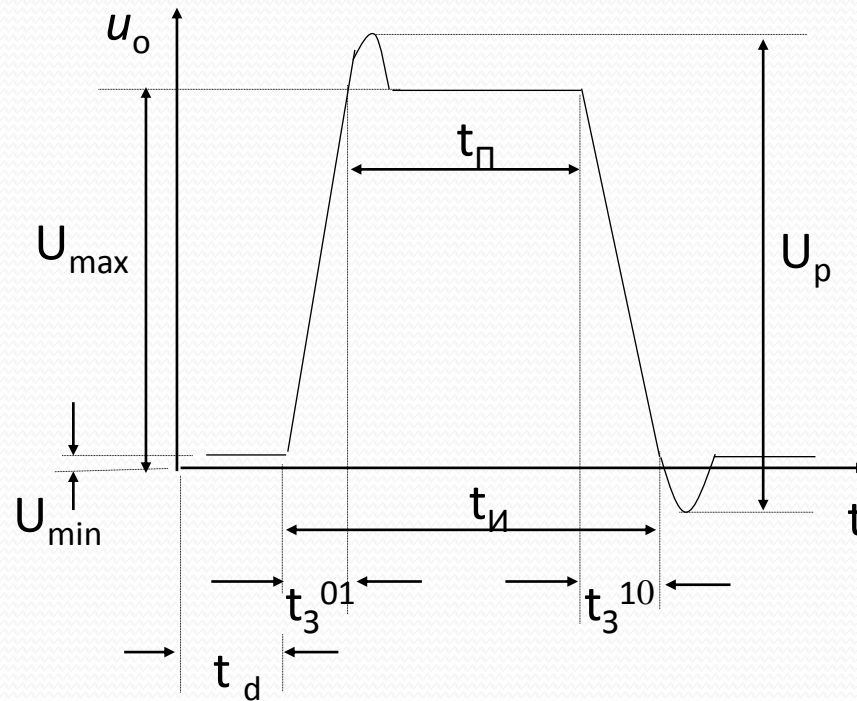
ОСНОВНИ ПАРАМЕТРИ В ЦИФРОВИТЕ И ИМПУЛСНИ СХЕМИ (логически нива, схемотехнични “базиси”)



- Логически нива: U^0 , U^1 , кодирание:
 - TTL $\rightarrow 0.4V / 0.8V$ CMOS $\rightarrow 0 \div V_{CC}/2; V_{CC}/2 \div V_{CC}$ (!)
 - $2.4V / 2.0V$ (при $V_{CC}=5V$) ECL $\rightarrow -1.5V / -1.1V$ (при $V_{CC}=-5.2V$)
- ↓
/по отношение на U_{OUT} /
- ↓
/по отношение на U_{IN} /

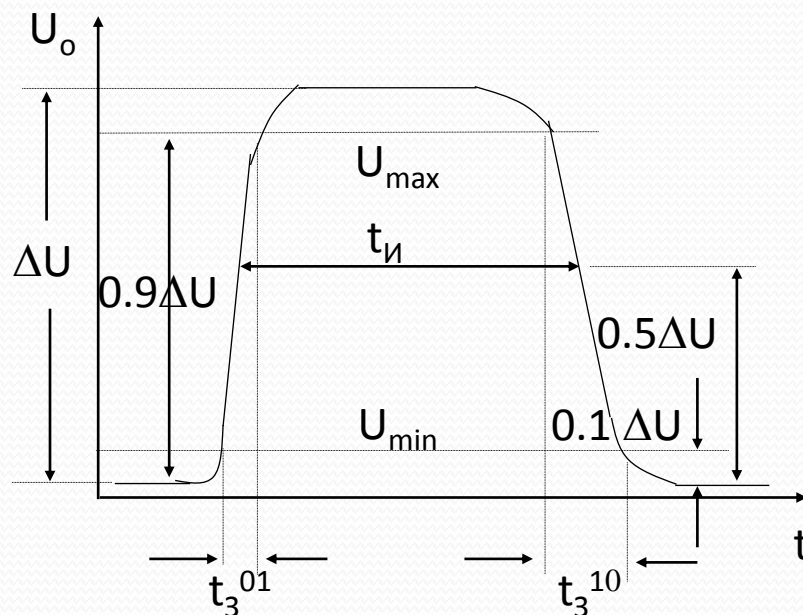
Условност!

ОСНОВНИ ПАРАМЕТРИ В ЦИФРОВИТЕ И ИМПУЛСНИ СХЕМИ



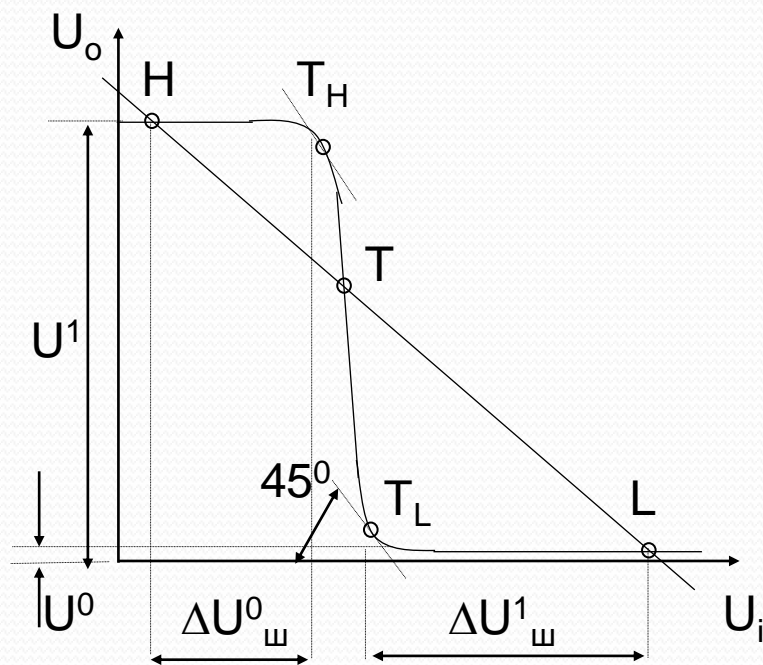
- минимална и максимална стойности, размах: U_{max} , U_{min} , U_p (U_{p-p})
- закъснение спрямо началния момент /delay/ - t_d
- продължителност на импулса и на фронтовете - $t_{\text{И}}$, t_3^{01} , t_3^{10}

Измерване продължителността на фронтите



- между 10% и 90% (понякога – между 5% и 95%);
- продължителност на импулса – на ниво 50% от ΔU .

Предавателна характеристика (ПХ) статични параметри

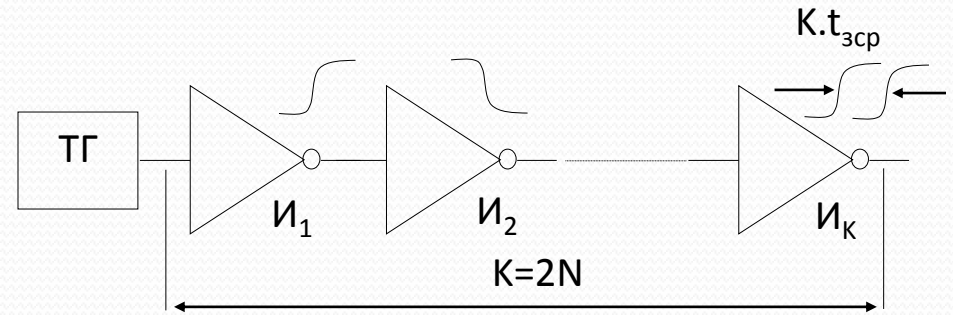
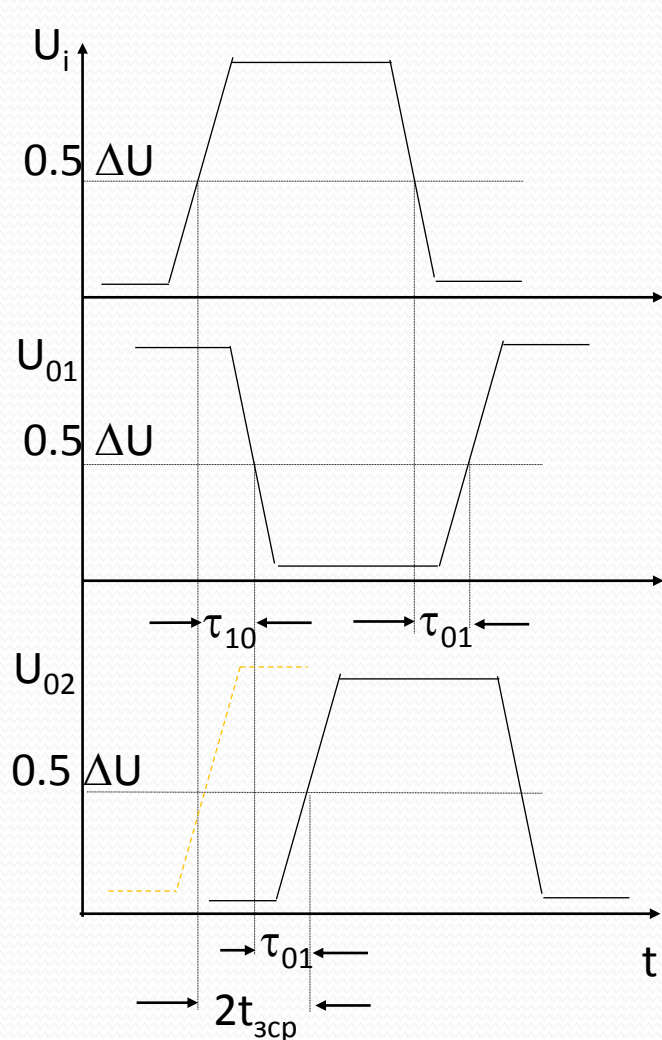


! Дефиниция, същност

- логически нива U^0 , U^1
- работни точки - H, L ;
- прагови точки - T_H, T_L, T ;
- запаси на шумойстойчивост (noise immunity margins):
 $\Delta U^0_{ш} (NI_0)$, $\Delta U^1_{ш} (NI_1)$.

/по отношение въздействието на входния сигнал на един инвертор; универсалност за всеки тип схемотехника – за сравнение/.

Динамични параметри. Средно закъснение - измерване



- “чисти закъснения” (propagation delays):
 $\tau_{01} = t_{301}$; $\tau_{10} = t_{310}$
- четен брой ($K=2N$) инвертори;
- драйверна схема (препоръчително);
- универсалност.

$$t_{\text{зсп}} = \frac{\tau_{10} + \tau_{01}}{2}$$

Забележка: $t_{301} \neq t_3^{01}$; $t_{310} \neq t_3^{10}$

Параметри на цифровите схеми (продължение):

- ❑ Коефициент на обединение по вход - $N_{\text{вх}}$
- ❑ Коефициент на натоварване по изход - $N_{\text{изх}}$

- ❑ Максимален изходен ток – $I_{\text{o max}}$

- ❑ Консумирана мощност при $U_i = U^0$
- ❑ Консумирана мощност при $U_i = U^1$
- ❑ Средна консумирана мощност - $P_{\text{к.ср.}}$

- ❑ Работа на превключване : $A = t_{\text{з ср}} \cdot P_{\text{к ср}}$ [x 10-100 fJ]
(power delay product)

- ❑ Заемана площ на чипа, тип на корпуса, разстояние м/у изводите.

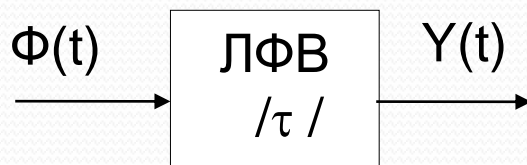
Линейно формиране – интегриращи и диференциращи вериги

Формиране - промяна на сигнала при преминаване през линейни вериги

- Свойства \rightarrow *преходна характеристика (функция) – $h(t)$* . Реакция на схемата (при нулеви начални условия) при подаване на единичен “идеален” импулс: $1(t)=0$ при $t<0$ и $1(t)=1$ при $t\geq 0$.

$U(t)=U_M \cdot 1(t)$, U_M – макс.стойност на сигнала.

За линейни електрически вериги (източник, резистор, реактивен елемент):



$$\tau \frac{dY(t)}{dt} + Y(t) = \Phi(t)$$

/ЛДУ от I-ви ред/

Линейно формиране – интегриращи и диференциращи вериги

за $\Phi(t)=\text{const.} \rightarrow Y(t) = A \cdot e^{-t/\tau} + B$

при $t=0 \rightarrow Y(0)=A+B;$

при $t=\infty \rightarrow Y(\infty)=B$, т.е. $A=Y(0)-Y(\infty)$, $B=Y(\infty)$.

Решение (общ случай):

$$Y(t) = Y(\infty) + [Y(0) - Y(\infty)] \cdot e^{-t/\tau}$$

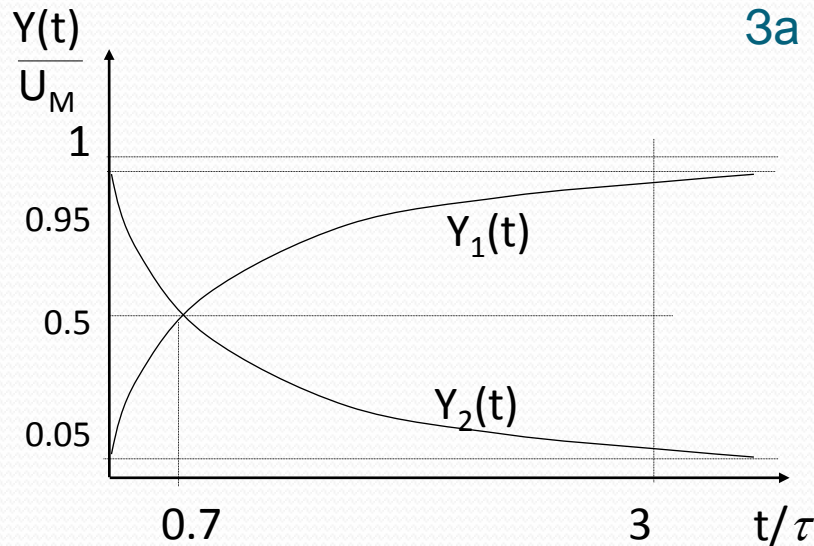
$$Y(t) = Y(0) + [Y(\infty) - Y(0)] \cdot (1 - e^{-t/\tau})$$

Практически случаи: (1) $Y(0)=0$, $Y(\infty)=U_M$; (2) $Y(0)=U_M$, $Y(\infty)=0$.

$$Y_1(t) = U_M \cdot (1 - e^{-t/\tau})$$

$$Y_2(t) = U_M \cdot e^{-t/\tau}$$

Линейно формиране – интегриращи и диференциращи вериги



За различни съотношения $Y(t)/U_M$:

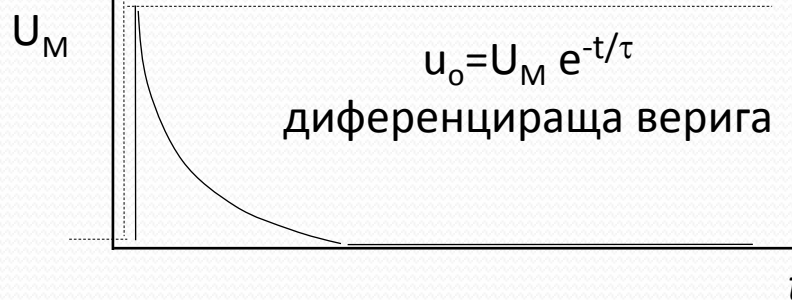
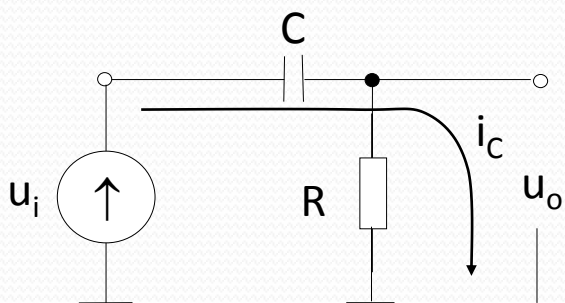
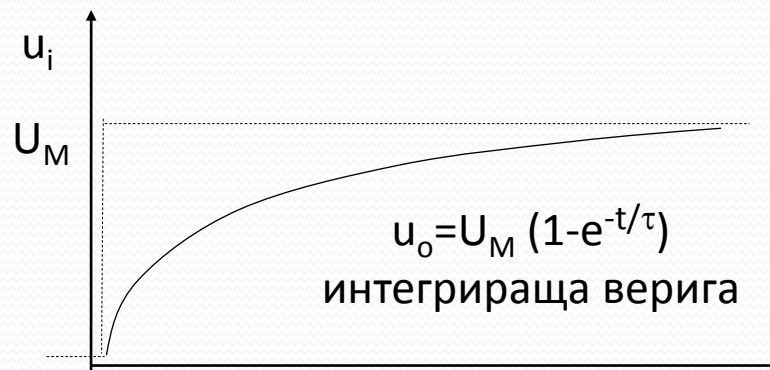
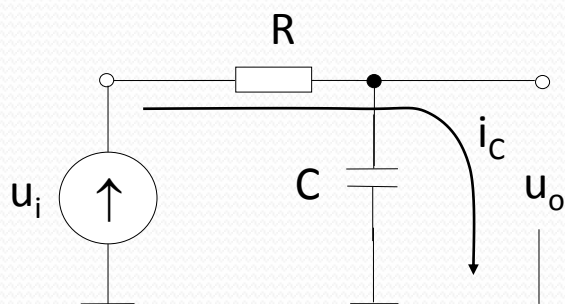
$t_{0-0.95}=t_{1-0.05}=3\tau$
*продължителност на
 преходния процес;*

$t_{0-0.5}=t_{1-0.5}=0.7\tau$
*активна продължителност
 на преходния процес.*

$$t = \tau \ln \frac{Y(\infty) - Y(0)}{Y(\infty) - Y(t)} \quad - \text{решение}$$

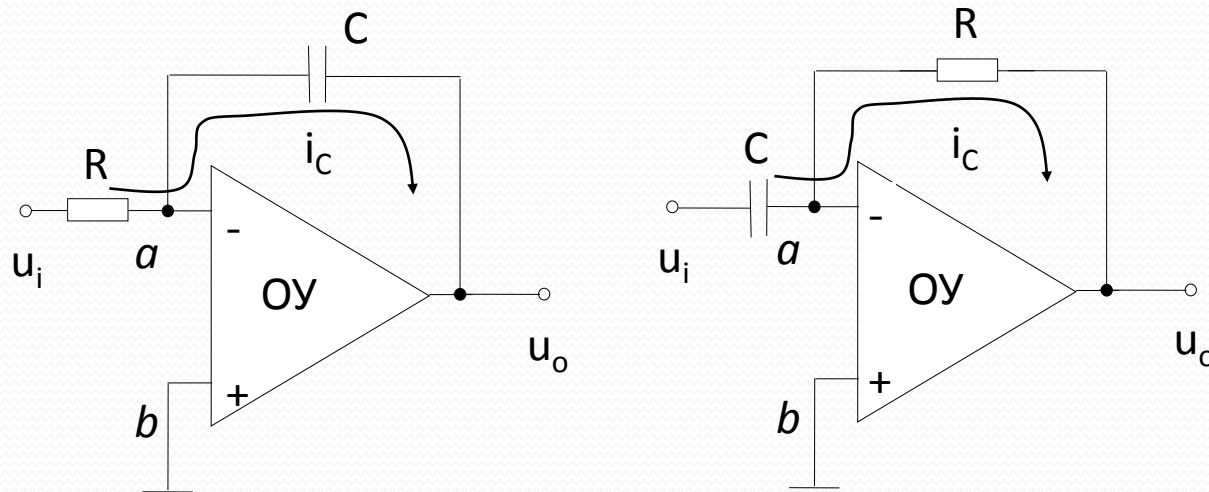
Интегриращи и диференциращи RC вериги /пасивни вериги/

$$u_o = \frac{1}{C} \int i_C(t) dt = \frac{1}{C} \int \frac{u_i - u_o}{R} dt \approx \frac{1}{RC} \int u_i dt$$



$$u_o = i_C(t) \cdot R = RC \frac{d(u_i - u_o)}{dt} \approx RC \frac{du_i}{dt}$$

Интегриращи и диференциращи вериги с ОУ



$$U_{ab} = u_o / A_U \approx 0 \quad (A_U \rightarrow \infty)$$