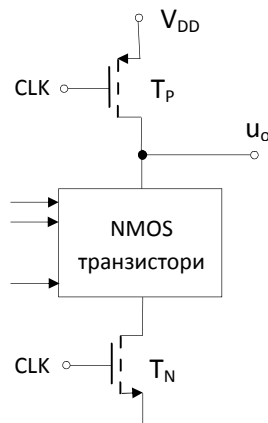


БИЛЕТ No ____

1. Високоимпедансно състояние в TTL схемотехничен базис: същност, предназначение в компютърните конфигурации. Реализация в TTL структури: схеми с обратно включен диод, с наситен транзисторен ключ (примерни схеми с изходно стъпало „сложен инвертор“ и ненаситена логика).
2. Да се реализира едностъпална CMOS транзисторна схема, реализираща логическата функция: $Y = \overline{(X_1 \vee X_2)} \cdot X_3$.
Да се оразмерят площите на транзисторите в схемата при площ S_N на N-канален транзистор в един инвертор.



3. Да се определи видът и предназначението на показаната схема. Да се обясни начина на действие чрез състоянието на транзисторите в съответните фази. Да се реализира транзисторна логическа схема с функционалност: $Y = \overline{AB \vee C \vee D}$.
4. Устройства с програмируема логика (Programmable Logic Devices): FPGA, CPLD – структурни особености, приложна ориентация. Типове FPGA – репрограмируеми, еднократно (OTP) програмируеми.

Условия на теста: Всеки пълно развит въпрос/задача носи 20 т. Общ брой точки – 100 (вкл. до 20 т. от лабораторни упражнения). Оценяване: 0-40 т. (слаб), 41-55 т. (среден), 56-70 т. (добър), 71-85 т. (мн.добър), 85-100 т. (отличен).