

ВГРАДЕНИ СИСТЕМИ

ЛЕКЦИЯ 3

ЕЛЕМЕНТНА БАЗА НА ВГРАДЕНИТЕ СИСТЕМИ

ОСНОВНИ ТИПОВЕ ЕДНОЧИПОВИ

МИКРОКОМПЮТРИ (МИКРОКОНТРОЛЕРИ)

ЕМК MOTOROLA

ВГРАДЕНИ СИСТЕМИ

Едночипов микрокомпютър (ЕМК)

Основни типове ЕМК:

- 68HC11: наричан още **6811 /HC11/** - фамилия 8-битови CISC микроконтролери, първоначално произвеждани от Motorola, сега - от **Free scale Semiconductors**. Разновидност на Motorola 6800 (съвместими, с добавен Y-индексен регистър);
- Различни версии: имат 5 броя външни портове, означени по азбучен ред - А, В, С, D, Е. Всеки порт е с дължина 8 бита (D – с дължина 6 или 8). Обем на поддържана външна памет до 64KB.

68HC12 – 16-битов вариант на 68HC11;

68HC16 – ориентиран към по-добра софтуерна съвместимост с HC11.

ВГРАДЕНИ СИСТЕМИ

EMK – 68HC11E1: Ресурси, особености

8-битов EMK (MCU). Съдържа Централен Процесор - ЦП (CPU) и високопроизводителни периферни схеми:

Серия E включва следните устройства:

- Централен Процесор - ЦП (CPU, μ P);
 - Енергозависима памет RAM (поддържа се в режим Standby);
 - Енергонезависима памет, само за четене ROM;
 - Програмируема памет тип EPROM;
 - Електрически програмируема памет тип EEPROM (E²PROM);
 - COP (Computer Operating Properly) watchdog система;
 - Таймер система (3xIC, 4xOC, 1 доп.),
 - АЦП.
-
- Захранващо номинално напрежение 5V (за LV модели 5.5V до 3V);
 - HCMOS (high-density complementary metal-oxide semiconductor) процес на производство;
 - Честота на работа - до 3 MHz, ниска консумирана мощност.

В Г Р А Д Е Н И С И С Т Е М И

EMK – 68HC11E1: Ресурси, особености

Ресурси памет:

- Поддържани енергонезависими данни в RAM в режим Standby: (0, 256, 512, 768 байта)
- общо налични ROM/EPROM (0,12,20 KB);
- EEPROM с обем 0, 512, 2048 байта с блокова защита.

Интерфейси:

- Сериен интерфейс:
 - Асинхронен UART /1 старт бит, 8 – данни, 1 – стоп бит/ сериен комуникационен интерфейс – SCI (упр.скор.педаване, допълнителни скорости на предаване - при MC68HC(7)11E20);
 - Синхронен сериен периферен интерфейс –SPI – за връзка с LCD дисплеи, АЦП подсистема, други МП;
- Паралелен интерфейс;
- Аналогов: 8-канален (мултиплексиране), 8-битов аналого-цифров преобразувател АЦП (ADC).

доц. д-р А.Тодоров, гл. ас. К. Райнова кат."Компютърни системи",ФКСУ – ТУ-София

ВГРАДЕНИ СИСТЕМИ

EMK – 68HC11E1: Ресурси, особености

Енергоспестяващи режими:

stop, wait, standby;

- 8-битов акумулатор за правоъгълни импулси;
- Верига за прекъсване в реално време;
- Вградена схема за аритметични умножение и деление.

- 38 входове/изхода с общо предназначение;
- 16 двупосочни входове/изхода;
- 11 входа;
- 11 изхода;

Корпуси:

52-pin plastic-leaded chip carrier (PLCC), ceramic leaded chip carrier (CLCC), plastic thin quad flat pack (TQFP);

64-pin quad flat pack (QFP);

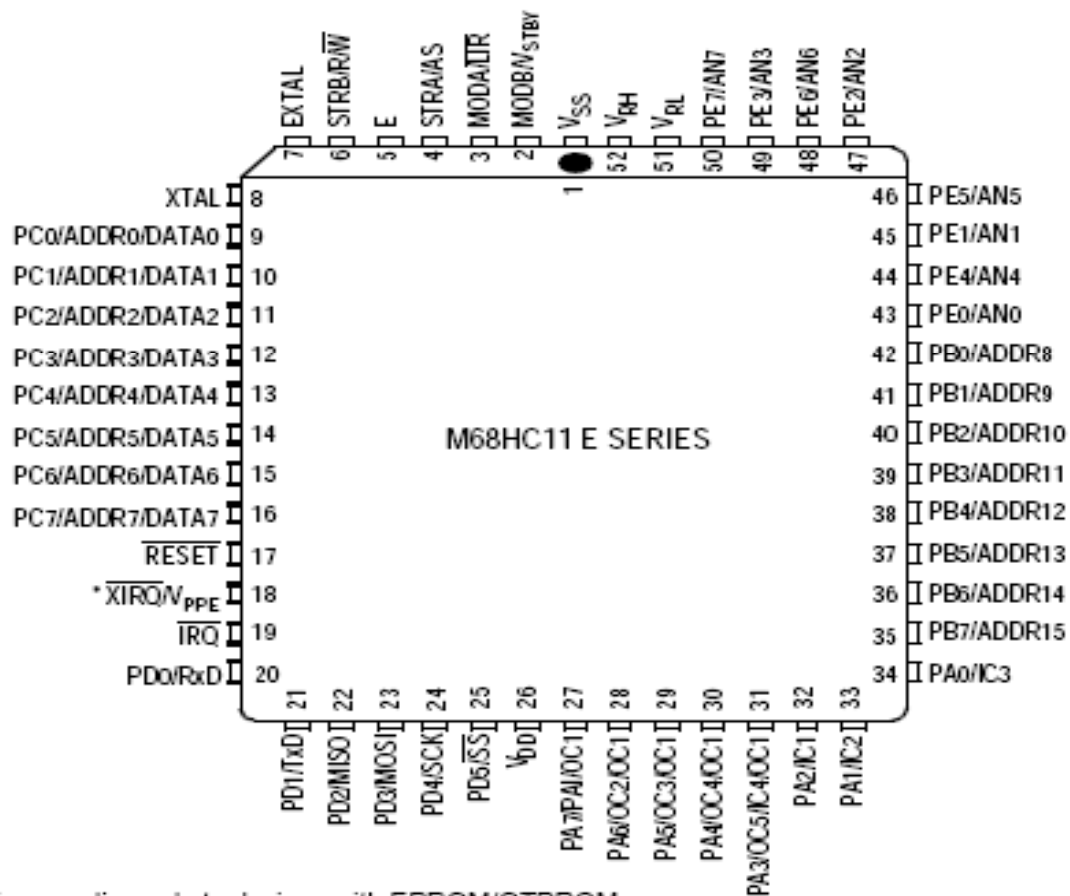
56-pin plastic shrink DIP (SDIP);

48-pin plastic DIP (само при MC68HC811E2).

ВГРАДЕНИ СИСТЕМИ

ЕМК – 68HC11E1

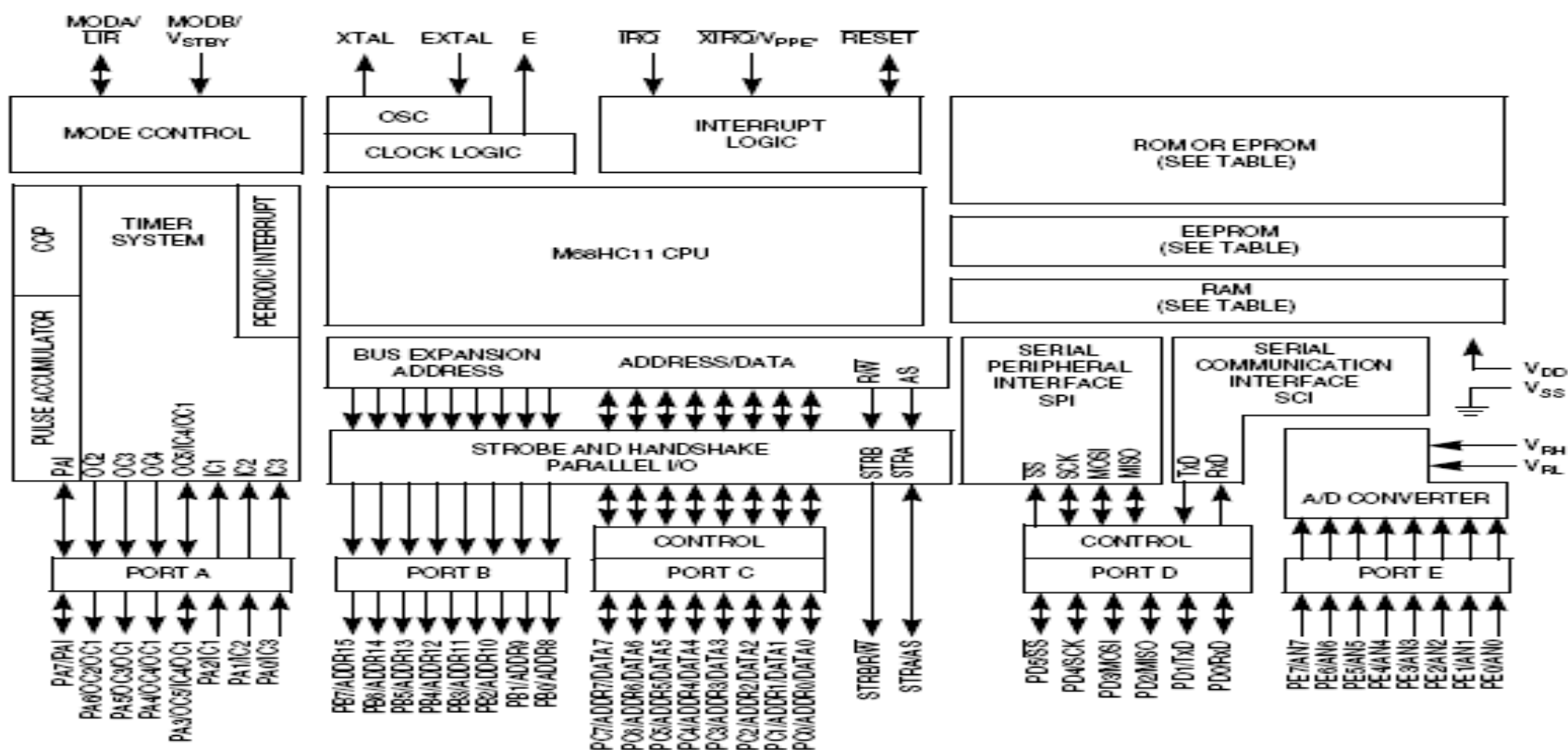
Общ изглед на чипа и разположение на изводите (52-pin PLCC корпус)



доц. д-р А.Тодоров, гл. ас. К. Райнова кат."Компютърни системи",ФКСУ – ТУ-София

ВГРАДЕНИ СИСТЕМИ

EMK – 68HC11E1 – блокова схема



DEVICE	RAM	ROM	EPROM	EEPROM
MC68HC11E0	512	—	—	—
MC68HC11E1	512	—	—	512
MC68HC11E9	512	12 K	—	512
MC68HC711E9	512	—	12 K	512
MC68HC11E20	768	20 K	—	512
MC68HC711E20	768	—	20 K	512
MC68HC811E2	256	—	—	2048

* V_{PE} applies only to devices with EPROM/TPROM.

ВГРАДЕНИ СИСТЕМИ

ЕМК – 68HC11E1

Режими на работа:

Определя се от входовете за избор на режим (mode select inputs MODB, MODA) по време на изпълнение на RESET.

Основни (нормални) режими: ЕМК (Single-chip), МП (Expanded multiplexed).

- ЕМК (Single-chip) режим – налична е само on-chip паметта, Портове В и С, както и STRA, STRB – изводи с общо предназначение;
- МП (Expanded multiplexed) режим – позволява достъп до външна памет. Разширение – портове В,С, упр.сигнали AS, R/W.

Всеки от двата основни режима може да се комбинира с един от специалните режими:

- BOOT (Bootstrap) – вариант на ЕМК, при което се изпълнява мониторингната програма (bootloader), разположена във вътрешния ROM.
- TEST (Special Test) – специален режим, позволяващ привилигерован достъп до вътрешните ресурси (CONFIG регистър, настройка).

ВГРАДЕНИ СИСТЕМИ

ЕМК – 68HC11E1

Режими на работа:

Нивата на изводи MODB и MODA определят състоянието на контролните битове SMOD и MDA в регистъра HPRIО.

След освобождаване на Reset, пиновете за определяне на режима не влияят върху режима на работа на ЕМК. MODA – LIR пин след Reset.

- В ЕМК режим, MODA крачето е свързано към маса;
- В МП режим, MODA крачето е свързано към V_{DD} през резистор 4.7К.

Input Levels at Reset		Mode	Control Bits in HPRIО (Latched at Reset)		
MODB	MODA		RBOOT	SMOD	MDA
1	0	Single chip	0	0	0
1	1	Expanded	0	0	1
0	0	Bootstrap	1	1	0
0	1	Special test	0	1	1

доц. д-р А.Тодоров, гл. ас. К. Райнова кат."Компютърни системи",ФКСУ – ТУ-София

ВГРАДЕНИ СИСТЕМИ

EMK – 68HC11E1

Енергоспестяващи режими:

Wait – установяване (вход) – програмно с команда, в този режим се съхраняват съдържанието на регистрите и паметта. Има понижена консумация (3-5 пъти). Изход от режима – с прекъсване или Reset. При изход с прекъсване – продължава изпълнението на ОП;

STOP - установяване (вход) – програмно с команда, съхранява се съдържанието на регистрите и паметта, консумация 100nA, изход – прекъсване или Reset. При изход с прекъсване – продължава изпълнението на ОП; ;

STANDBY - установяване (вход) – при изключване на захранването (пин V_{STBY} – захранва само RAM). Изход от режима – включване на захранването.

ВГРАДЕНИ СИСТЕМИ

EMK – 68HC11E1 - Ресурси, особености

COP (Computer Operating Properly) watchdog система:

EMK включва COP система за защита от софтуерни грешки.

- При включена COP – софтуерът следи за препълване на таймера;
- При неизпълнение на софтуера в съответната последователност, се инициира Reset (COP Reset).

Тактова верига на COP системата - част от общата таймерна верига. COP watchdog тактовият вход се взема от веригата на основния брояч. COP сработва автоматично, освен ако не е му е зададено определено време посредством програмата за Reset. При сработване се генерира Reset с което ниско ниво се рестартира EMK и външната система.

Състоянието на NOCOP бита в регистъра CONFIG определя дали COP е включена или не. При NOCOP="0" – включена, при NOCOP="1" – изключена.

Битове CR[1:0] в OPTION регистъра определят таймаут периода на таймера. След делене на системния тактов сигнал E на 2^{15} съответният делител се задава от CR[1:0];

Регистър COPRST - за нулиране на COP watchdog ресет системата.

ВГРАДЕНИ СИСТЕМИ

EMK – 68HC11E1 - Ресурси, особености

Дефиниране на COP таймер периоди

CR[1:0]	Divide $E/2^{15}$ By	XTAL = 4.0 MHz Timeout – 0 ms, + 32.8 ms	XTAL = 8.0 MHz Timeout – 0 ms, + 16.4 ms	XTAL = 12.0 MHz Timeout – 0 ms, + 10.9 ms	XTAL = 16.0 MHz Timeout – 0 ms, + 8.2 ms
0 0	1	32.768 ms	16.384 ms	10.923 ms	8.19 ms
0 1	4	131.072 ms	65.536 ms	43.691 ms	32.8 ms
1 0	16	524.28 ms	262.14 ms	174.76 ms	131 ms
1 1	64	2.098 s	1.049 s	699.05 ms	524 ms
	E =	1.0 MHz	2.0 MHz	3.0 MHz	4.0 MHz

ВГРАДЕНИ СИСТЕМИ

EMK – 68HC11E1

**Функции на I/O (портове)
в различните режими**

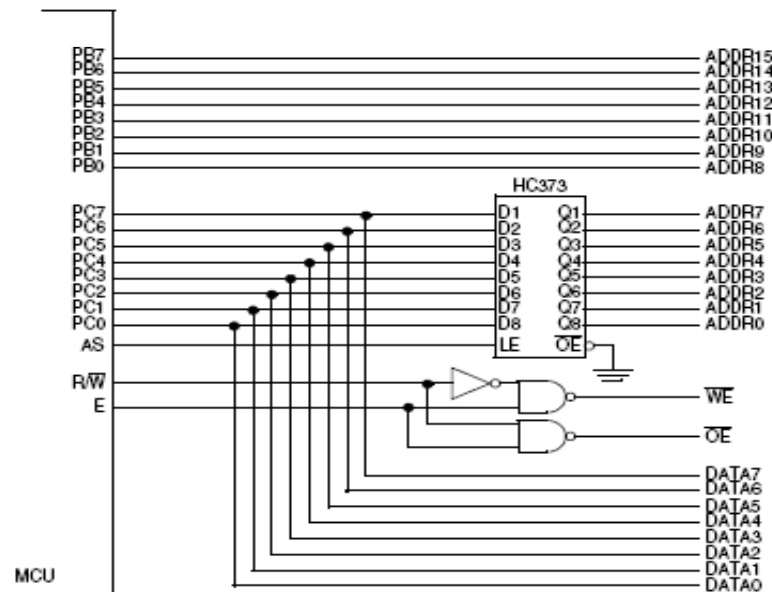
Port/Bit	Single-Chip and Bootstrap Modes	Expanded and Test Modes
PA0		PA0/IC3
PA1		PA1/IC2
PA2		PA2/IC1
PA3		PA3/OC5/IC4/OC1
PA4		PA4/OC4/OC1
PA5		PA5/OC3/OC1
PA6		PA6/OC2/OC1
PA7		PA7/PAI/OC1
PB0	PB0	ADDR8
PB1	PB1	ADDR9
PB2	PB2	ADDR10
PB3	PB3	ADDR11
PB4	PB4	ADDR12
PB5	PB5	ADDR13
PB6	PB6	ADDR14
PB7	PB7	ADDR15
PC0	PC0	ADDR0/DATA0
PC1	PC1	ADDR1/DATA1
PC2	PC2	ADDR2/DATA2
PC3	PC3	ADDR3/DATA3
PC4	PC4	ADDR4/DATA4
PC5	PC5	ADDR5/DATA5
PC6	PC6	ADDR6/DATA6
PC7	PC7	ADDR7/DATA7
PD0		PD0/RxD
PD1		PD1/TxD
PD2		PD2/MISO
PD3		PD3/MOSI
PD4		PD4/SCK
PD5		PD5/SS
—	STRA	AS
—	STRB	R/W
PE0		PE0/AN0
PE1		PE1/AN1
PE2		PE3/AN2
PE3		PE3/AN3
PE4		PE4/AN4
PE5		PE5/AN5
PE6		PE6/AN6
PE7		PE7/AN7

ЕМК – 68HC11E1 – МП режим

В режим МП, ЕМК може да ползва цялото 64-КВ адресно пространство:

- Същите адреси за вътрешната памет, както в режим ЕМК;
- Адреси за външни периферни устройства (вкл. схеми памет).

Шината за разширение – от портове В и С, управляващите сигнали AS (address strobe) и R/W (read/write) – за мултиплексиране на адрес (младши разряди, AS =1) и 8-битови данни (AS =0). R/W – определя посоката на предаване на данните при AS=0.



ВГРАДЕНИ СИСТЕМИ

КРАЙ НА ЛЕКЦИЯТА